



BIANCA HARUMI DINIZ KAI

**PROJETO DE UM CONVERSOR CC-CC DE TRÊS PORTAS
NÃO ISOLADO:
REGULADOR DE TENSÃO COM SISTEMA DE
ARMAZENAMENTO DE ENERGIA**

LAVRAS – MG

2024

BIANCA HARUMI DINIZ KAI

**PROJETO DE UM CONVERSOR CC-CC DE TRÊS PORTAS NÃO ISOLADO:
REGULADOR DE TENSÃO COM SISTEMA DE ARMAZENAMENTO DE ENERGIA**

Dissertação de mestrado apresentada à
Universidade Federal de Lavras, como parte
das exigências do Programa de Pós-Graduação
em Engenharia de Sistemas e Automação.

Profa. DSc. Sílvia Costa Ferreira

Orientadora

Prof. DSc. Vinícius Miranda Pacheco

Coorientador

LAVRAS – MG

2024

**Ficha catalográfica elaborada pelo Sistema de Geração de Ficha Catalográfica da Biblioteca
Universitária da UFLA, com dados informados pelo(a) próprio(a) autor(a).**

Kai, Bianca Harumi Diniz

Projeto de um Conversor CC-CC de três Portas não Isolado:
Regulador de Tensão com Sistema de Armazenamento de Energia /
Bianca Harumi Diniz Kai. – Lavras : UFLA, 2024.

140 p. : il.

Orientador(a): Profa. DSc. Sílvia Costa Ferreira.

Coorientador(a): Prof. DSc. Vinícius Miranda Pacheco .

Dissertação(mestrado acadêmico)–Universidade Federal de
Lavras, 2023.

Bibliografia.

1. Conversor CC-CC de três portas. 2. Energia renovável. 3.
Armazenamento em baterias. I. Ferreira, Sílvia Costa. II. Pacheco,
Vinícius Miranda. III. Título.

BIANCA HARUMI DINIZ KAI

**PROJETO DE UM CONVERSOR CC-CC DE TRÊS PORTAS NÃO ISOLADO:
REGULADOR DE TENSÃO COM SISTEMA DE ARMAZENAMENTO DE ENERGIA**

Dissertação de mestrado apresentada à
Universidade Federal de Lavras, como parte
das exigências do Programa de Pós-Graduação
em Engenharia de Sistemas e Automação.

APROVADA em 15 de Dezembro de 2023.

Prof. Dr. Wilson César Sant'ana UNIFEI
Prof. Dr. Daniel Augusto Pereira DAT-UFLA
Profa. Dra. Sílvia Costa Ferreira DAT-UFLA
Prof. Dr. Vinícius Miranda Pacheco DAT-UFLA



Profa. DSc. Sílvia Costa Ferreira
Orientadora

Prof. DSc. Vinícius Miranda Pacheco
Co-Orientador

**LAVRAS – MG
2024**

*A meus pais, Aparecida e Kioshi.
A minha irmã, Mariana.*

AGRADECIMENTOS

Primeiramente, gostaria de expressar minha profunda gratidão a Deus, cuja orientação e força foram fundamentais para que eu pudesse concluir essa jornada com sucesso. A Ele, agradeço por cada passo dado e por cada desafio superado.

À minha orientadora e meu coorientador, meu sincero agradecimento. Seu apoio e orientação impecáveis foram cruciais em cada etapa do desenvolvimento deste trabalho, inclusive nos momentos intensos de trabalho aos finais de semana. A dedicação de vocês foi essencial para o meu crescimento acadêmico e profissional.

À minha família e amigos, quero expressar minha gratidão por acreditarem em mim e me oferecerem apoio incondicional ao longo dessa trajetória desafiadora. Suas palavras de encorajamento e presença constante foram a força e motivação que eu necessitava para chegar até o final deste trabalho.

O presente trabalho foi realizado com apoio da Fundação de Amparo à Pesquisa de Minas Gerais (FAPEMIG). Agradeço pelo apoio financeiro recebido, que foi crucial para a realização deste trabalho. Esse suporte contribuiu significativamente para o desenvolvimento do projeto e para a minha formação.

*A busca do conhecimento é uma jornada sem fim.
(Carl Sagan)*

RESUMO

No contexto das aplicações de conversores CC-CC de três portas (CTP), destaca-se o uso desses como substitutos dos conversores convencionais de duas portas. Eles são amplamente adotados em sistemas de energia renovável devido às suas vantagens, como maior eficiência, tamanho reduzido e menor custo. Além disso, esses conversores têm a capacidade de operar em diferentes modos, adaptando-se às necessidades específicas do sistema. Este estudo concentra-se no desenvolvimento de um protótipo do conversor VR-BESS (*Voltage Regulator - Battery Energy Storage System*), que é um exemplo de CTP não isolado projetado para sistemas de energia renovável com armazenamento em banco de baterias. O objetivo principal é apresentar o funcionamento desse conversor e descrever o processo de desenvolvimento do protótipo. O processo de desenvolvimento consiste em várias etapas. Primeiramente, é realizado o projeto do módulo de potência e controle, onde são estabelecidos os níveis de operação do sistema, calculadas as principais grandezas envolvidas e determinados os valores dos componentes necessários para o funcionamento adequado do conversor. Em seguida, é realizado o projeto e a montagem da placa de circuito impresso. Além disso, são especificadas as fontes de energia necessárias para o funcionamento do sistema. Isso inclui a fonte de energia com emulação fotovoltaica, responsável por fornecer a energia primária e as baterias do sistema, que armazenam a energia excedente. Depois, é realizada a programação do DSP (Processador Digital de Sinal) e medidos os ganhos dos sensores de tensão e corrente utilizados no protótipo. Por fim, é realizada a simulação do conversor proposto utilizando o *software Matlab/Simulink* e, também, seu ensaio prático. Nessa etapa é avaliado o desempenho do conversor e o comportamento das variáveis envolvidas. Por fim a validação do desempenho do conversor é realizada por meio de simulações e testes práticos, demonstrando sua capacidade de regular a tensão na carga e gerenciar a corrente de carregamento e descarregamento das baterias. Além disso, os resultados práticos mostram uma eficiência média de 87,4%, quando o conversor VR-BESS opera com potência 360 à 550 W entregues a carga, em cada modo de operação. Como limitações, nota-se que a eficiência é prejudicada devido aos altos valores de resistência dos MOSFETs ($R_{ds(on)}$) e também devido à baixa dissipação de calor.

Palavras-chave: Conversores CC-CC de três portas. Energia renovável. Protótipo.

ABSTRACT

In the context of three-port DC-DC converters (TPC) applications, the use of these stands out as substitutes for conventional two-port converters. They are widely adopted in renewable energy systems due to their advantages, such as higher efficiency, reduced size, and lower cost. Additionally, these converters have the ability to operate in different modes, adapting to the specific needs of the system. This study focuses on the development of a prototype of the VR-BESS convertor (Voltage Regulator - Battery Energy Storage System), which is an example of a non-isolated TPC designed for renewable energy systems with battery storage. The main objective is to present the operation of this converter and describe the prototype development process. The development process consists of several stages. First, the design of the power and control module is carried out, where the system's operating levels are established, the main involved quantities are calculated, and the values of the components necessary for the proper functioning of the converter are determined. Next, the design and assembly of the printed circuit board are carried out. Additionally, the necessary energy sources for the system's operation are specified. This includes the photovoltaic emulation power source, responsible for providing primary energy, and the system's batteries, which store excess energy. After that, the programming of the DSP (Digital Signal Processor) is carried out, and the gains of the voltage and current sensors used in the prototype are measured. Finally, the performance validation of the converter is carried out through simulations and practical tests, demonstrating its ability to regulate voltage at the load and manage the charging and discharging currents of the batteries. Additionally, practical results show an average efficiency of 87.4% when the VR-BESS converter operates with a power range of 360 to 550 W delivered to the load in each operating mode. As limitations, it is noted that efficiency is compromised due to the high values of the MOSFETs' ($R_{ds(on)}$) resistance and also due to low heat dissipation.

Keywords: Three-port DC-DC converters. Renewable energy. Prototype.

LISTA DE FIGURAS

Figura 2.1 – Tradicional sistema de energia renovável com armazenamento de baterias.	19
Figura 2.2 – Sistema de energia renovável com armazenamento de baterias utilizando um conversor de três portas.	20
Figura 2.3 – Família de TCP's proposto por Chen et al. (2013).	22
Figura 2.4 – Derivação dos CTPs propostos por Wen, Chen e Kang (2013).	23
Figura 2.5 – Família de CTPs proposta por Wen, Chen e Kang (2013).	24
Figura 2.6 – Estruturas dos conversores de três portas.	26
Figura 2.7 – Potência e Eficiência dos conversores de três portas apresentados na Tabela 2.2.	29
Figura 2.8 – Frequência de chaveamento e Eficiência dosCTPs apresentados na Tabela 2.2.	30
Figura 2.9 – Topologia do VR-BESS.	31
Figura 2.10 – Conversor <i>boost</i> elevando a tensão da fonte para a carga.	32
Figura 2.11 – Conversor <i>boost</i> elevando a tensão da bateria para a carga.	32
Figura 2.12 – Conversor <i>buck</i> abaixando a tensão da fonte para carregamento das baterias.	33
Figura 2.13 – Circuito equivalente da etapa 1 do Modo 1 do funcionamento do VR-BESS.	35
Figura 2.14 – Circuito equivalente da etapa 2 do Modo 1 do funcionamento do VR-BESS.	35
Figura 2.15 – Circuito equivalente da etapa 3 do Modo 1 do funcionamento do VR-BESS.	36
Figura 2.16 – Circuito equivalente da etapa 2 do Modo 2 do funcionamento do VR-BESS.	38
Figura 2.17 – Circuito equivalente da etapa 4 do Modo 2 do funcionamento do VR-BESS.	39
Figura 2.18 – Circuito equivalente da etapa 1 do Modo 3 do funcionamento do VR-BESS.	40
Figura 2.19 – Circuito equivalente da etapa 2 do Modo 3 do funcionamento do VR-BESS.	41
Figura 2.20 – Circuito equivalente da etapa 3 do Modo 3 do funcionamento do VR-BESS.	41
Figura 2.21 – Circuito equivalente da etapa 1 do Modo 4 do funcionamento do VR-BESS.	43
Figura 2.22 – Circuito equivalente da etapa 2 do Modo 4 do funcionamento do VR-BESS.	44
Figura 3.1 – Diagrama com os dispositivos utilizados no sistema de geração de energia com conversor de três portas.	46
Figura 3.2 – Curva do <i>duty cycle</i> devido as perdas associadas aos elementos do conversor <i>boost</i>	48
Figura 3.3 – Sensor de tensão LV25-P.	58
Figura 3.4 – Sensor de corrente LA25-NP.	60
Figura 3.5 – Condicionador do sinal dos sensores de tensão e corrente.	61

Figura 3.6 – <i>Buffer</i> com divisor de tensão.	63
Figura 3.7 – Diagrama do esquema dos sinais PWM.	65
Figura 3.8 – Diagrama do <i>driver</i> L6385E.	66
Figura 3.9 – Esquemático do componente L6385E.	71
Figura 3.10 – <i>Footprint</i> do componente L6385E.	71
Figura 3.11 – 3D do componente L6385E.	72
Figura 3.12 – Esquemático do projeto de potência.	72
Figura 3.13 – Esquemático do circuito do <i>driver</i> e sensores do projeto de controle.	73
Figura 3.14 – Projeto da PCB em 2D.	74
Figura 3.15 – Projeto da PCB em 3D.	74
Figura 3.16 – Placa final do conversor VE-BESS.	75
Figura 3.17 – Placa dos circuitos de condicionamento dos sinais de tensão e corrente.	76
Figura 3.18 – Circuito dos optoacopladores montados em <i>proto-board</i>	77
Figura 3.19 – Placa do DSP.	77
Figura 3.20 – Fontes de alimentação do circuitos de controle e dos sensores.	78
Figura 3.21 – Fonte de alimentação utilizada na entrada do conversor VR-BESS.	78
Figura 3.22 – Resistores utilizados como cargas na saída do conversor VR-BESS.	79
Figura 3.23 – Banco de baterias utilizado do conversor VR-BESS.	79
Figura 3.24 – Bancada com todos os circuitos montados para o ensaio prático.	80
Figura 4.1 – Tela inicial Code Composer: Principais arquivos de configuração de periféricos	82
Figura 4.2 – Tabela com a lista de pinos dos conectores J2 e J4 e suas configurações.	84
Figura 4.3 – Esquema padrão de geração dos sinais PWM	87
Figura 4.4 – Tabela com a lista de pinos dos conectores J1 e J3 e suas configurações.	88
Figura 4.5 – Sinal PWM na saída do DSP, saída do optoacoplador, <i>buffer</i> e <i>driver</i>	92
Figura 4.6 – Gráfico com os valores de V_{bat} medidos no DSP e no osciloscópio.	94
Figura 4.7 – Gráfico com os valores de V_o medidos no DSP e no osciloscópio.	95
Figura 4.8 – Gráfico com os valores de $I_{L_{bat}}$ medidos no DSP e no osciloscópio.	95
Figura 4.9 – Gráfico com os valores de I_o medidos no DSP e no osciloscópio.	96
Figura 5.1 – Circuito de Potência do Conversor VR-BESS Simulado no <i>software Matlab/Simulink</i>	97

Figura 5.2 – Formas de onda das tensões V_o , V_s e V_{bat} do conversor VR-BESS operando no modo 1.	100
Figura 5.3 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 1.	101
Figura 5.4 – Formas de onda das correntes $I_{L_{bat}}$ e I_o e das tensões V_o e V_{bat} do conversor VR-BESS operando no modo 1.	103
Figura 5.5 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 1.	105
Figura 5.6 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 1.	106
Figura 5.7 – Formas de onda das tensões V_o , V_s e V_{bat} e chaveamento da chave S_2 do conversor VR-BESS operando no modo 2.	107
Figura 5.8 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 2.	109
Figura 5.9 – Formas de onda das correntes I_{L_s} e I_o e das tensões V_o e V_s do conversor VR-BESS operando no modo 2.	110
Figura 5.10 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 2.	112
Figura 5.11 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 2.	113
Figura 5.12 – Formas de onda das tensões V_o , V_s e V_{bat} e chaveamento da chave S_2 do conversor VR-BESS operando no modo 3.	115
Figura 5.13 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 3.	116
Figura 5.14 – Formas de onda das correntes $I_{L_{bat}}$ e I_o das tensões V_o e V_{bat} do conversor VR-BESS operando no modo 3.	117
Figura 5.15 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 3.	119
Figura 5.16 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 3.	120
Figura 5.17 – Formas de onda das tensões V_o , V_s e V_{bat} e chaveamento da chave S_2 do conversor VR-BESS operando no modo 4.	122

Figura 5.18 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 4.	123
Figura 5.19 – Formas de onda das correntes $I_{L_{bat}}$ e I_o e das tensões V_o e V_{bat} e do conversor VR-BESS operando no modo 4.	124
Figura 5.20 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 4.	126
Figura 5.21 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 4.	127

LISTA DE TABELAS

Tabela 2.1 – Complexidade da Topologia e Controle dos CTPs de acordo com sua estrutura.	27
Tabela 2.2 – Principais características dos conversores de três portas	28
Tabela 3.1 – Principais parâmetros de operação do protótipo VR-BESS	49
Tabela 4.1 – Configuração do <i>Timer</i> 0 para criar uma interrupção a cada 25 us com <i>clock</i> do processador ajustado em 100 MHz.	83
Tabela 4.2 – Interrupção criada para execução do código em tempo real	83
Tabela 4.3 – Configura GPIO para operar como PWM.	84
Tabela 4.4 – Configuração do EPWM2 para operar em 60kHz com onda dente de serra.	85
Tabela 4.5 – Configuração do EPWM2 para operar em 60kHz com onda dente de serra.	86
Tabela 4.6 – Ações para geração do sinal invertido no EPWM2A e EPWM2B.	87
Tabela 4.7 – Configura SOC0 e SOC1 do ADC A.	88
Tabela 4.8 – Configura o fim da conversão dos ADCs A, B e C.	89
Tabela 4.9 – Limpa os <i>flags</i> de interrupção dos ADCs A, B e C.	89
Tabela 4.10 – Energiza os ADCs A, B e C.	90
Tabela 4.11 – Verifica a interrupção do ADC A e limpa os <i>flags</i> dos ADCs A, B e C.	90
Tabela 4.12 – Aquisita os valores dos ADCs e converte os valores adquiridos para os valores reais.	91
Tabela 4.13 – Permite plotar os valores reais em gráficos.	91
Tabela 4.14 – Configura o PWM2A e PWM2B.	92
Tabela 5.1 – Valores dos Componentes Passivos e Parâmetros do Sistema que Foram Utilizados em Todos os Modos de Operação.	99
Tabela 5.2 – Características do sistema no Modo 1.	104
Tabela 5.3 – Características do sistema no Modo 2.	112
Tabela 5.4 – Características do sistema no Modo 3.	119
Tabela 5.5 – Características do sistema no Modo 4.	125

SUMÁRIO

1	INTRODUÇÃO	16
1.1	Objetivos	17
2	CONVERSOR CC-CC DE TRÊS PORTAS	19
2.1	Revisão das Principais Topologias de Conversores de Três Portas não Isolados	21
2.2	O Conversor de Três Portas VR-BESS	30
2.2.1	Operação do VR-BESS no Modo 1 - Regulador de Tensão e Carregamento das Baterias	34
2.2.2	Operação do VR-BESS no Modo 2 - Regulador de Tensão	37
2.2.3	Operação do VR-BESS no Modo 3 - Regulador de Tensão e Compensador de Potência da Rede	39
2.2.4	Operação do VR-BESS no Modo 4 - Suporte de Energia para Interrupção na Fonte	42
3	METODOLOGIA DE PROJETO DO PROTÓTIPO VR-BESS	46
3.1	Projeto do Módulo de Potência	47
3.1.1	Definição dos Parâmetros de Operação	47
3.1.2	Cálculo das Correntes e Potências do Conversor	51
3.1.3	Especificação dos Semicondutores	53
3.1.4	Especificação dos Indutores	54
3.1.5	Especificação dos Capacitores	56
3.2	Projeto do Módulo de Controle	57
3.2.1	Medição das Tensões	58
3.2.2	Medição das Correntes	59
3.2.3	Condicionamento dos Sinais de Tensão e Corrente	60
3.2.4	Acionamento dos MOSFETs - Optoacoplador, <i>Buffer</i> e <i>Driver</i>	64
3.2.5	DSP - <i>Digital Signal Processor</i>	67
3.3	Especificação das Fontes de Alimentação	67
3.3.1	Fonte de Emulação Fotovoltaica	68
3.3.2	Banco de Baterias	68
3.3.3	Fontes de Alimentação do Circuito de Controle	69
3.4	Desenvolvimento da Placa de Circuito Impresso	70
3.5	Montagem da Placa de Circuito Impresso	75

4	TESTE DOS CIRCUITOS AUXILIARES	81
4.1	Configuração do DSP TMS320F28379D	81
4.1.1	Configuração do PWM	83
4.1.2	Configuração do ADC	87
4.1.3	Rotina de Interrupção	90
4.2	Resultados do Acionamento dos Mosfets	92
4.3	Testes dos Sensores de Corrente e Tensão	93
5	RESULTADOS DE SIMULAÇÃO E PRÁTICOS NO PROTÓTIPO DO VR-BESS	97
5.1	Resultados de Simulação e Ensaio do Protótipo para o Modo 1	99
5.2	Resultados de Simulação e Ensaio do Protótipo para o Modo 2	106
5.3	Resultados de Simulação e Ensaio do Protótipo para o Modo 3	113
5.4	Resultados de Simulação e Ensaio do Protótipo para o Modo 4	121
6	CONCLUSÃO	128
6.1	Trabalhos Futuros	129
	REFERÊNCIAS	130
	APENDICE A – Códigos Implementados no DSP	135

1 INTRODUÇÃO

As fontes de energia renovável vêm ganhando cada vez mais espaço no mercado de energia elétrica, tanto em grandes consumidores quanto em pequenos (AZEVEDO, 2021; MEDEIROS, 2021). As usinas do tipo *on-grid* são conectadas à rede de distribuição de energia. Neste caso, se houver interrupção na rede de distribuição, seja qual for o motivo, o consumidor também ficará sem energia, mesmo tendo sua própria fonte geradora. Alguns consumidores, como por exemplo, hospitais ou indústrias que necessitam de um fornecimento ininterrupto de energia, precisam utilizar geradores ou um sistema de armazenamento de energia elétrica. Este também é utilizado em sistemas *off-grid*, onde o mesmo não é conectado a rede de distribuição (MEDEIROS, 2021).

Sabe-se que a energia gerada deve ser convertida de forma a suprir as necessidades da carga. Para isso são utilizados os conversores eletrônicos. Em um sistema convencional que possui armazenamento de energia, são necessários dois conversores, um para converter a tensão de entrada de forma a suprir a carga e um conversor bidirecional para converter a energia gerada para carregar as baterias e, também, para converter a energia armazenada para suprir a carga (AL-SOEIDAT et al., 2018).

Uma alternativa eficaz para sistemas com armazenamento é a utilização de um único conversor de três portas, capaz de desempenhar as mesmas funções. Essa abordagem oferece vantagens significativas, como maior eficiência, menores custos e redução de tamanho do sistema (GAO et al., 2018).

A adoção do armazenamento de energia surge como peça chave não apenas para alcançar as metas nacionais do Plano Nacional de Energia (PNE 2050), mas também para atender aos Objetivos de Desenvolvimento Sustentável (ODS) estabelecidos pela Organização das Nações Unidas (ONU). A utilização eficiente do armazenamento de energia não apenas contribui para a estabilidade da rede elétrica, mas também desempenha um papel crucial na promoção da acessibilidade, segurança energética e sustentabilidade ambiental, alinhando-se diretamente com diversos ODS, como o ODS 7 (Energia Limpa e Acessível) e o ODS 13 (Ação Contra a Mudança Global do Clima) (MARQUES, 2020; SILVA; STREIT, 2023).

O Plano Nacional de Energia 2050 (PNE 2050) é uma iniciativa estratégica que delinea as metas e diretrizes para o setor energético do país até o ano de 2050. Este plano visa abordar desafios relacionados à segurança energética, sustentabilidade ambiental e eficiência no uso de recursos, proporcionando uma visão abrangente e a longo prazo para o desenvolvimento do

setor. Incluindo uma combinação de fontes de energia renovável, políticas de eficiência energética e considerações sobre as emissões de gases de efeito estufa, o PNE2050 busca equilibrar as necessidades crescentes de energia com a preservação do meio ambiente (EPE, 2023a; EPE, 2023b).

No cenário contemporâneo, a transição para fontes de energia renovável torna-se imperativa diante das crescentes demandas por eletricidade, impondo a necessidade de abordagens sustentáveis e inovadoras. Neste contexto, os conversores CC-CC de três portas (CTP) surgem como uma alternativa promissora aos convencionais de duas portas, destacando-se por sua eficiência aprimorada, tamanho reduzido e menor custo em sistemas de energia renovável. Este estudo, inserido no âmbito de pesquisa, justifica-se pela urgência em promover inovações tecnológicas que impulsionem a eficácia e a viabilidade de sistemas fotovoltaicos com armazenamento em bancos de baterias (EPE, 2023a; MARQUES, 2020; SILVA; STREIT, 2023).

A demanda por soluções tecnológicas mais eficientes é evidenciada pela necessidade de superar desafios intrínsecos à inserção crescente de fontes renováveis na matriz energética. O desenvolvimento do protótipo do conversor VR-BESS, um CTP não isolado projetado para sistemas de energia renováveis, visa endereçar lacunas existentes e contribuir substancialmente para o avanço dessa área de estudo. O enfoque detalhado no funcionamento do conversor e o processo de desenvolvimento do protótipo buscam não apenas fornecer uma solução prática, mas também estabelecer um padrão para futuras implementações e aprimoramentos em sistemas similares. Desta forma este trabalho explora tecnologias que otimizem a integração de fontes renováveis, visando não apenas a eficiência energética, mas também a sustentabilidade ambiental.

1.1 Objetivos

O objetivo principal desse trabalho é projetar e construir um protótipo do conversor de três portas (VR-BESS), proposto por Pacheco (2003).

Como objetivos específicos tem-se:

- (a) Definir as especificações do protótipo, tais como níveis de tensão, corrente e potência de entrada e saída do conversor e do sistema de armazenamento;
- (b) Definir quais são os elementos necessários para o controle e especificar os componentes por requisitos técnicos dos circuitos auxiliares ao módulo de potência;

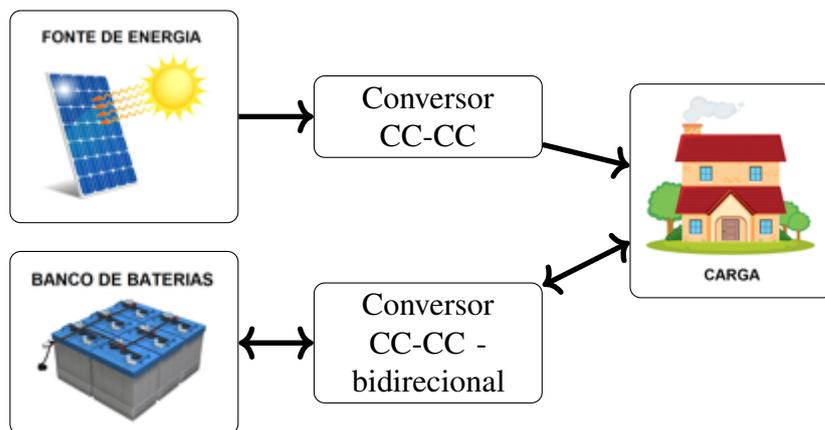
- (c) Desenvolver e montar a placa de circuito impresso do conversor VR-BESS;
- (d) Programar o DSP e testar os circuitos auxiliares;
- (e) Simular o comportamento do conversor no *Matlab/Simulink* em todos os modos de operação;
- (f) Realizar o ensaio do protótipo desenvolvido, aquisitando os valores de tensão, corrente e potência nos diferentes modos de operação;
- (g) Calcular a eficiência do protótipo em todos os modos de operação.

2 CONVERSOR CC-CC DE TRÊS PORTAS

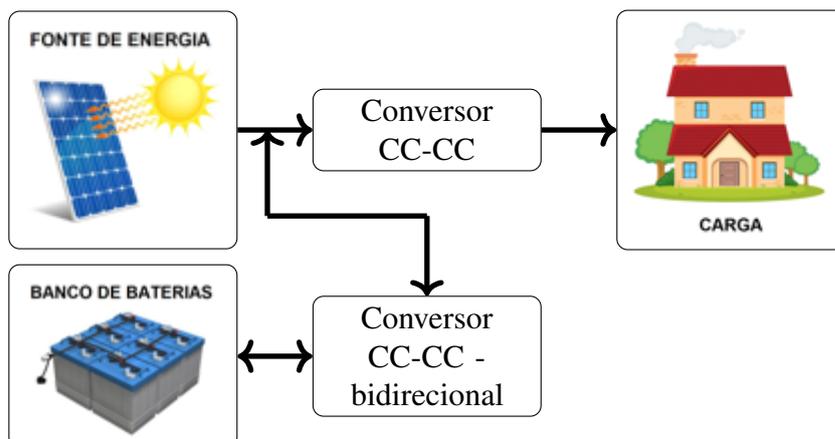
O conversor CC-CC de três portas (CTP) é comumente empregado em sistemas de energia renovável com armazenamento de energia em baterias (AL-SOEIDAT et al., 2019a). Tradicionalmente, tais sistemas requerem a utilização de dois conversores distintos: um conversor CC-CC para regular a tensão e suprir a demanda de potência da carga, e um conversor CC-CC bidirecional conectado à bateria, responsável pelo controle da carga e descarga, bem como pelo balanceamento de potência entre a geração e a carga.

A Figura 2.1 ilustra dois esquemas para o sistema tradicional. No primeiro caso (FIGURA 2.1 a), o conversor CC-CC bidirecional é conectado ao barramento de carga (tensão de saída), permitindo que a bateria forneça energia diretamente à carga.

Figura 2.1 – Tradicional sistema de energia renovável com armazenamento de baterias.



(a) Bateria conectada no barramento da carga.



(b) Bateria conectada no barramento da fonte.

Fonte: Adaptada de Al-Soeidat et al. (2018).

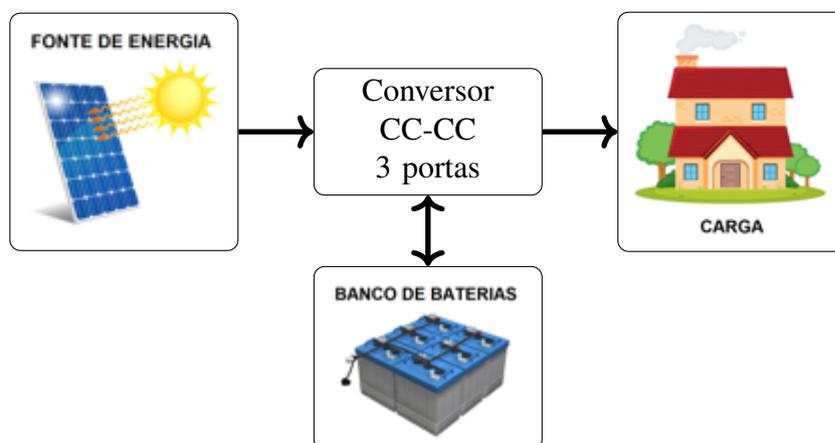
O excesso de geração é absorvido pela bateria após a conversão CC-CC do primeiro estágio. No segundo caso (FIGURA 2.1 b), o conversor CC-CC bidirecional é conectado ao

barramento da fonte (tensão de entrada), permitindo que a bateria seja carregada diretamente pela fonte de energia renovável (AL-SOEIDAT et al., 2018; ZHANG; SUTANTO; MUTTAQI, 2016).

A utilização de múltiplos conversores CC-CC de duas portas em sistemas de energia fotovoltaica com armazenamento de energia, resulta em menor eficiência do sistema, custos mais elevados e maior complexidade de controle (ZHANG; SUTANTO; MUTTAQI, 2016). A principal alternativa é utilizar o conversor de três portas (CTP) (AL-SOEIDAT et al., 2018; ZHANG; SUTANTO; MUTTAQI, 2016).

O CTP possui uma porta de entrada para conectar o sistema de energia renovável, uma porta de saída para conectar a carga e uma porta bidirecional (entrada ou saída) para conectar o banco de baterias, conforme ilustrado na Figura 2.2 (BHATTACHARYA; SAMANTA, 2020; AL-SOEIDAT et al., 2018). Devido às suas características estruturais, os CTPs têm a capacidade de alcançar maior eficiência, menor tamanho e menor custo em comparação com o sistema tradicional de dois conversores (GAO et al., 2018).

Figura 2.2 – Sistema de energia renovável com armazenamento de baterias utilizando um conversor de três portas.



Fonte: Adaptada de Al-Soeidat et al. (2018).

A classificação dos conversores CC-CC de três portas (CTPs) pode ser feita em três categorias distintas: isolados, parcialmente isolados e não isolados (TIAN et al., 2021; HAQUE; WOLFS; ALAHAKOON, 2017). Os conversores isolados são caracterizados pelo isolamento galvânico presente em todas as suas portas, enquanto os parcialmente isolados apresentam isolamento em apenas uma ou duas delas. Os transformadores de alta frequência garantem o isolamento entre as diferentes portas. Entretanto, essa adição resulta em um aumento no tamanho e no custo desses conversores em comparação aos conversores não isolados. Além disso,

os transformadores podem afetar a densidade de potência e a eficiência do conversor (ZHANG; SUTANTO; MUTTAQI, 2016; HAQUE; WOLFS; ALAHAKOON, 2017).

Caso não haja necessidade de isolamento entre os terminais de terra da bateria e da carga, é possível optar pelo uso dos conversores não isolados (PACHECO, 2003). Essa categoria de conversores dispensa o emprego de transformadores de alta frequência. Adicionalmente, esses conversores tendem a demandar menor quantidade de chaves semicondutoras e apresentar menor custo (ZHANG; SUTANTO; MUTTAQI, 2016). Contudo, é importante destacar que seu emprego se restringe a potências mais baixas e ganhos de tensão menores. Em situações de potências elevadas, de acordo com Wang et al. (2020), é possível que o custo por Watt aumente significativamente. Apesar dessa limitação, os conversores não isolados continuam sendo amplamente utilizados na integração de sistemas de energia renovável com armazenamento, e são objeto de estudo desta pesquisa. Além disso, essa modalidade de CTP oferece alta eficiência, implementação simplificada e controle mais acessível em relação às demais (AL-SOEIDAT et al., 2019a). Por outro lado, é importante ressaltar que os conversores não isolados apresentam limitações quando altos ganhos de tensão são requeridos para atender às demandas da carga.

A literatura apresenta diversas topologias de CTPs não isolados. Essas propostas têm como objetivo geral reduzir o número de chaves semicondutoras e indutores, aumentar o ganho de tensão e eficiência, além de proporcionar maior flexibilidade na estratégia de controle do conversor. Com o intuito de sintetizar as principais estruturas, será realizada a seguir uma revisão da literatura atual.

2.1 Revisão das Principais Topologias de Conversores de Três Portas não Isolados

Existem diversas topologias de conversores de três portas (CTPs) descritas na literatura, e elas diferem significativamente em termos de sua estrutura e controle. Quanto às topologias, as estruturas propostas têm quantidades variadas de semicondutores e componentes passivos, como indutores e capacitores, e operam em níveis de tensão e potência diferentes. Revisões de diferentes tipos de conversores são apresentadas nos trabalhos de Zhang, Sutanto e Muttaqi (2016), Bhattacharjee, Kutkut e Batarseh (2019) e Wang et al. (2020). O objetivo desses estudos é comparar as principais características dos conversores, como número de componentes, capacidade de potência, eficiência e complexidade de controle.

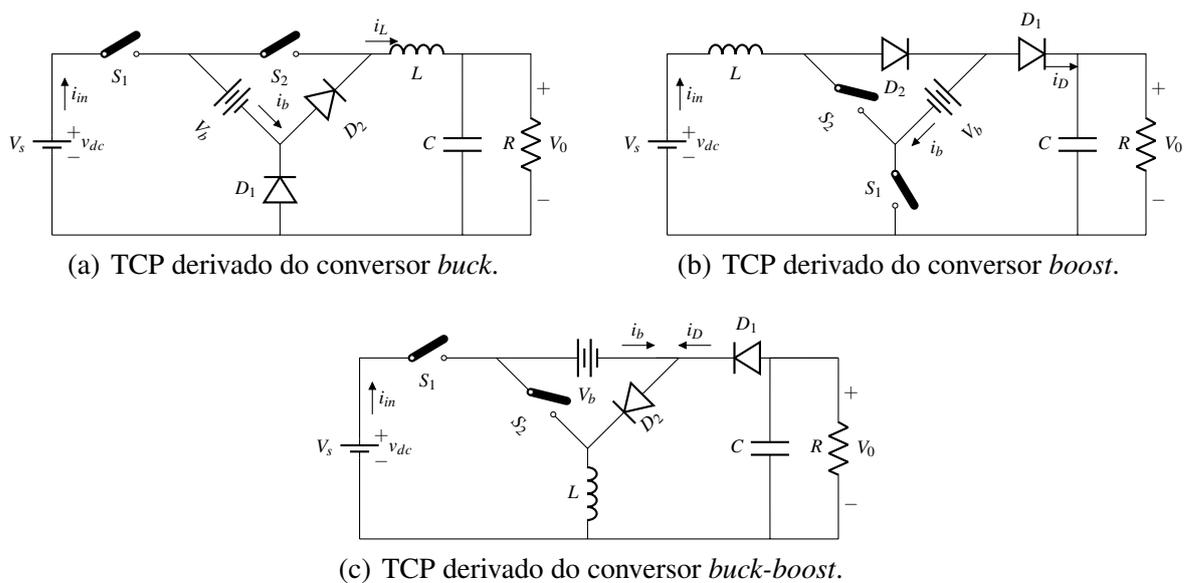
A quantidade de componentes, especialmente os indutores e chaves semicondutoras, está diretamente relacionada ao tamanho, custo e densidade de potência dos conversores. Em

relação às chaves semicondutoras, a confiabilidade também é uma questão importante. O aumento do número de chaves diminui a confiabilidade do equipamento, pois as chaves estão mais suscetíveis a defeitos. Por outro lado, um número reduzido de componentes pode afetar a complexidade do controle e limitar a aplicação em potências mais altas ou com maior ganho de tensão (WANG et al., 2020; ZHANG; SUTANTO; MUTTAQI, 2016).

O estudo realizado por Zhang, Sutanto e Muttaqi (2016) é uma revisão simples destes conversores. Em particular, os CTPs não isolados são apresentados de acordo com o número de indutores e classificados com base no número de componentes e eficiência. No final do estudo, os autores discutem as possibilidades de pesquisas futuras na área e mencionam os conversores não isolados de alto ganho e os inversores de três portas. Seis estudos foram analisados, incluindo os trabalhos de Vazquez et al. (2011), Zhou et al. (2012), Wen, Chen e Kang (2013), Wu, Zhu e Yang (2018), Chen et al. (2013), Zhu et al. (2015). Destacam-se os trabalhos de Chen et al. (2013) e Wen, Chen e Kang (2013), nos quais famílias de conversores são derivadas de uma topologia primária.

No trabalho de Chen et al. (2013), a família proposta de conversores de três portas não isolados utiliza um único indutor. Estes CTPs são derivados dos conversores de duas portas, como o *buck*, *boost* e *buck-boost*, acrescentando apenas um diodo e uma chave (FIGURA 2.3).

Figura 2.3 – Família de TCP's proposto por Chen et al. (2013).



Fonte: Adaptada de Chen et al. (2013).

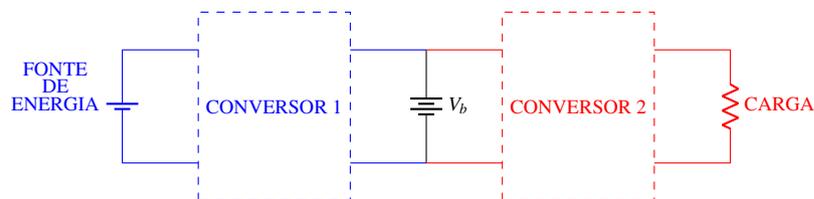
Os conversores apresentados na Figura 2.3 são adequados para aplicações em sistemas de energia renovável autônomos, com baixo custo e sem isolamento galvânico. Suas vantagens

incluem a facilidade de derivação, ou seja, é facilmente obtido sendo derivado dos conversores de duas portas (*buck*, *boost* e *buck-boost*); tamanho compacto utilizando apenas duas chaves e o aproveitamento máximo do grau de liberdade de controle, com quatro estados de combinação dos dois interruptores.

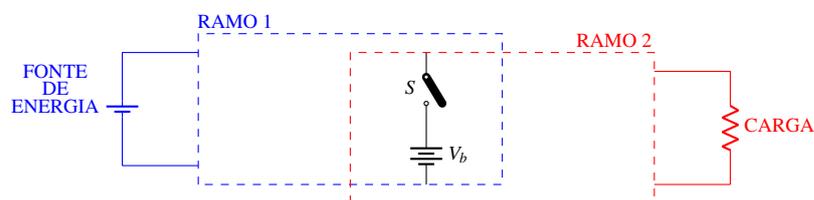
Uma abordagem complementar é apresentada por Wen, Chen e Kang (2013), que propõem uma família de CTPs com uma única chave, resultando em benefícios tanto em termos de custo quanto de tamanho do dispositivo. De acordo com os autores, os conversores propostos têm características atraentes devido ao uso de apenas uma chave, dois indutores e vários diodos, além de possuírem um estágio de potência compacto e controle simplificado. Além disso, esses conversores aliviam o processo de carga e descarga da bateria, prolongando sua vida útil, uma vez que estabelecem um caminho de corrente direta da fonte para a carga.

A família de conversores proposta por Wen, Chen e Kang (2013), também, é baseada nos conversores tradicionais *buck*, *boost* e *buck-boost*. Partindo de um sistema de armazenamento de energia, são considerados dois conversores de duas portas (FIGURA 2.4 a). Ao adotar a mesma chave para ambos os conversores, obtém-se um conversor de três portas com dois ramos, nos quais a bateria e a chave são compartilhadas pelos dois ramos (FIGURA 2.4 b).

Figura 2.4 – Derivação dos CTPs propostos por Wen, Chen e Kang (2013).



(a) Dois conversores de duas portas.



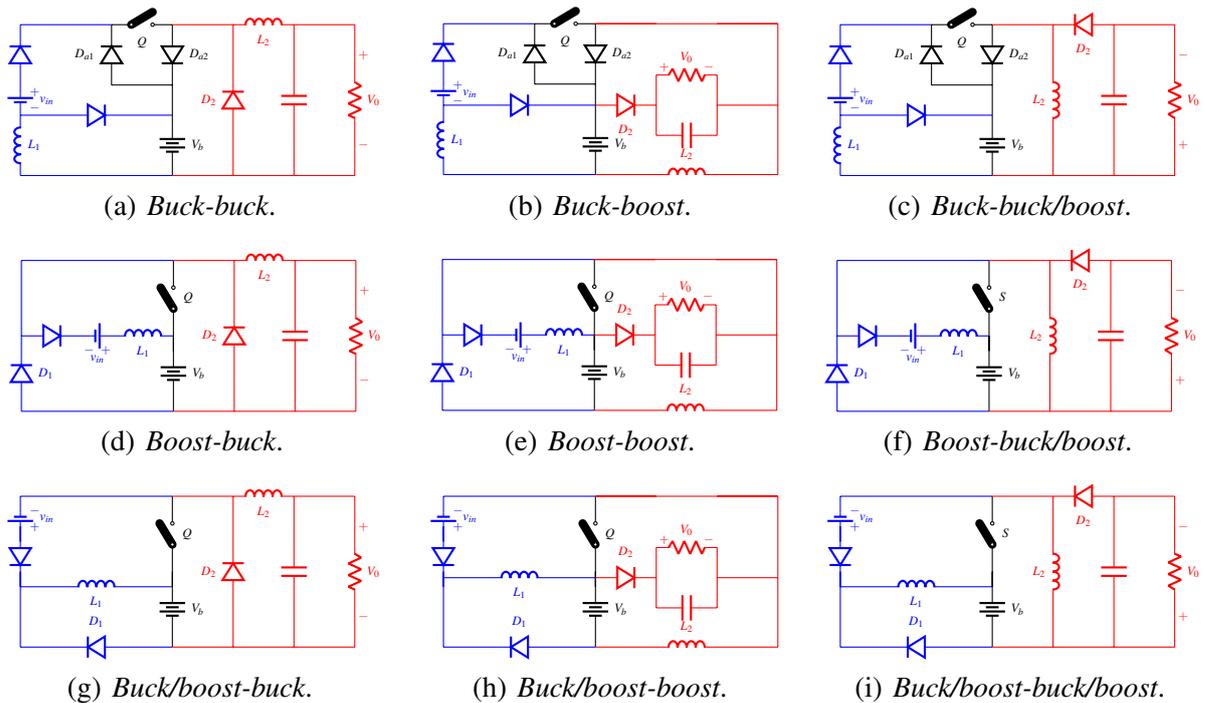
(b) Conversor de três de portas com dois ramos.

Fonte: Adaptada de Wen, Chen e Kang (2013).

Cada ramo pode ser configurado como *buck*, *boost* ou *buck-boost*, resultando em um total de nove tipos diferentes de CTPs, conforme ilustrado na Figura 2.5 (WEN; CHEN; KANG, 2013). A Figura 2.5 a), b) e c) apresentam o CTP derivado do conversor *buck* nos ramos azuis; e nos ramos vermelho na Figura 2.5 a), d) e g). Já o conversor *boost* pode ser observado nos ramos em azul na Figura 2.5 d), e) e f); e nos ramos em vermelho nas Figuras 2.5 b), e) e h). Por

fim, pode-se observar o conversor *buck/boost* em azul na Figura 2.5 g), h) e i); e em vermelho na Figura 2.5 c), f) e i). Para validar as análises realizadas, os autores utilizam o exemplo de um conversor *buck* nos dois ramos para exemplificar a família de CTPs desenvolvida. Esse exemplo é detalhado em seu trabalho para uma compreensão mais aprofundada.

Figura 2.5 – Família de CTPs proposta por Wen, Chen e Kang (2013).



Fonte: Adaptada de Wen, Chen e Kang (2013).

No entanto, apesar da facilidade de derivação e escalabilidade dos conversores, a família proposta é testada em níveis de tensão e potência bastante baixos, isso porque toda a potência entregue à carga passa inicialmente pelo sistema de armazenamento. Além disso, são necessárias estratégias adequadas para desacoplar as variáveis de controle e gerenciar a energia de forma eficiente (WEN; CHEN; KANG, 2013).

Posteriormente, o trabalho de Bhattacharjee, Kutkut e Batarseh (2019) apresenta uma revisão mais estruturada dos conversores de três portas. As topologias desses conversores são analisadas levando em consideração o nível de potência, eficiência, frequência de chaveamento, fluxo de potência entre as portas, níveis de tensão e quantidade de componentes. Os autores avaliam dez topologias de conversores não isolados e demonstram a evolução desses conversores nas últimas duas décadas em termos de frequência de chaveamento, eficiência e potência.

Com base nessa análise, os autores concluem que a frequência de chaveamento tem se mantido em torno de 50kHz, indicando uma tendência nas pesquisas para o desenvolvimento

de conversores, em vez de técnicas voltadas para chaveamento suave. Além disso, a potência média desses conversores varia entre 500 e 600W, atendendo aos desafios do mercado crescente de conversores para aplicações residenciais e modulares.

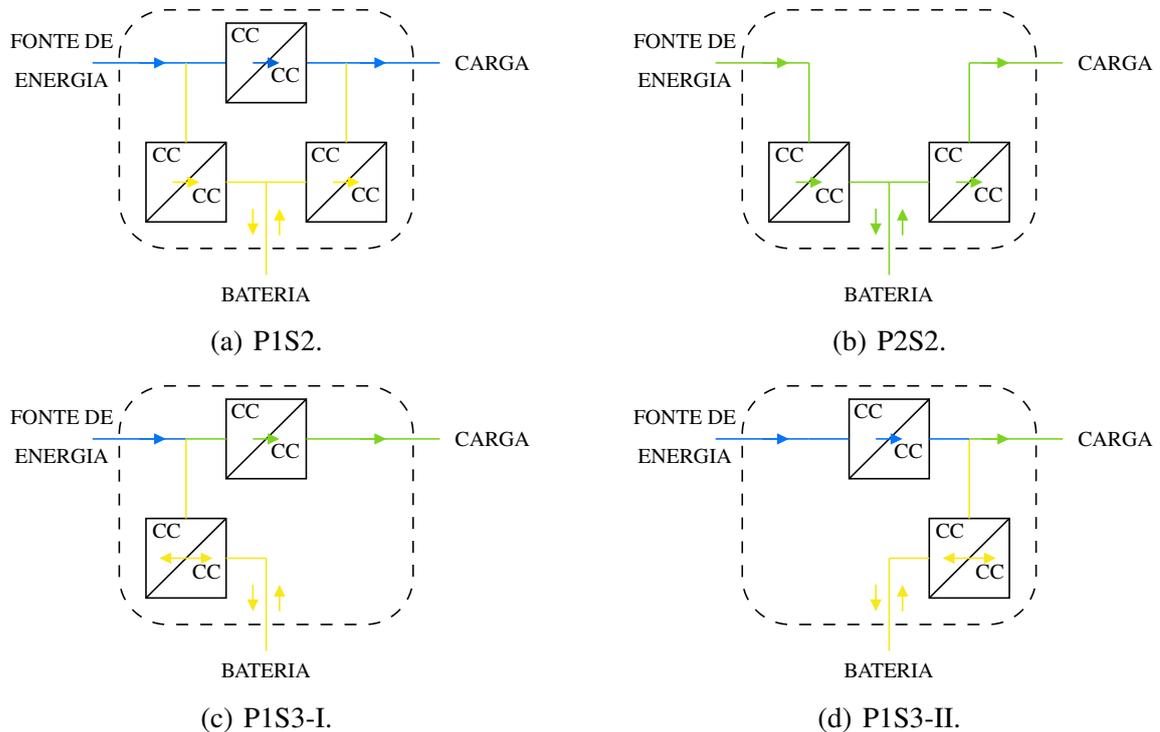
Ainda nos trabalhos de revisão sobre CTPs, Wang et al. (2020) trazem uma classificação dos conversores em quatro grupos principais, visando avaliar a complexidade de controle, a complexidade da topologia e a eficiência. As conclusões e resultados são mais amplos e atuais. Desta forma é possível avaliar a eficiência, os níveis de potência e o número de componentes em cada grupo de conversores, facilitando a comparação entre estes. Foram avaliados vinte e quatro trabalhos entre os anos de 2006 a 2020. Segundo o autor, existem dois "caminhos" por onde a potência é transmitida, o direto e o indireto. O caminho direto é chamado de barramento primário e geralmente transmite uma potência maior. Já o caminho indireto é o barramento secundário.

O primeiro grupo de conversores, proposto por Wang et al. (2020), consiste em dois barramentos diferentes, conforme Figura 2.6 a), onde em azul está o barramento primário e em amarelo o barramento secundário. É possível observar que a potência transmitida no primário é maior, visto que é o barramento onde a fonte entrega energia diretamente para a carga, sendo necessário somente um estágio de conversão da potência. Já no barramento secundário, tem-se dois estágios de conversão. Um para converter a potência da fonte para carregar as baterias e um para converter a potência das baterias para suprir a carga. Esse grupo de conversores é chamado de P1S2 (*primary single-stage and secondary two-stage*).

O segundo grupo de conversores é aquele que possui um barramento compartilhado, representado pela cor verde, conforme Figura 2.6 b). Este tipo de CTP possui dois estágios de conversão no primário, ou seja, são necessários dois conversores CC-CC unidirecionais para transformar a energia da fonte de entrada para a carga; e dois estágios no secundário, sendo um estágio para transformar a energia da fonte para as baterias e outro para transformar a energia das baterias para a carga. Estes conversores são chamados de P2S2 (*primary two-stage and secondary two-stage*) (WANG et al., 2020).

A Figura 2.6 c) e d) representa o terceiro e quarto grupos de conversores, respectivamente. Nesses dois grupos, têm-se um estágio de conversão no barramento primário e três estágios no barramento secundário. O secundário desse sistema é representado por um conversor bidirecional. A diferença entre as duas estruturas está na conexão do barramento secundário, que pode ser feita tanto no ramo da fonte quanto no ramo da carga. Quando conectado no ramo

Figura 2.6 – Estruturas dos conversores de três portas.



Fonte: Adaptada de Wang et al. (2020).

da fonte o carregamento das baterias é feito em um único estágio, e o descarregamento (fornecimento de energia para a carga) é feito em dois estágios. Este grupo é chamado de P1S3-I (*type-I primary single-stage and secondary three-stage*). Quando conectado no ramo da carga o carregamento é feito em dois estágios, e o descarregamento em um estágio. Essa estrutura é chamada de P1S3-II (*type-II primary single-stage and secondary three-stage*) (WANG et al., 2020).

Comparando os quatro grupos descritos anteriormente, em termos de complexidade da topologia, Wang et al. (2020) consideram o número de conversores CC representados em cada topologia e se o conversor é unidirecional ou bidirecional. Dessa forma, a estrutura P2S2 é a mais simples, possuindo somente dois conversores unidirecionais. Já as estruturas P1S3-I e P1S3-II possuem o mesmo grau de complexidade que é considerado relativamente simples, possuindo um conversor unidirecional e um bidirecional. Por fim, P1S2 é a mais complexa dos quatro grupos, com três conversores unidirecionais.

Wang et al. (2020) comparam a complexidade de controle dos quatro grupos de acordo com o número de controladores (chaves). Quanto maior esse número, maior a complexidade de controle. Dos quatro grupos apresentados, o grupo P1S2 é o que possui mais controladores. Os outros três grupos possuem os mesmos números de controladores. Com isso, os autores

consideram a complexidade de controle levando em consideração os tempos de comutação de cada controlador de acordo com o modo de operação. Isto significa que a complexidade é maior quando a comutação do controlador é mais frequente. Dessa forma, os quatro grupos de CTPs são classificados de acordo com a Tabela 2.1.

Tabela 2.1 – Complexidade da Topologia e Controle dos CTPs de acordo com sua estrutura.

	P1S2	P2S2	P1S3-I	P1S3-II
Complexidade da Topologia	Alta	Baixa	Intermediária	Intermediária
Complexidade de Controle	Alta	Intermediária	Intermediária	Alta

Fonte: Adaptada de Wang et al. (2020).

O foco deste trabalho é o conversor de três portas proposto por (PACHECO, 2003), chamado aqui de conversor VR-BESS. Este conversor adota a topologia P1S3-II, caracterizando-se por possuir apenas duas chaves, dois capacitores, dois indutores e três diodos. Seu princípio de funcionamento é fundamentado nos conceitos dos tradicionais conversores *boost* e *buck*, e será detalhado no próximo tópico deste capítulo.

A Tabela 2.2 ilustra as características relevantes das principais topologias apresentadas nos trabalhos de revisão mencionados anteriormente, inclusive o VR-BESS. Neste trabalho não é apresentado os conversores com topologia P2S2, visto que os trabalhos apresentados na literatura são limitados e não avaliam a eficiência do conversor (WANG et al., 2020). Na tabela 2.2 é possível verificar e comparar a quantidade de componentes do conversor de três portas proposto, como o número de indutores (L), capacitores (C), chaves (C_h) e diodos (D); bem como as características operacionais, como potência (P), eficiência (η) e frequência de chaveamento (f).

Com os dados da Tabela 2.2, é plotado um gráfico para analisar a eficiência em relação a potência do conversor (FIGURA 2.7) e outro para analisar a eficiência *versus* a frequência de chaveamento (FIGURA 2.8) separando com cores os conversores de acordo com sua topologia. Ao analisar a eficiência dos conversores em relação à sua potência e topologia, pode-se observar, como mostrado na Figura 2.7, que as topologias com estrutura P1S2 (um estágio primário e dois estágios secundários) apresentam eficiência superior, representadas pelos dados em azul. Por outro lado, as topologias com estrutura P1S3-I e P1S3-II, indicadas pelos dados em verde e vermelho, respectivamente, exibem menor eficiência. Essa análise evidencia a

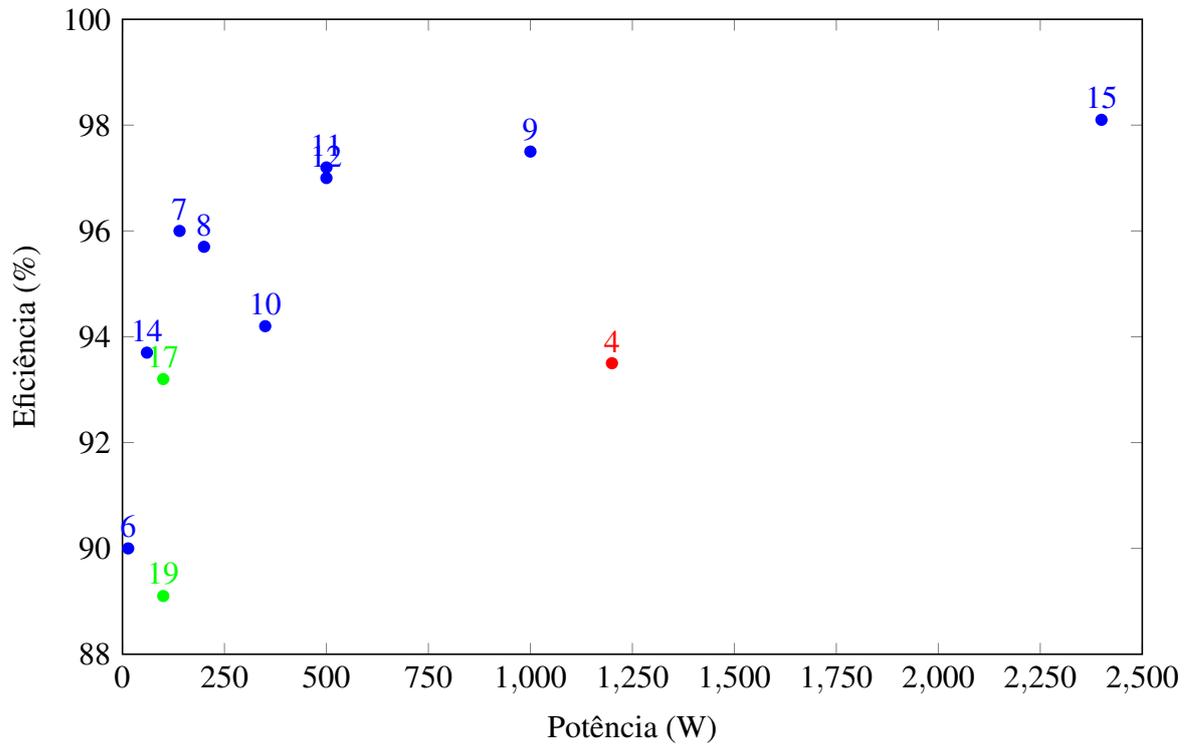
vantagem dos conversores com estrutura P1S2 em termos de eficiência quando comparados às estruturas P1S3-I e P1S3-II.

Tabela 2.2 – Principais características dos conversores de três portas

Item	Topologia	L	C	Ch	D	P (W)	η (%)	f (kHz)	Autores
1		2	1	1	5	24	-	40 ± 20	Wen, Chen e Kang (2013)
2	P1S3-II	2	1	3	3	100	-	-	Vazquez et al. (2011)
3		1	1	2	2	24	-	-	Chen et al. (2013)
4	P1S3-II	3	4	3	1	1200	93,50	100	Zhu et al. (2015)
5		2	2	2	1	-	92,45	50	Al-Soeidat et al. (2018)
6	P1S2	2	2	1	4	14	90,00	72	An e Lu (2014)
7	P1S2	2	1	3	3	140	96,00	80	Wu et al. (2011)
8	P1S2	1	8	3	8	200	95,70	50	Honarjoo et al. (2018)
9	P1S2	2	3	4	1	1000	97,50	100	Moradisizkoochi, Elsayad e Mohammed (2019)
10	P1S2	2	3	4	3	350	94,20	100	Zhou et al. (2012)
11	P1S2	1	3	3	3	500	97,20	100	Wu et al. (2012)
12	P1S2	1	1	3	3	500	97,00	100	Ding et al. (2013)
13	P1S2	2	1	3	3	600	-	50	Teja, Srinivas e Mishra (2016)
14	P1S2	2	3	2	1	60	93,70	-	Al-Soeidat et al. (2019b)
15	P1S2	2	3	4	1	2400	98,10	20	Tomas-Manez et al. (2016)
16	P1S2	2	2	1	5	-	-	15	Zhao et al. (2015)
17	P1S3-I	2	4	4	1	100	93,20	100	Sato, Nagata e Uno (2017)
18	P1S3-I	2	2	3	3	-	93,00	-	Kumar e Rojas-Gonzalez (2006)
19	P1S3-I	2	4	4	1	100	89,10	-	Marchesoni e Vacca (2007)
20	P1S3-II	2	2	2	3	1500	-	50	Pacheco (2003)

Fonte: Adaptada de Wang et al. (2020).

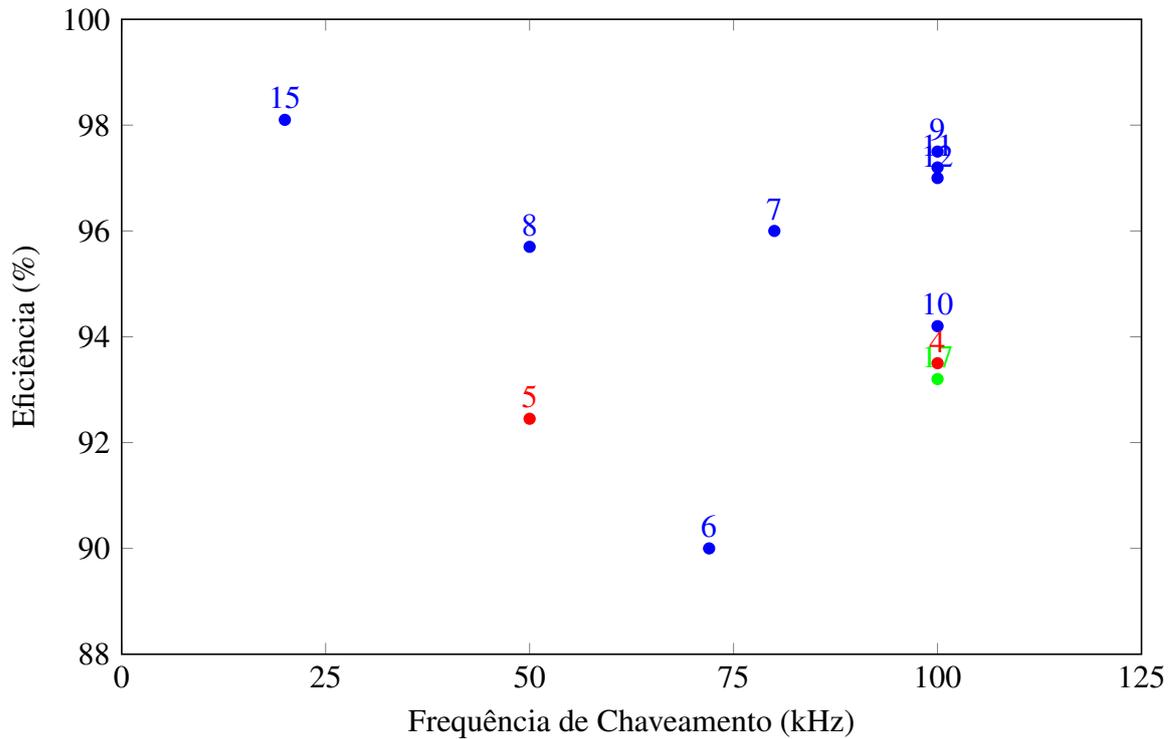
Figura 2.7 – Potência e Eficiência dos conversores de três portas apresentados na Tabela 2.2.



Fonte: Da autora (2023).

A Figura 2.8 mostra a relação da frequência de chaveamento dos conversores com a eficiência e estrutura. De forma similar à análise da Figura 2.7, é possível observar que os conversores que possuem estrutura P1S2 são mais eficientes, mesmo para frequências de chaveamento mais elevadas.

Figura 2.8 – Frequência de chaveamento e Eficiência dosCTPs apresentados na Tabela 2.2.



Fonte: Da autora (2023).

As Figuras 2.7 e 2.8 mostram que os conversores de topologia P1S2 apresentaram maior eficiência quando comparados aos conversores das outras topologias. Apesar da estrutura P1S3-II não se destacar em termos de eficiência quando comparada à topologia P1S2, ela apresenta vantagens em relação à complexidade da topologia. Vale ressaltar que o conversor VR-BESS adota a topologia P1S3-II, possuindo as vantagens associadas à complexidade da mesma.

Outra característica deste conversor é que ele requer apenas duas chaves, resultando em menor complexidade de controle quando comparado com os conversores da mesma topologia propostos por Vazquez et al. (2011) e Zhu et al. (2015), que possuem três chaves.

Os trabalhos de Pacheco (2003) e Vazquez et al. (2011) não apresentam o valor de eficiência dos conversores, por isso não foram inseridos nos gráficos das Figuras 2.7 e 2.8. No entanto, um dos objetivos deste trabalho é calcular a eficiência do protótipo do conversor VR-BESS.

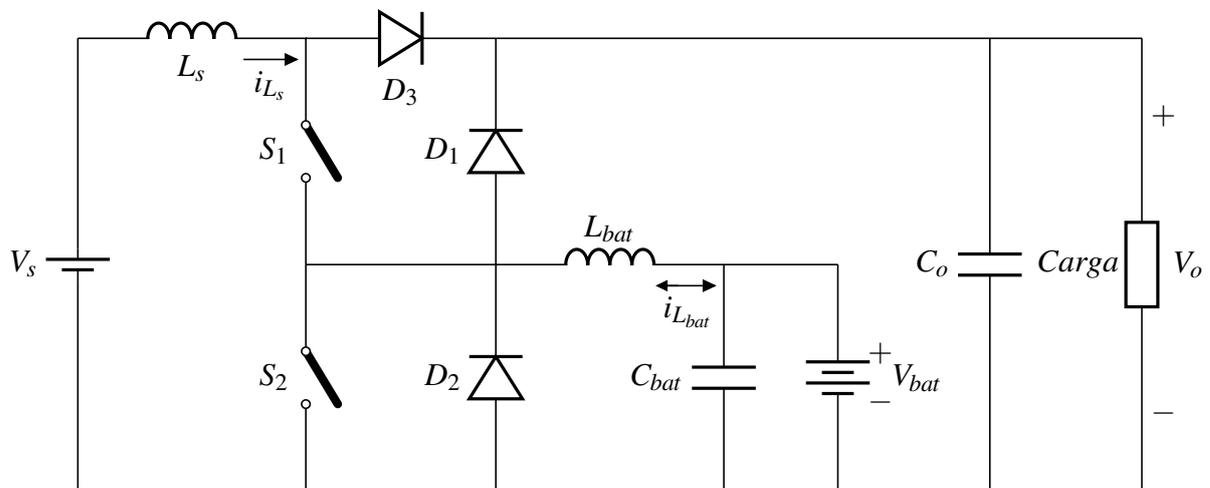
2.2 O Conversor de Três Portas VR-BESS

O conversor VR-BESS (*Voltage Regulator - Battery Energy Storage System*) é um conversor de três portas não isolado que pode ser aplicado em sistemas de energia renovável com

armazenamento em banco de baterias, podendo ser conectado em diferentes tipos de fontes de geração alternativa, como por exemplo, energia eólica ou solar, fornecendo uma tensão regulada à rede consumidora (PACHECO, 2003).

A topologia desse conversor pode ser observada na Figura 2.9, onde é composto somente por duas chaves (S_1 e S_2), três diodos (D_1 , D_2 e D_3), dois indutores (L_s e L_{bat}), dois capacitores (C_o e C_{bat}), uma fonte de entrada (V_s), um banco de baterias com tensão V_{bat} e uma carga com tensão de saída V_o .

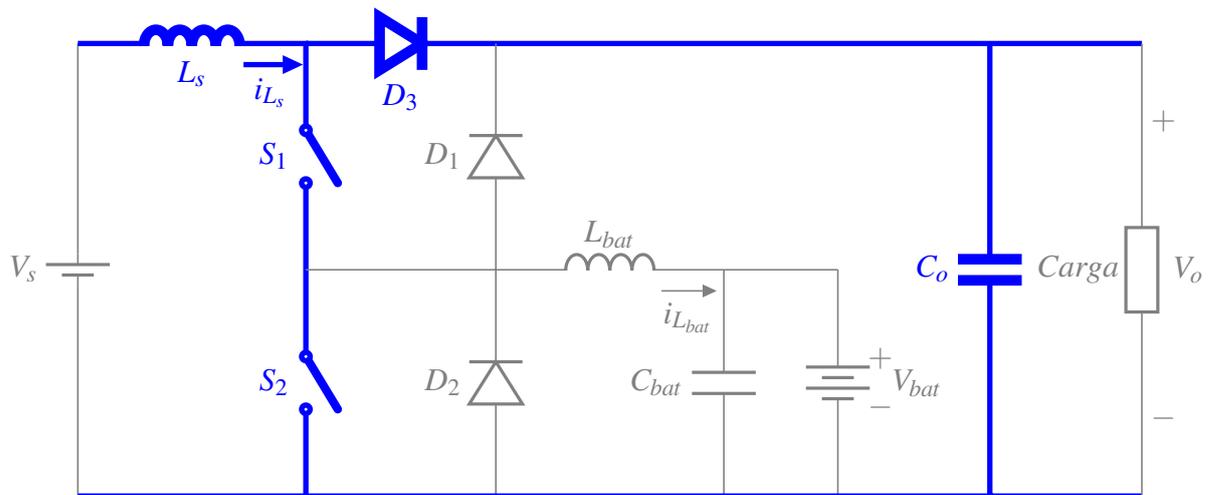
Figura 2.9 – Topologia do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

O VR-BESS proposto por Pacheco (2003) tem um comportamento semelhante aos conversores *buck* e *boost*. A Figura 2.10 mostra o VR-BESS operando como conversor *boost* para elevar a tensão da entrada que alimenta a carga. Neste modo, as chaves S_1 e S_2 são manipuladas juntas, ou seja, abrem e fecham ao mesmo tempo; ou uma das chaves permanece fechada e a outra é manipulada.

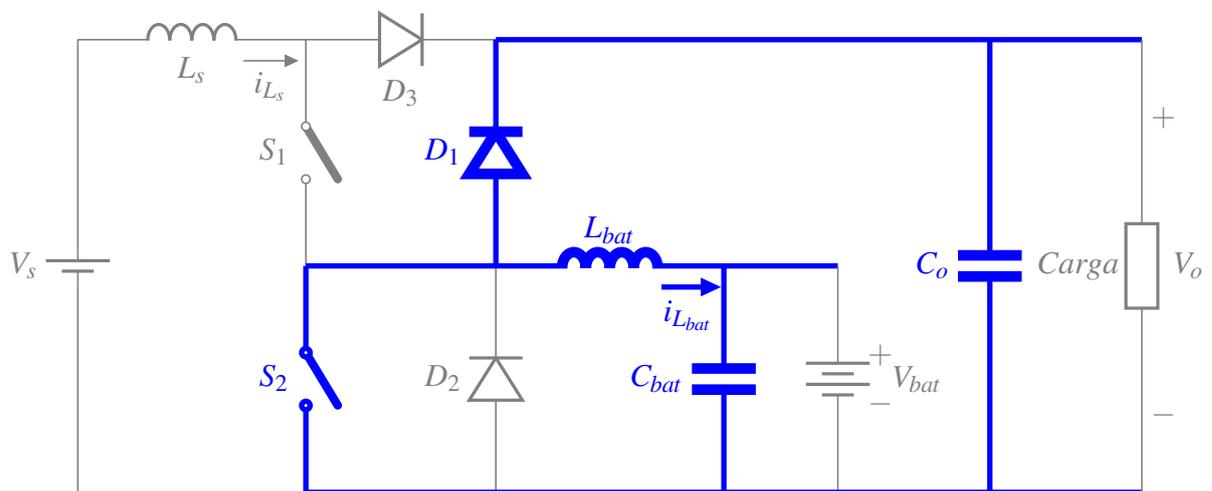
Figura 2.10 – Conversor *boost* elevando a tensão da fonte para a carga.



Fonte: Adaptada de Pacheco (2003).

Outro conversor *boost* pode ser observado na Figura 2.11. Neste caso, para obter o nível de tensão desejado, a tensão da bateria é elevada para o nível da carga ao manter a chave S_1 sempre aberta e manipular a chave S_2 .

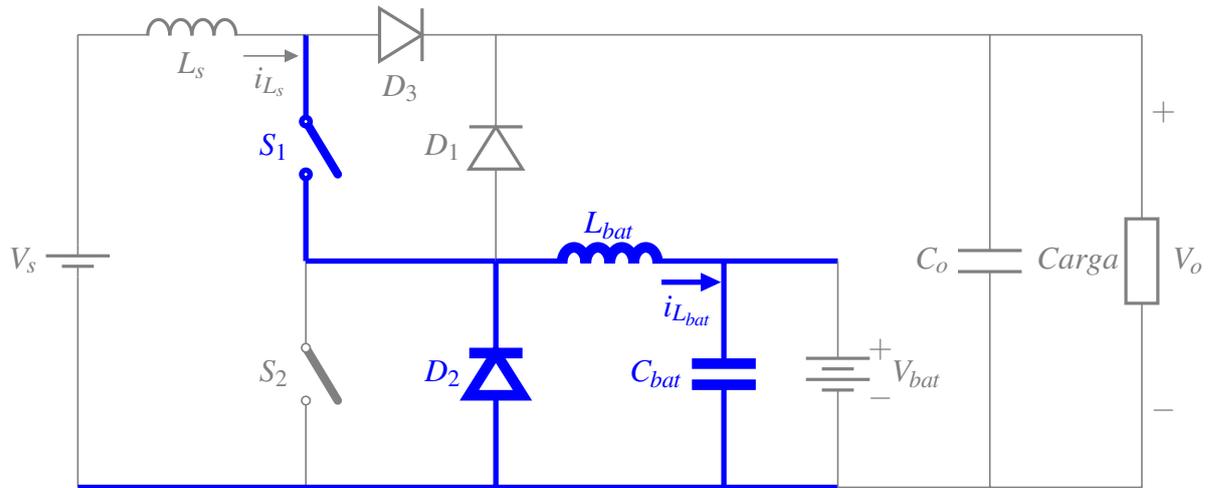
Figura 2.11 – Conversor *boost* elevando a tensão da bateria para a carga.



Fonte: Adaptada de Pacheco (2003).

Já a Figura 2.12 mostra o comportamento do VR-BESS no carregamento das baterias. Neste caso, a tensão de entrada necessita ser reduzida ao nível de tensão das baterias. Para tanto, um conversor *buck* é obtido ao manter a chave S_2 sempre aberta e manipulando a chave S_1 .

Figura 2.12 – Conversor *buck* abaixando a tensão da fonte para carregamento das baterias.



Fonte: Adaptada de Pacheco (2003).

O VR-BESS proposto por Pacheco (2003) pode operar em quatro modos distintos, sendo eles:

- (a) **Modo 1** - Regulador de tensão e carregamento da bateria: a energia gerada pela fonte é maior que a energia suprida pela carga, então, a energia que sobra é armazenada no banco de baterias;
- (b) **Modo 2** - Regulador de tensão: as baterias estão carregadas, então, a energia da fonte é consumida somente pela carga;
- (c) **Modo 3** - Regulador de tensão e compensador de potência da rede: quando a energia gerada pela fonte é menor que a energia necessária para suprir a carga, as baterias fornecem o restante de energia demandada pela carga;
- (d) **Modo 4** - Suporte de energia para interrupção da fonte: a fonte não entrega nenhuma potência para a carga, neste caso, somente a bateria fornece energia para a mesma.

Para análise dos modos de operação 1, 3 e 4 é considerado somente o modo de condução contínua, ou seja, é considerado que durante o período de operação a corrente nos indutores não zeram. O modo 2 ocorre com o indutor L_{bat} operando em condução descontínua, visto que as chaves S_1 e S_2 são manipuladas de forma que a corrente neste indutor seja zero. Também, considera-se que os componentes são ideais e que as tensões nos capacitores de filtro C_o e C_{bat} não apresentam ondulações. Além disso, o balanço de potências do VR-BESS pode ser equacionado de forma que:

$$P_s = P_{bat} + P_o \quad (2.1)$$

onde, P_s é a potência da fonte, P_{bat} é a potência da bateria e P_o é a potência da carga.

Para a bateria adota-se o seguinte critério: possui potência negativa quando opera como fonte de alimentação, e possui potência positiva quando está sendo carregada.

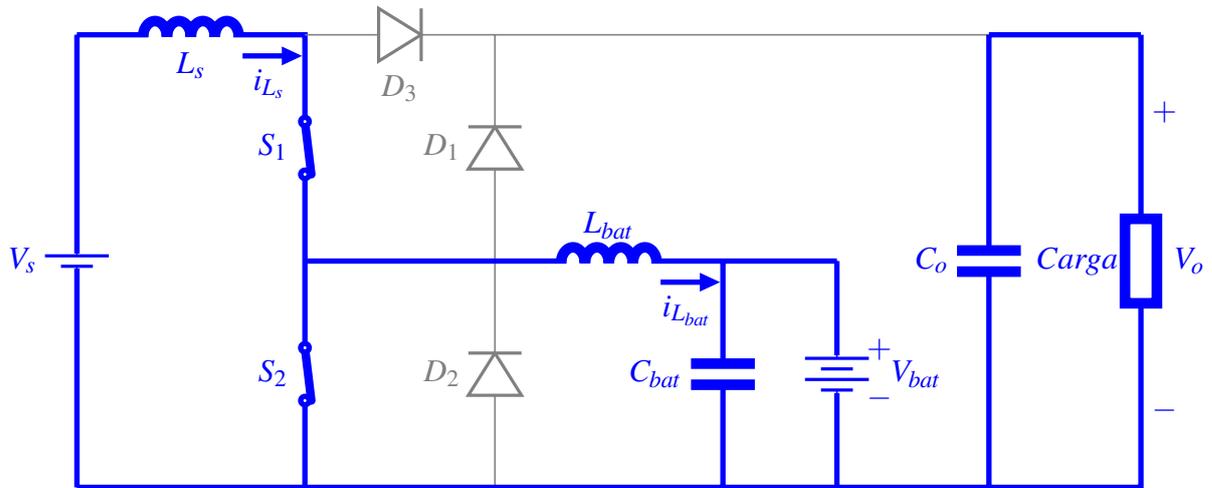
2.2.1 Operação do VR-BESS no Modo 1 - Regulador de Tensão e Carregamento das Baterias

Para este modo de operação, a fonte de entrada (V_s) entrega potência para a carga e carrega as baterias. Desta forma, as chaves S_1 e S_2 devem ser manipuladas de forma que o VR-BESS se comporte como um conversor *boost* (FIGURA 2.10), para elevar a tensão na carga, e como um conversor *buck* (FIGURA 2.12), para abaixar a tensão na bateria. Para o funcionamento do conversor *boost*, a chave S_1 permanece fechada enquanto a chave S_2 é manipulada. O conversor *buck* é obtido quando a chave S_2 está aberta e a chave S_1 é manipulada. Então, para que o VR-BESS se comporte como um conversor *boost* e um conversor *buck*, as chaves S_1 e S_2 devem ser manipuladas de tal forma que S_1 permaneça fechada por um tempo maior do que a chave S_2 .

Considerando os estados das chaves, o funcionamento base do conversor é dividido em três intervalos de tempo dentro de um período de comutação (T_s). São eles: de 0 a t_1 ; de t_1 a t_2 e de t_2 a T_s . Para cada um destes três intervalos de tempo o circuito está operando em um etapa de chaveamento diferente que serão descritas a seguir:

- **Etapa 1:** ocorre no intervalo de tempo de 0 a t_1 , onde as chaves S_1 e S_2 são fechadas, começando assim o período de chaveamento. Ao analisar a Figura 2.13, nota-se que a corrente i_{L_s} passa pela chave S_1 , a corrente que passa pela chave S_2 é $i_{L_s} - i_{L_{bat}}$ e que os diodos D_1 e D_3 são polarizados reversamente. A tensão no indutor L_s é $V_{L_s} = V_s$, que causa um crescimento linear na corrente i_{L_s} . Já a tensão no indutor L_{bat} é $V_{L_{bat}} = -V_{bat}$, causando um decréscimo linear na corrente $i_{L_{bat}}$;

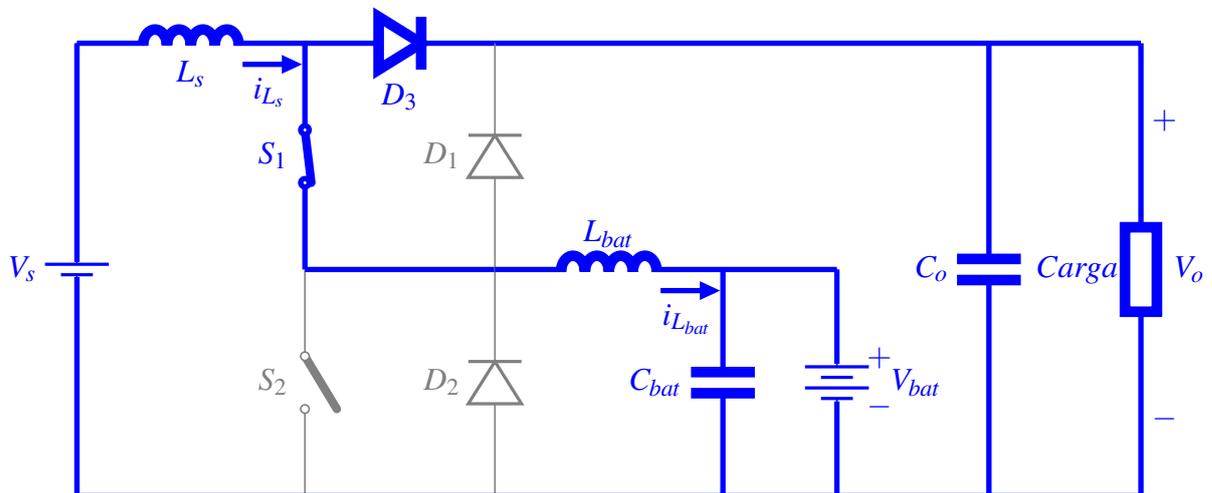
Figura 2.13 – Circuito equivalente da etapa 1 do Modo 1 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

- **Etapa 2:** ocorre no intervalo de tempo de t_1 a t_2 . A Figura 2.14 mostra o circuito equivalente da etapa 2, onde a chave S_2 é aberta no tempo t_1 . O diodo D_3 é polarizado diretamente e conduz a corrente $i_{L_s} - i_{L_{bat}}$ e a chave S_1 conduz a corrente $i_{L_{bat}}$. Com isso a tensão no indutor L_s passa a ser $V_{L_s} = V_s - V_o$ e no indutor L_{bat} , $V_{L_{bat}} = V_o - V_{bat}$;

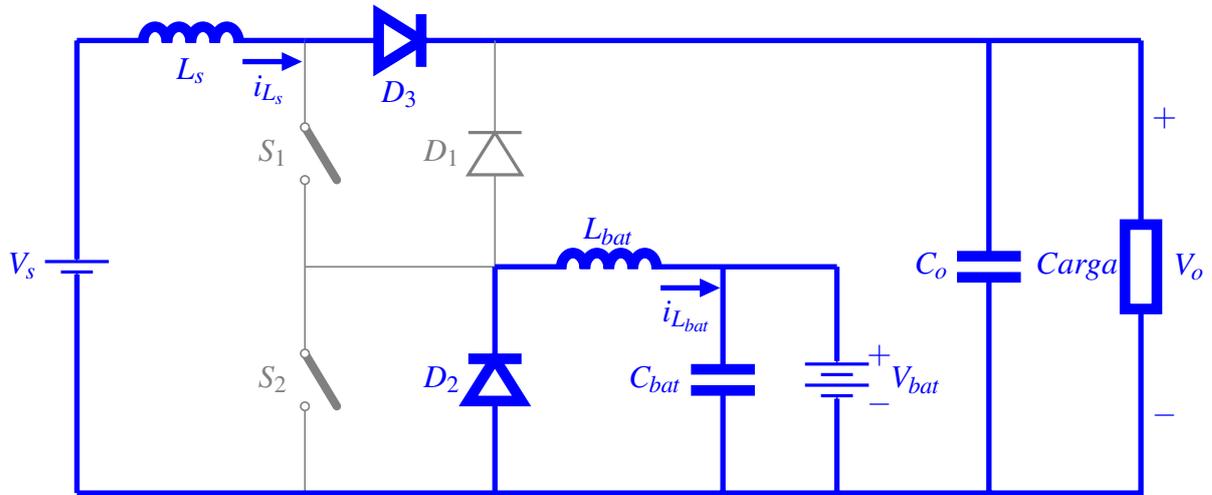
Figura 2.14 – Circuito equivalente da etapa 2 do Modo 1 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

- **Etapa 3:** ocorre no intervalo de tempo de t_2 a T_s , onde a chave S_1 é aberta, conforme Figura 2.15. O diodo D_2 é polarizado diretamente e conduz a corrente $i_{L_{bat}}$, devido a energia armazenada no indutor L_{bat} , a tensão neste passa a ser $V_{L_{bat}} = -V_{bat}$. A carga recebe toda a energia do indutor L_s e da fonte.

Figura 2.15 – Circuito equivalente da etapa 3 do Modo 1 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

Os intervalos de tempo de cada etapa (t_1, t_2, t_3) definem as seguintes razões cíclicas:

$$D_i = \frac{t_1}{T_s} \quad (2.2)$$

$$D_{ii} = \frac{t_2}{T_s} \quad (2.3)$$

$$\Delta D = D_{ii} - D_i = \frac{t_2 - t_1}{T_s} \quad (2.4)$$

Sendo D_i a razão cíclica da chave S_2 e D_{ii} a razão cíclica referente a chave S_1 . As tensões médias V_o e V_{bat} são obtidas através das análises das tensões nos indutores em cada etapa de funcionamento do conversor. Sabe-se que a integral das tensões nos indutores L_s e L_{bat} em um período de chaveamento é zero. Então, tem-se:

$$\int_0^{T_s} V_{L_s}(t) dt = \int_0^{t_1} V_s dt + \int_{t_1}^{t_2} (V_s - V_o) dt + \int_{t_2}^{T_s} (V_s - V_o) dt = 0 \quad (2.5)$$

$$\int_0^{T_s} V_{L_{bat}}(t) dt = \int_0^{t_1} -V_{bat} dt + \int_{t_1}^{t_2} (V_o - V_{bat}) dt + \int_{t_2}^{T_s} -V_{bat} dt = 0 \quad (2.6)$$

Resolvendo a equação 2.5, tem-se:

$$V_o(T_s - t_1) = V_s T_s \quad (2.7)$$

Substituindo pela equação 2.2 da razão cíclica D_i :

$$\frac{V_o}{V_s} = \frac{1}{1 - D_i} \quad (2.8)$$

E resolvendo a equação 2.6:

$$V_{bat}T_s = V_o(t_2 - t_1) \quad (2.9)$$

Substituindo pela equação 2.4 da razão cíclica ΔD :

$$\frac{V_{bat}}{V_o} = \Delta D \quad (2.10)$$

A equação 2.8 é típica do conversor *boost* e mostra que o conversor VR-BESS eleva a tensão da fonte V_s para uma tensão de saída V_o , chaveando com uma razão cíclica D_i . Já a equação 2.10 é típica do conversor *buck* e mostra que o sistema abaixa a tensão V_o para uma tensão de saída V_{bat} (carregamento das baterias).

Considerando que o sistema não possui perdas, e como neste modo de operação a bateria está sendo carregada, ou seja, P_{bat} é positiva, tem-se que a potência de entrada é igual a soma das potências das duas saídas (carga e baterias):

$$P_s = P_{bat} + P_o \quad (2.11)$$

Então,

$$V_s I_{L_s} = V_{bat} I_{L_{bat}} + V_o I_o \quad (2.12)$$

Substituindo as equações 2.10 e 2.8 em 2.12, tem-se:

$$I_{L_s} = \frac{\Delta D}{1 - D_i} I_{L_{bat}} + \frac{1}{1 - D_i} I_o \quad (2.13)$$

2.2.2 Operação do VR-BESS no Modo 2 - Regulador de Tensão

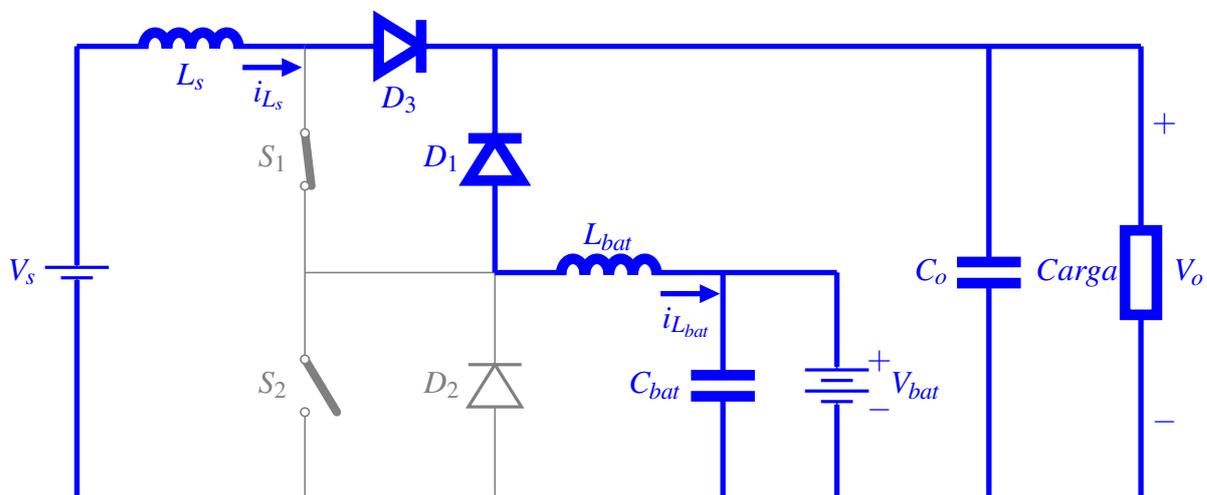
Neste modo de operação, a bateria está totalmente carregada e a fonte de energia consegue suprir sozinha toda a demanda da carga. Como não é possível isolar as baterias no sistema, é necessário manipular as chaves S_1 e S_2 de forma que a corrente média no indutor L_{bat} seja zero. Com isso, o VR-BESS opera com o indutor L_{bat} no modo de condução descontínua.

Este modo de operação é similar ao modo 1. A tensão de entrada V_s é elevada para a saída da carga e abaixada de forma a atender o nível de tensão das baterias. A diferença é que as baterias estão carregadas e não vão demandar potência/corrente da fonte de energia. Então, nesse modo de operação, a chave S_1 também permanece mais tempo fechada do que a chave S_2 .

Da mesma forma, tem-se três intervalos de tempo (t_1 , t_2 e T_s) que marcam a comutação das chaves. Porém, o funcionamento deste modo possui cinco etapas, sendo dois deles marcados pelas mudanças nas correntes e/ou do circuito equivalente, onde um diodo deixa de conduzir e outro entra em condução. Essas mudanças acontecem nos tempos t_a , quando a corrente no indutor L_{bat} passa a conduzir em outro sentido, e t_d quando a corrente no indutor L_{bat} zera. As cinco etapas são descritas a seguir.

- **Etapa 1:** esta é semelhante a mesma etapa do Modo 1.
- **Etapa 2:** ocorre no intervalo de tempo de t_1 a t_a . No instante de tempo t_1 a chave S_2 é aberta, conforme Figura 2.16. É possível observar que o diodo D_3 passa a conduzir a corrente i_{L_s} e o diodo D_1 conduz a corrente $i_{L_{bat}}$, que cresce linearmente. Ou seja, nesta etapa a corrente $i_{L_{bat}}$ é negativa.

Figura 2.16 – Circuito equivalente da etapa 2 do Modo 2 do funcionamento do VR-BESS.

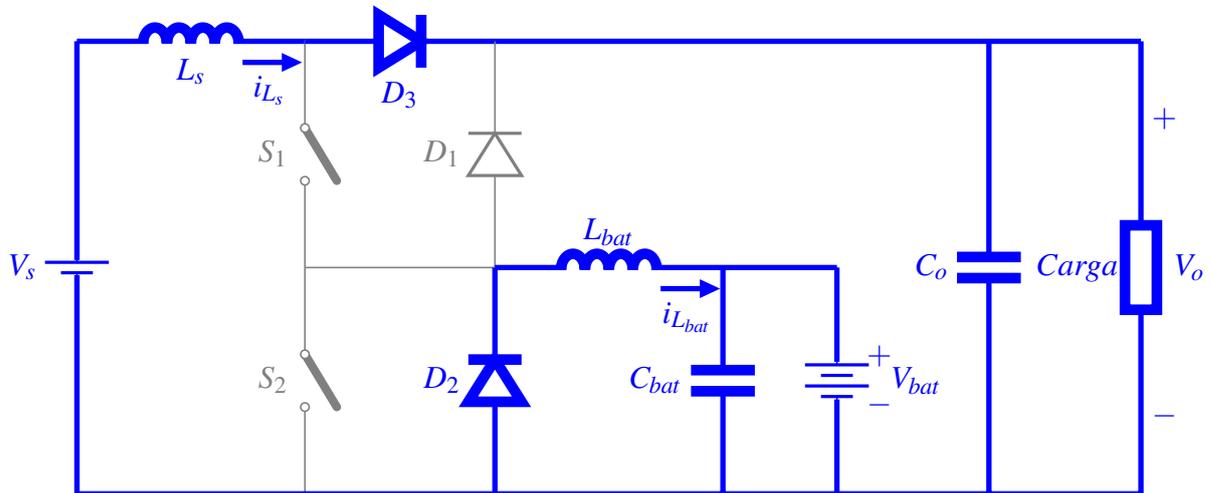


Fonte: Adaptada de Pacheco (2003).

- **Etapa 3:** esta é semelhante a etapa 2 do Modo 1. Ela ocorre no intervalo de tempo de t_a a t_2 , quando a corrente $i_{L_{bat}}$ cruza o zero e passa a ser positiva. Com isso, a chave S_1 passa a conduzir a corrente $i_{L_{bat}}$ ao invés do diodo D_1 .
- **Etapa 4:** esta etapa é semelhante a etapa 3 do Modo 1, porém ocorre no tempo t_2 até t_d , onde a chave S_1 é aberta. Nesta etapa, como pode ser observado na Figura 2.17, a carga

recebe toda a energia do indutor L_s e da fonte. Já o diodo D_2 passa a conduzir a corrente $I_{L_{bat}}$.

Figura 2.17 – Circuito equivalente da etapa 4 do Modo 2 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

- **Etapa 5:** ocorre quando a corrente $i_{L_{bat}}$ se torna zero antes do final da quarta etapa, o que caracteriza o modo de condução descontínua no indutor L_{bat} . Inicia-se no tempo t_d , onde a corrente se anula e permanece nesta condição até o começo de um novo período de chaveamento.

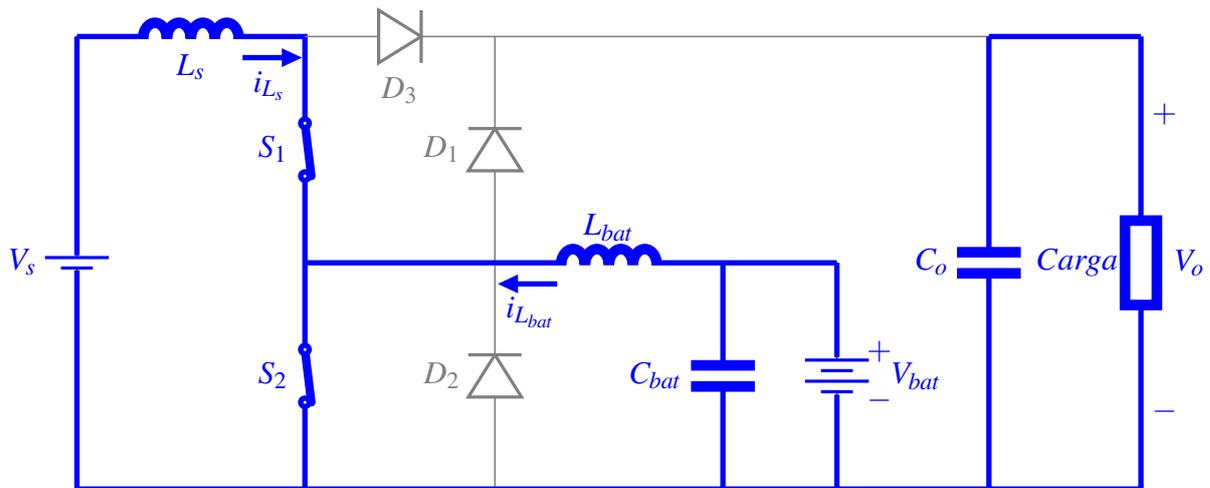
2.2.3 Operação do VR-BESS no Modo 3 - Regulador de Tensão e Compensador de Potência da Rede

Neste modo de operação, onde a fonte V_s não consegue fornecer toda a energia necessária para suprir a carga, as baterias fornecem o restante da energia demandada por ela. Neste modo de operação, tanto a tensão V_s quanto a tensão V_{bat} são elevadas para a saída da carga. Então, é necessário manipular as chaves de forma que o VR-BESS se comporte como dois conversores *boost* (FIGURAS 2.10 e 2.11). Um conversor *boost* é obtido mantendo a chave S_2 fechada e manipulando a chave S_1 . Para o outro conversor *boost*, a chave S_1 é mantida aberta e a chave S_2 é manipulada. Com isso, as chaves S_1 e S_2 devem ser manipuladas de tal forma que S_2 permaneça fechada por um tempo maior do que a chave S_1 .

Para este modo de operação tem-se três etapas de funcionamento que são detalhadas nos tópicos a seguir.

- **Etapa 1:** ocorre no intervalo de tempo de 0 a t_1 , onde as chaves S_1 e S_2 são fechadas. Ao analisar a Figura 2.18, é possível identificar que a corrente i_{L_s} passa pela chave S_1 , a corrente que passa pela chave S_2 é $i_{L_s} + i_{L_{bat}}$ e que os diodos D_1 e D_3 são polarizados reversamente. A tensão no indutor L_s é $V_{L_s} = V_s$, que causa um crescimento linear na corrente i_{L_s} , e no indutor L_{bat} é $V_{L_{bat}} = V_{bat}$, causando também um crescimento linear na corrente $i_{L_{bat}}$.

Figura 2.18 – Circuito equivalente da etapa 1 do Modo 3 do funcionamento do VR-BESS.

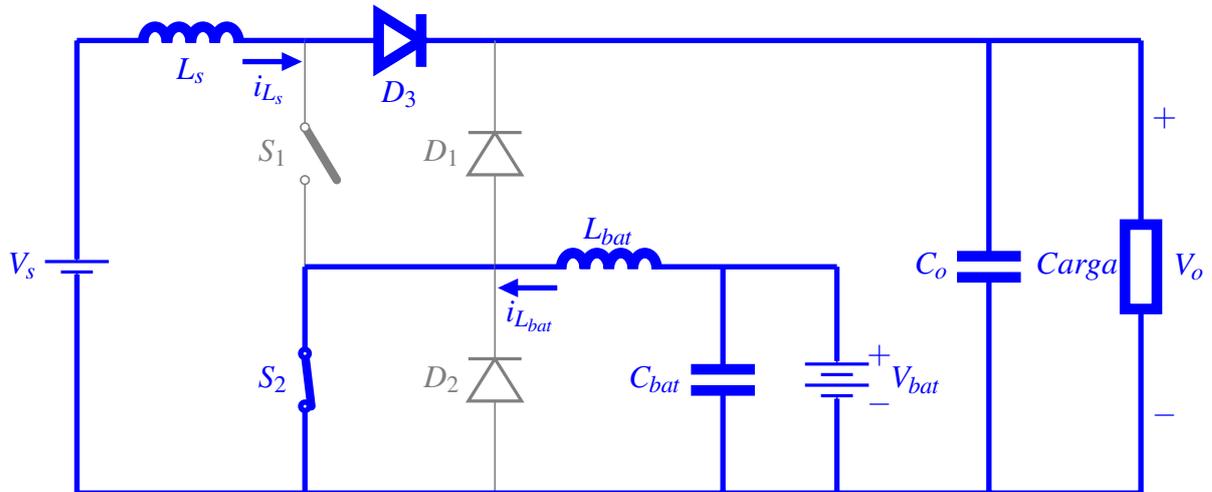


Fonte: Adaptada de Pacheco (2003).

- **Etapa 2:** ocorre no intervalo de tempo de t_1 a t_2 . A Figura 2.19 mostra seu circuito equivalente, onde a chave S_1 é aberta no tempo t_1 . O diodo D_3 é polarizado diretamente e conduz a corrente i_{L_s} , onde tanto a fonte quanto o indutor L_s fornecem energia para a carga. A chave S_2 conduz a corrente $i_{L_{bat}}$, onde as baterias fornecem energia para o indutor L_{bat} . Com isso, a tensão no indutor L_s passa a ser $V_{L_s} = V_s - V_o$ e no indutor L_{bat} a tensão continua sendo V_{bat} .
- **Etapa 3:** ocorre no intervalo de tempo de t_2 a T_s , onde a chave S_2 é aberta no intervalo t_2 , polarizando diretamente o diodo D_1 que passa a conduzir a corrente $i_{L_{bat}}$, conforme Figura 2.20. A carga recebe toda a energia dos indutores L_s e L_{bat} , da fonte e do banco de baterias.

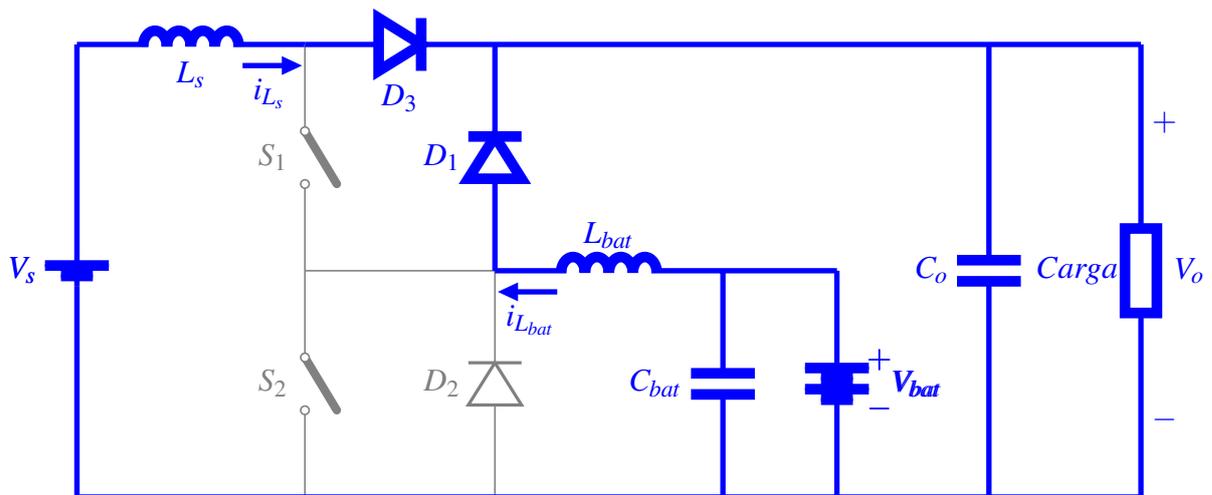
Considerando o mesmo período de tempo do Modo 1 (T_s), tem-se as razões cíclicas de acordo com as equações 2.2 e 2.3. Neste modo de operação, diferente dos modos anteriores, a razão cíclica D_i refere-se a chave S_1 e a D_{ii} refere-se a chave S_2 . As tensões médias V_o e V_{bat}

Figura 2.19 – Circuito equivalente da etapa 2 do Modo 3 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

Figura 2.20 – Circuito equivalente da etapa 3 do Modo 3 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

são obtidas das mesmas análises feitas para os modos 1 e 2. Sabe-se que a integral das tensões nos indutores L_s e L_{bat} em um período de chaveamento é zero, então tem-se:

$$\int_0^{T_s} V_{L_s}(t) dt = \int_0^{t_1} V_s dt + \int_{t_1}^{t_2} (V_s - V_o) dt + \int_{t_2}^{T_s} (V_s - V_o) dt = 0 \quad (2.14)$$

$$\int_0^{T_s} V_{L_{bat}}(t) dt = \int_0^{t_1} V_{bat} dt + \int_{t_1}^{t_2} V_{bat} dt + \int_{t_2}^{T_s} (V_{bat} - V_o) dt = 0 \quad (2.15)$$

Resolvendo a equação 2.14, tem-se:

$$V_o(T_s - t_1) = V_s T_s \quad (2.16)$$

Substituindo pela razão cíclica D_i (equação 2.2):

$$\frac{V_o}{V_s} = \frac{1}{1 - D_i} \quad (2.17)$$

E resolvendo a equação 2.15:

$$V_o(T_s - t_2) = V_{bat}T_s \quad (2.18)$$

Substituindo pela razão cíclica D_{ii} (equação 2.3):

$$\frac{V_o}{V_{bat}} = \frac{1}{1 - D_{ii}} \quad (2.19)$$

As equações 2.17 e 2.19 são equivalentes à equação do conversor *boost*, mostrando que o sistema opera como dois conversores *boost* elevando a tensão da fonte V_s e a tensão das baterias V_{bat} para a tensão de saída V_o , chaveando com uma razão cíclica D_i e D_{ii} , respectivamente. É possível observar que neste modo de operação o conversor atua com duas entrada (V_s e V_{bat}) e uma saída (V_o).

Considerando que o sistema não possui perdas, tem-se que a potência de saída é igual a soma das potências das duas entradas (fonte e baterias):

$$P_o = P_{bat} + P_s \quad (2.20)$$

Então,

$$V_o I_o = V_{bat} I_{L_{bat}} + V_s I_{L_s} \quad (2.21)$$

Substituindo as equações 2.19 e 2.17 em 2.21, tem-se:

$$I_o = (1 - D_{ii})I_{L_{bat}} + (1 - D_i)I_{L_s} \quad (2.22)$$

2.2.4 Operação do VR-BESS no Modo 4 - Suporte de Energia para Interrupção na Fonte

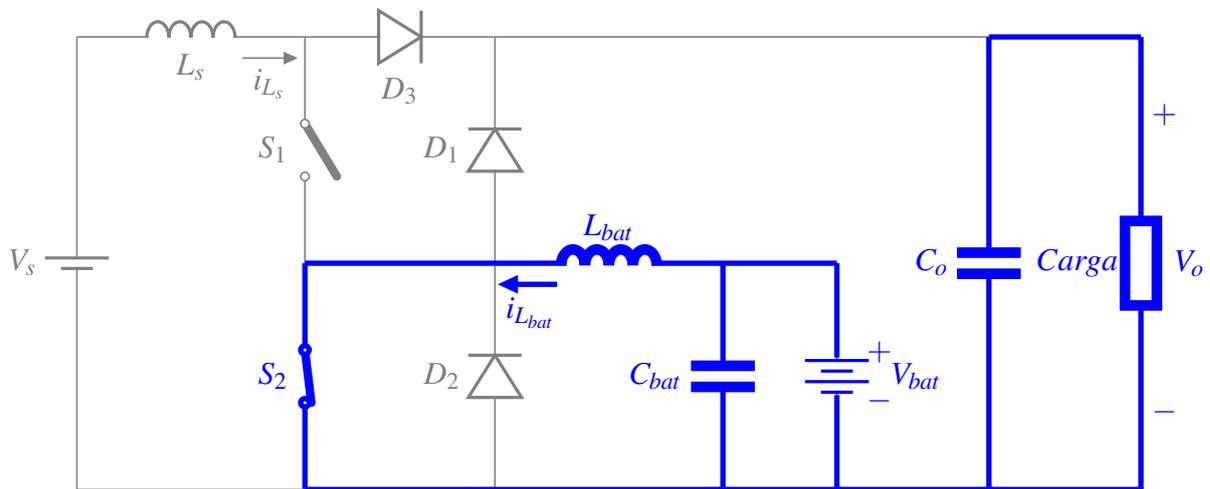
Neste modo de operação, a fonte V_s não fornece nenhuma energia para o sistema. Então, o banco de baterias é responsável por fornecer toda potência que a carga exige. Este é o modo de operação mais simples, visto que a chave S_1 não é manipulada e permanece aberta durante

toda a operação do conversor neste modo. Então, neste modo, somente a chave S_2 é manipulada, onde o VR-BESS opera como o conversor *boost*, elevando a tensão das baterias para a carga.

Para funcionamento deste modo são necessárias apenas duas etapas de operação que são descritas a seguir.

- **Etapa 1:** ocorre no intervalo de tempo de 0 a t_1 , onde a chave S_2 é fechada iniciando o período de chaveamento. Ao analisar a Figura 2.21, é possível ver que o diodo D_1 é polarizado reversamente, isolando a carga. A tensão no indutor L_{bat} é V_{bat} e a corrente que passa pela chave S_2 é $i_{L_{bat}}$ que cresce linearmente.

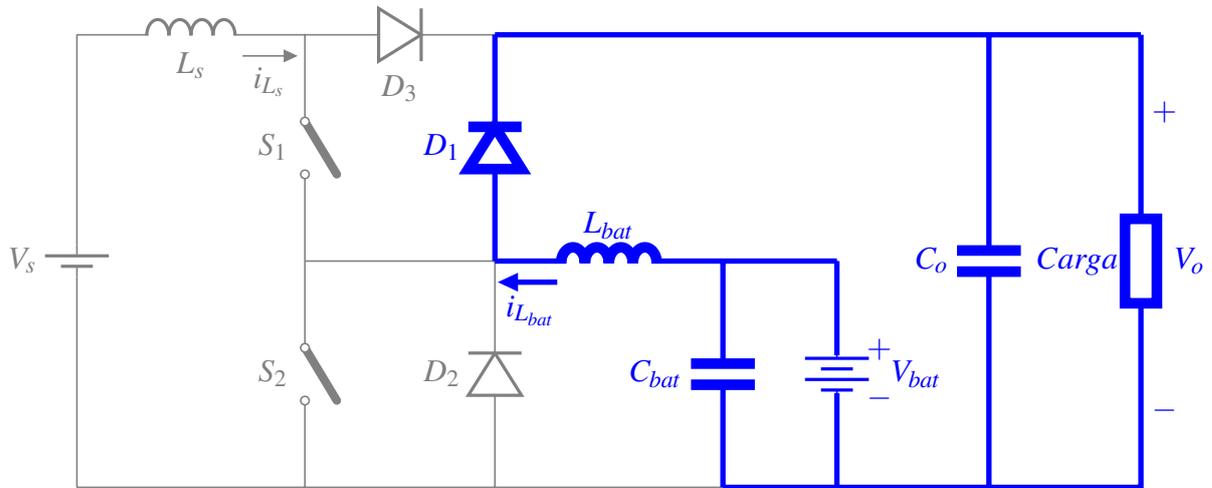
Figura 2.21 – Circuito equivalente da etapa 1 do Modo 4 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

- **Etapa 2:** ocorre no intervalo de tempo de t_1 a T_s . A Figura 2.19 mostra o circuito equivalente da etapa 2, onde a chave S_2 é aberta no tempo t_1 . O diodo D_1 é polarizado diretamente e conduz a corrente $i_{L_{bat}}$, onde a carga recebe energia das baterias e do indutor L_{bat} .

Figura 2.22 – Circuito equivalente da etapa 2 do Modo 4 do funcionamento do VR-BESS.



Fonte: Adaptada de Pacheco (2003).

Neste modo de operação a tensão V_s é zero. O período é o mesmo do Modo 1, T_s . A chave S_1 neste modo não é operada, logo a razão cíclica para esta chave é 0. Já a razão cíclica da chave S_2 pode ser dada pela equação 2.2. A tensão média da saída V_o é obtida através das análises feitas para os modos 1, 2 e 3. Sabe-se que a integral da tensão no indutor L_{bat} em um período de chaveamento é zero, então tem-se:

$$\int_0^{T_s} V_{L_{bat}}(t) dt = \int_0^{t_1} V_{bat} dt + \int_{t_1}^{T_s} (V_{bat} - V_o) dt = 0 \quad (2.23)$$

Resolvendo a equação 2.23:

$$V_o(T_s - t_1) = V_{bat} T_s \quad (2.24)$$

Substituindo pela equação 2.2 razão cíclica D_i :

$$\frac{V_o}{V_{bat}} = \frac{1}{1 - D_i} \quad (2.25)$$

A equação 2.25 também é equivalente à equação do conversor *boost*, mostrando que o sistema opera como um *boost* elevando a tensão do banco de baterias V_{bat} para a tensão de saída V_o , chaveando com uma razão cíclica D_i . É possível observar que neste modo de operação o conversor atua com apenas uma entrada (V_{bat}) e uma saída (V_o).

Considerando que o sistema não possui perdas, tem-se que a potência de saída é igual a potência da entrada:

$$P_o = P_{bat} \quad (2.26)$$

Então,

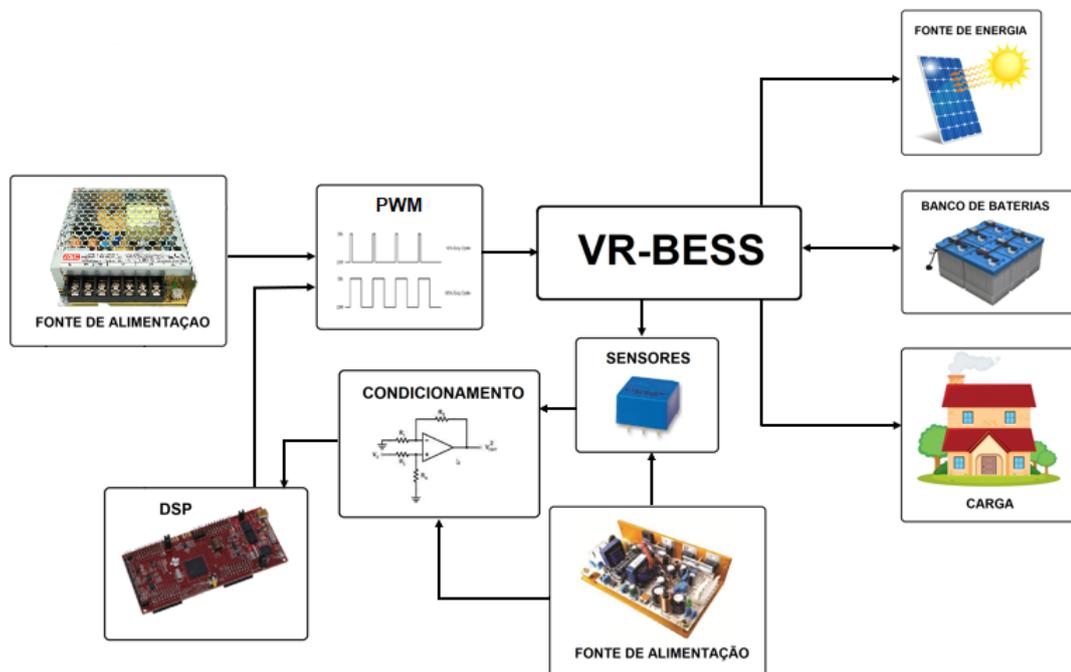
$$V_o I_o = V_{bat} I_{L_{bat}} \quad (2.27)$$

3 METODOLOGIA DE PROJETO DO PROTÓTIPO VR-BESS

Este capítulo apresenta a metodologia empregada para o projeto do conversor VR-BESS. Para isso, são detalhadas as etapas de projeto dos módulos de potência e controle, projeto e montagem da placa de circuito impresso, bem como a especificação das fontes de alimentação, incluindo um emulador fotovoltaico e um sistema de armazenamento com baterias.

A estrutura do conversor, que engloba os módulos de potência e controle, é ilustrada na Figura 3.1. O módulo de potência abrange os semicondutores e componentes passivos que constituem a topologia do conversor VR-BESS, conforme apresentado no Capítulo 2. O módulo de controle abrange os circuitos auxiliares necessários para: enviar os sinais PWM para os semicondutores; medir as tensões e correntes envolvidas no controle (sensores); realizar o condicionamento dos sinais; e utilizar um Processador Digital de Sinais (DSP - Digital Signal Processor).

Figura 3.1 – Diagrama com os dispositivos utilizados no sistema de geração de energia com conversor de três portas.



Fonte: Da Autora (2023).

Na etapa de projeto do módulo de potência, são estabelecidas as principais especificações do protótipo, incluindo os níveis de tensão, corrente e potência tanto do conversor quanto do sistema de armazenamento. O conversor é analisado, buscando-se obter expressões que re-

presentem os valores de tensão e corrente nos componentes do circuito de potência. Por fim, são realizados os cálculos necessários para a especificação dos componentes do módulo de potência.

No projeto do circuito de controle, são definidos e especificados os tipos de componentes eletrônicos a serem utilizados, tais como sensores, *drivers*, amplificadores operacionais, circuitos integrados complementares e o processador digital de sinais. Além disso, são estabelecidos os projetos dos circuitos nos quais esses componentes estão inseridos, bem como a especificação desses componentes, quando necessário.

Uma vez que todos os componentes do circuito de potência e controle são definidos, a próxima etapa consiste no projeto da placa de circuito impresso do conversor VR-BESS. Após o projeto da placa, os componentes eletrônicos necessários são adquiridos e, em seguida, é realizada a montagem inicial do protótipo.

Em seguida, são apresentadas as etapas de especificação, montagem da bancada experimental e configuração da fonte de alimentação principal. A alimentação do sistema é composta por: um emulador de sistema fotovoltaico, responsável por simular a geração de energia solar; pelo sistema de armazenamento de energia, que inclui o banco de baterias; e pelas fontes de alimentação dos sensores, condicionamento e outros circuitos de controle. Além disso, as cargas utilizadas no sistema também são configuradas.

Cada uma dessas etapas é detalhadamente descrita ao longo deste capítulo.

3.1 Projeto do Módulo de Potência

Nesta seção, são estabelecidos os principais parâmetros de operação do conversor VR-BESS. Isso inclui as tensões de entrada, saída e do banco de baterias; a potência máxima de saída; e a frequência de chaveamento. Além disso, são definidos alguns parâmetros relacionados ao sistema de armazenamento por baterias, como o consumo diário, a autonomia e eficiência. Utilizando essas informações, são calculadas as razões cíclicas de cada modo de operação, bem como as potências e correntes do sistema. Por fim, são dimensionados os indutores e capacitores do conversor, levando em consideração esses parâmetros estabelecidos.

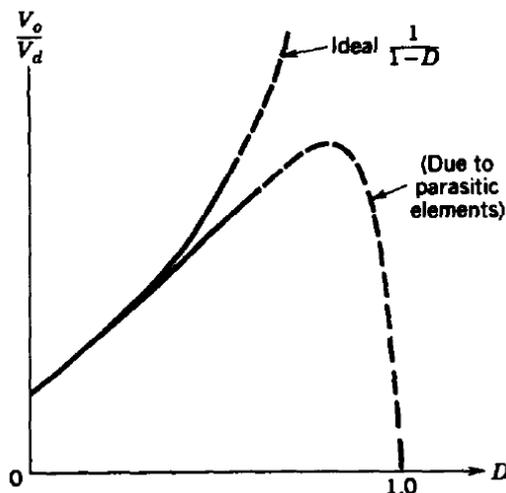
3.1.1 Definição dos Parâmetros de Operação

A primeira etapa do projeto do módulo de potência do conversor VR-BESS consiste na definição dos parâmetros de operação do protótipo. No presente trabalho, adota-se uma tensão de saída (V_o) de 400V em CC compatível com a tensão de um barramento CC necessária para

gerar 220V em CA por meio de um inversor que possivelmente poderá conectar a saída do conversor VR-BESS a uma rede CA. De acordo com Undeland, Robbins e Mohan (1995), a tensão de saída máxima alcançada por um inversor (V_{inv}) em função da tensão do barramento CC (V_o) é dada por $V_{inv} = \frac{V_o}{\sqrt{2}}$. Portanto, sem considerar possíveis perdas, com uma tensão de 400V no barramento CC, é possível gerar uma tensão de aproximadamente 283V em CA na saída do inversor e conseqüentemente conectá-lo com segurança a uma rede elétrica CA.

As tensões de entrada (V_s) e do banco de baterias (V_{bat}) são definidas de maneira a seguir a curva representada na Figura 3.2, a qual relaciona o *duty cycle* com as tensões de entrada e saída, considerando as perdas nos componentes do conversor *boost*. Essas perdas estão associadas às chaves, indutores, capacitores e diodos utilizados no conversor, conforme descrito por Undeland, Robbins e Mohan (1995). Na Figura 3.2, a tensão de saída é denominada V_o e a tensão de entrada é representada por V_d , sendo que a relação de ganho ideal é dada por $\frac{V_o}{V_d} = \frac{1}{1-D}$. No entanto, é importante ressaltar que na prática o conversor *boost* não apresenta ganho infinito à medida que o *duty cycle* (D) se aproxima de 1, devido às perdas existentes. Portanto, é possível observar que a curva real de ganho coincide com a curva ideal apenas para valores de D inferiores a aproximadamente 0,5.

Figura 3.2 – Curva do *duty cycle* devido as perdas associadas aos elementos do conversor *boost*.



Fonte: Undeland, Robbins e Mohan (1995).

A definição do níveis de tensão da fonte (V_s) e da bateria (V_{bat}) segue os seguintes critérios:

- (a) Garantir uma relação entre V_s e V_o que mantenha o valor de D abaixo de 0,5, possibilitando um comportamento próximo ao ideal conforme mostrado na Figura 3.2;

- (b) Garantir uma relação entre V_{bat} e V_o que mantenha o valor de D abaixo de 0,5;
- (c) Escolher um nível de tensão V_s compatível com sistemas de geração fotovoltaica;
- (d) Assegurar que V_{bat} seja menor que V_s , uma vez que, em um dos modos de operação, a fonte V_s carrega as baterias por meio de um conversor *buck*;
- (e) Minimizar a diferença de tensão entre V_{bat} e V_s para reduzir as correntes circulantes no indutor L_{bat} , bem como seu tamanho e custo;
- (f) Escolher uma tensão compatível com baterias de chumbo-ácido disponíveis no mercado.

Com base nesses critérios, a tensão escolhida para V_s é 300V, simulando um circuito composto por 7 placas fotovoltaicas conectadas em série, com uma tensão de potência máxima de aproximadamente 43V, o que resulta em um $D = 0,25$. A tensão selecionada para V_{bat} é 240V, obtida pela associação de 20 baterias de 12V em série. Com estes valores de tensão, o maior valor de *duty cycle* é de 0,4 para o conversor atuando como um conversor *boost*. Os valores de *duty cycle* para cada chave em cada modo de operação são calculados no próximo tópico.

Também, é estabelecida uma potência máxima de 1200W para a carga (P_o). O dimensionamento das baterias é realizado com o objetivo de atender às necessidades de um consumidor que possui um consumo diário de 650Wh/dia, com uma autonomia de 2 dias. Por fim, com base no trabalho de Wang et al. (2020), considerou-se a eficiência do sistema de 90%.

A Tabela 3.1 resume os principais parâmetros de operação do protótipo do VR-BESS projetado neste estudo.

Tabela 3.1 – Principais parâmetros de operação do protótipo VR-BESS

Parâmetros de Operação	Valores
Tensão de entrada (V_s)	300 V
Tensão da bateria (V_{bat})	240 V
Tensão de saída (V_o)	400 V
Potência máxima de saída (P_o)	1200 W
Consumo diário da saída (W_d)	650 Wh/dia
Frequência de chaveamento (f)	60 kHz
Autonomia (a)	2 dias
Eficiência (η)	90%

Fonte: Da Autora (2023).

Com os valores de operação do sistema definidos previamente, é possível calcular a razão cíclica utilizada em cada chave para cada modo de operação do VR-BESS. É importante

relembrar que o conversor opera em quatro modos distintos, os quais são determinados pelas razões cíclicas (D_i e D_{ii}) aplicadas às chaves S_1 e S_2 .

O modo de operação 1 ocorre quando a fonte de energia renovável entrega energia para a saída e carrega as baterias. Já o modo 2 ocorre quando as baterias estão carregadas e a fonte consegue suprir toda a demanda da carga. Nestes modos as razões cíclicas são calculadas partir das equações 2.8 e 2.10. Como resultado, a razão cíclica aplicada à chave S_2 e à chave S_1 são, respectivamente, dadas por:

$$D_i = 1 - \frac{V_s}{V_o} = 1 - \frac{300}{400} = 0,25 \quad (3.1)$$

$$D_{ii} = D_i + \frac{V_{bat}}{V_o} = 0,25 + \frac{240}{400} = 0,85 \quad (3.2)$$

No modo de operação 3, onde o conversor opera com as baterias e a fonte de energia renovável fornecendo potência para a carga, as razões cíclicas são obtidas a partir da equação 2.17 para a chave S_1 e da equação 2.19 para a chave S_2 , de forma que:

$$D_i = 1 - \frac{V_s}{V_o} = 1 - \frac{300}{400} = 0,25 \quad (3.3)$$

$$D_{ii} = 1 - \frac{V_{bat}}{V_o} = 1 - \frac{240}{400} = 0,40 \quad (3.4)$$

Por fim, a partir da equação 2.25 tem-se a razão cíclica do modo de operação 4 para a chave S_2 . Neste modo somente as baterias fornecem energia para a carga, sendo assim, a razão cíclica da chave S_1 é zero, visto que neste modo esta chave não é acionada. Então, a razão cíclica da chave S_2 é:

$$D_i = 1 - \frac{V_s}{V_o} = 1 - \frac{240}{400} = 0,40 \quad (3.5)$$

$$D_{ii} = 0 \quad (3.6)$$

3.1.2 Cálculo das Correntes e Potências do Conversor

Por meio dos parâmetros apresentados na Tabela 3.1, pode-se calcular as principais correntes e potências do conversor em questão. Esses cálculos preliminares são necessários para especificar os componentes passivos e semicondutores.

Para calcular a corrente nominal do sistema de armazenamento por baterias (I_{Nbat}), é necessário considerar algumas premissas. Uma delas é a autonomia de 2 dias e um consumo diário de 650 Wh/dia (W_d). Com base em um nível de tensão de 240V (V_{bat}), a capacidade do banco de baterias pode ser determinada conforme referência bibliográfica (PACHECO, 2003):

$$I_{Nbat} = 1,66 \left(\frac{W_d}{V_{bat}} \right) a \quad (3.7)$$

onde, 1,66 é o fator de correção da bateria onde são considerados alguns fatores como profundidade de descarga, envelhecimento e temperatura (PACHECO, 2003).

Resolvendo a equação 3.7, tem-se:

$$I_{Nbat} = 8,99Ah \quad (3.8)$$

Na sequência, define-se a potência de descarga do sistema de armazenamento por baterias (P_{Dbat}), que nos modos de operação 3 e 4 fornece energia para a carga. A potência de descarga da bateria (P_{Dbat}) é dada por:

$$P_{Dbat} = \frac{P_o}{\eta} \quad (3.9)$$

onde, P_o é a potência máxima de saída e η a eficiência. A partir dos dados de projeto, a potência P_{Dbat} é dada por:

$$P_{Dbat} = \frac{1200}{0,9} = 1333,33W \quad (3.10)$$

Com base nos parâmetros de potência de descarregamento da bateria (P_{Dbat}) e sua tensão nominal (V_{bat}), pode-se calcular a corrente de descarregamento da bateria (I_{Dbat}) utilizando a relação entre potência e corrente elétrica:

$$I_{Dbat} = \frac{P_{Dbat}}{V_{bat}} \quad (3.11)$$

Ao substituir os valores de projeto, obtém-se:

$$I_{Dbat} = \frac{1333,33}{240} = 5,56A \quad (3.12)$$

Considerando que o sistema de armazenamento de energia é composto por baterias de chumbo-ácido, é recomendável manter a corrente de carregamento (I_{Cbat}) em 10% da capacidade nominal da bateria (WEG, 2021). Portanto:

$$I_{Cbat} = 0,1 * I_{Nbat} = 0,1 * 8,99 = 0,899A \quad (3.13)$$

Nesse contexto, é possível calcular a potência de carregamento das baterias (P_{Cbat}) utilizando o valor calculado da corrente de carregamento (I_{Cbat}) e a tensão nominal (V_{bat}):

$$P_{Cbat} = V_{bat} * I_{Cbat} = 240 * 0,899 = 215,76W \quad (3.14)$$

Desse modo, determina-se a potência de carregamento das baterias para o sistema em análise.

No modo de operação 1, a fonte de energia renovável desempenha um papel crucial, fornecendo energia tanto para a carga quanto para o carregamento das baterias. Com base nos valores máximos de potência de saída para a carga (P_o) e para o carregamento da bateria (P_{Cbat}), é possível calcular a potência de entrada mínima (P_s) necessária para atender ao sistema. Nesse cálculo, também é levado em consideração a eficiência do sistema (η).

Utilizando a seguinte equação:

$$P_s = \frac{P_o + P_{Cbat}}{\eta} \quad (3.15)$$

Considerando os valores fornecidos e a eficiência, tem-se:

$$P_s = \frac{1200 + 215,76}{0,9} = 1573,07W \quad (3.16)$$

Com os valores de potência e tensão de entrada e saída conhecidos, pode-se calcular as correntes de entrada (I_s) e saída (I_o) do sistema:

$$I_s = \frac{P_s}{V_s} = \frac{1573,07}{300} = 5,24A \quad (3.17)$$

$$I_o = \frac{P_o}{V_o} = \frac{1200}{400} = 3,00A \quad (3.18)$$

3.1.3 Especificação dos Semicondutores

Com os valores de correntes do sistema, é possível definir os diodos e chaves que serão utilizados no protótipo. De acordo com Pacheco (2003), a maior corrente que circula na chave S_1 ocorre no modo de operação 1. As correntes média e eficaz na chave S_1 , neste modo de operação, são dadas nas equações 3.19 e 3.20.

$$I_{S_1} = I_{L_s} D_i + I_{L_{bat}} \Delta D = 5,24 * 0,25 + 0,89 * 0,6 = 1,84A \quad (3.19)$$

$$I_{S_{1ef}} = \sqrt{I_{L_s}^2 D_i + I_{L_{bat}}^2 \Delta D} = \sqrt{5,24^2 * 0,25 + 0,89^2 * 0,6} = 2,71A \quad (3.20)$$

No modo 4, quando as baterias entregam toda a potência para a carga, tem-se a maior corrente circulando pela chave S_2 . As correntes média e eficaz na chave S_2 , neste modo de operação, são dadas pelas Equações 3.21 e 3.22 (PACHECO, 2003).

$$I_{S_2} = I_{L_{bat}} D_i = 5,56 * 0,4 = 2,22A \quad (3.21)$$

$$I_{S_{2ef}} = I_{L_{bat}} \sqrt{D_i} = 5,56 \sqrt{0,4} = 3,52A \quad (3.22)$$

A maior tensão nas chaves, é a tensão de saída V_o que é igual a 400V. Os componentes são escolhidos de forma a suportar uma corrente e tensão maior que as especificadas no sistema devido as oscilações existentes na inicialização do circuito sem controle em malha fechada, garantindo que o componente não será danificado. Para as chaves, é escolhido utilizar o MOSFET STP11NM60. Este componente também opera até 600V e possui encapsulamento TO-220. A corrente de operação é de até 11A, possui excelente características de avalanche devido seu alto dv/dt , baixa capacitância de entrada e baixa resistência de entrada no *gate* (STMicroelectronics, 2018).

A maior corrente que circula do diodo D_1 é quando o conversor está operando no modo 4. De acordo com Pacheco (2003), o valor da corrente média e eficaz no diodo D_1 é dado pelas equações 3.23 e 3.24.

$$I_{D_1} = I_{L_{bat}}(1 - D_i) = 5,56 * (1 - 0,4) = 3,34A \quad (3.23)$$

$$I_{D_{1ef}} = I_{L_{bat}} \sqrt{1 - D_i} = 5,56 \sqrt{1 - 0,4} = 4,31A \quad (3.24)$$

Para o diodo D_2 , a maior corrente que circula nele ocorre no modo de operação 1. O valor da corrente média e eficaz no diodo D_2 é dado pelas equações 3.25 e 3.26 (PACHECO, 2003).

$$I_{D_2} = I_{L_{bat}}(1 - D_{ii}) = 0,89 * (1 - 0,85) = 0,13A \quad (3.25)$$

$$I_{D_{2ef}} = I_{L_{bat}} \sqrt{1 - D_{ii}} = 0,89 \sqrt{1 - 0,85} = 0,34A \quad (3.26)$$

A maior corrente que circula no diodo D_3 é a corrente I_o que é igual a 3A (PACHECO, 2003). A corrente do diodo D_4 é a mesma no indutor L_s . A maior corrente de L_s ocorre no modo 1, sendo I_{L_s} igual a 5,24A.

Sendo a tensão de saída (V_o) a maior tensão nos diodos, é escolhido utilizar o MUR1560. Esse diodo tem as seguintes características: é ultra rápido, trabalha com tensão até 600V e correntes até 15A, possui encapsulamento TO-220 e é resistente a corrosão (Semiconductor Components Industries, 2012).

3.1.4 Especificação dos Indutores

Para o cálculo dos indutores L_s e L_{bat} , primeiramente, é necessário calcular a corrente média que circula em cada um. A corrente que circula no indutor L_s é a corrente de entrada. Então,

$$I_{L_s} = I_s = 5,24A \quad (3.27)$$

Já a corrente que circula no indutor L_{bat} é a corrente das baterias. Como visto no capítulo 2, a corrente no indutor L_{bat} circula em dois sentidos distintos de acordo com a função das baterias. Se ela está sendo carregada, a corrente que circula é I_{Cbat} . Caso contrário, se ela está sendo descarregada, a corrente é I_{Dbat} . Para o cálculo do indutor L_{bat} é considerado a maior corrente que circula nele. Sendo assim, é considerado a corrente de descarga:

$$I_{L_{bat}} = I_{D_{bat}} = 5,56A \quad (3.28)$$

Os indutores são calculados de forma que o sistema opere em modo de condução contínua. Para isso, as ondulações de corrente devem ser consideradas para as condições mais desfavoráveis (PACHECO, 2003). Este caso ocorre quando tem-se a menor corrente circulando nos indutores. Levando em consideração a variação de pico a pico de sua corrente e as correntes nos indutores, é considerado as seguintes ondulações:

$$\Delta I_{L_s} = 1,1A \quad (3.29)$$

$$\Delta I_{L_{bat}} = 1,4A \quad (3.30)$$

Os indutores L_s e L_{bat} recebem energia da fonte em um dado momento e entregam a energia para a carga e para as baterias em outro momento, quando o conversor VR-BESS opera similar ao conversor *boost*. Segundo Hart (2016), esses indutores podem ser calculados conforme equações 3.31 e 3.32 abaixo:

$$L_s = \frac{V_s D_i}{\Delta I_{L_s} f} = \frac{0,25 * 300}{1,1 * 60 * 10^3} = 1,136mH \quad (3.31)$$

$$L_{bat} = \frac{V_{bat} D_{ii}}{\Delta I_{L_{bat}} f} = \frac{0,4 * 240}{1,4 * 60 * 10^3} = 1,143mH \quad (3.32)$$

Onde, na equação 3.32, as baterias operam como fonte, ou seja, V_{bat} é a tensão de entrada que fornece energia para a carga.

O indutor L_{bat} também recebe energia da fonte quando as baterias são carregadas, operando similar ao conversor *buck*. Dessa forma, segundo Hart (2016), o indutor L_{bat} pode ser calculado conforme a equação 3.33 abaixo:

$$L_{bat} = \frac{V_{bat}(1 - \Delta D)}{\Delta i_{L} f} = \frac{240(1 - 0,6)}{1,4 * 60 * 10^3} = 1,143mH \quad (3.33)$$

Neste caso, na equação 3.33, V_{bat} é a tensão de saída que está sendo alimentada pela tensão da fonte de energia renovável V_s (tensão de entrada), ou seja, as baterias estão sendo carregadas.

Os valores encontrados de L_s e L_{bat} são os menores valores de indutância a serem utilizados para garantir a variação de corrente ΔI_{L_s} e $\Delta I_{L_{bat}}$ (PACHECO, 2003). Portanto, são escolhidos para este trabalho os indutores de 1,2mH de 8A tanto para L_s quanto L_{bat} .

3.1.5 Especificação dos Capacitores

Nesta seção são dimensionados os valores dos capacitores C_o e C_{bat} . O capacitor C_o está conectado em paralelo com a carga (saída), onde a tensão é elevada. Com isso, seu cálculo é baseado utilizando a equação do capacitor do conversor *boost*. Já C_{bat} está conectado em paralelo com a carga atuando como um componente do conversor VR-BESS funcionando como conversor *buck* quando as baterias são carregadas. Sendo assim, segundo Hart (2016), em um conversor *boost* o capacitor pode ser calculado pela equação 3.34 e em um conversor *buck* pela equação 3.35.

$$C_{boost} = \frac{ID_i}{\Delta V_C f} \quad (3.34)$$

$$C_{buck} = \frac{V(1 - \Delta D)}{8L\Delta V_C f^2} \quad (3.35)$$

Como pode ser observado nas equações 3.34 e 3.35, o dimensionamento dos capacitores é em função das ondulações de tensão ΔV_{C_o} e $\Delta V_{C_{bat}}$. Estas são as ondulações máximas permitida para atender a carga (PACHECO, 2003). Considerado uma ondulação de 1% da tensão dos mesmos, tem-se:

$$\Delta V_{C_o} = 4V \quad (3.36)$$

$$\Delta V_{C_{bat}} = 2,4V \quad (3.37)$$

Com isso, o valor do capacitor C_o é dado de acordo com a equação 3.34:

$$C_o = \frac{I_o D_i}{\Delta V_{C_o} f} = \frac{3,00 * 0,25}{4 * 60 * 10^3} = 3,125 \mu F \quad (3.38)$$

Já para C_{bat} é utilizada a equação 3.35. Então:

$$C_{bat} = \frac{V_{bat}(1 - \Delta D)}{8L_{bat}\Delta V_{C_{bat}}f^2} = \frac{240(1 - 0,6)}{8 * 1,2 * 10^{-3} * 2,4(60 * 10^3)^2} = 1,157 \mu F \quad (3.39)$$

Com os valores de ondulação da tensão no capacitor e a variação de corrente nos indutores é possível calcular as resistências séries dos capacitores. Com isso, tem-se:

$$RSE_{C_o} = \frac{\Delta V_{C_o}}{\Delta I_{L_s}} = \frac{4}{1,1} = 3,636\Omega \quad (3.40)$$

$$RSE_{C_{bat}} = \frac{\Delta V_{C_{bat}}}{\Delta I_{L_{bat}}} = \frac{2,4}{1,4} = 1,714\Omega \quad (3.41)$$

Para garantir a variação de tensão ΔV_{L_s} e $\Delta V_{L_{bat}}$, utiliza-se os valores das resistências séries para definir a capacitância dos capacitores utilizados no projeto. Além disso, esses valores não devem ser menores que os calculados de C_o e C_{bat} . Para a escolha dos capacitores é importante considerar, também, a tensão de operação. Neste caso, 400V para C_o e 240V para C_{bat} . A fim de que os componentes não se danifiquem em caso de sobretensão, escolhe-se valores de tensão maiores que os valores de operação. Sendo assim, segundo os dados técnicos da fabricante (TDK, 2019), dentre os capacitores que atendem os requisitos citados acima, define-se dois capacitores de $100\mu\text{F}$ e 400V em série para C_o , resultando em uma tensão de 800V e capacitância total de $50\mu\text{F}$; e um capacitor de $100\mu\text{F}$ e 400V para C_{bat} .

3.2 Projeto do Módulo de Controle

O módulo de controle é complementar ao circuito de potência e fundamental para a operação do conversor VR-BESS. Neste módulo estão incluídos os circuitos de medição de tensão e corrente e seus respectivos circuitos de condicionamento de sinais. Este circuito de condicionamento de sinais utiliza amplificadores operacionais para ajustar os níveis de tensão de saída dos sensores, aumentar a impedância de saída e permitir a leitura destas variáveis pelo conversor A/D do Processador Digital de Sinais (DSP).

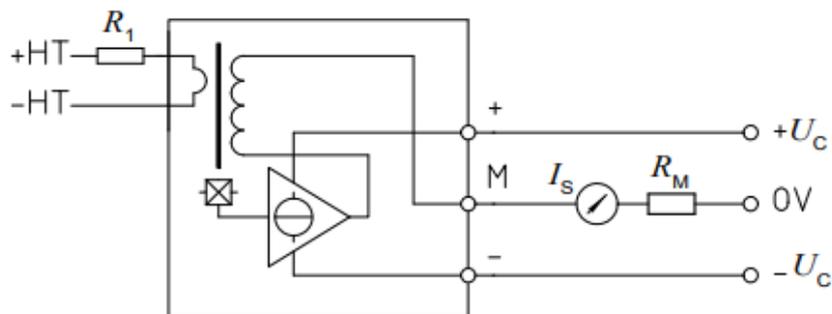
O DSP também é responsável por gerar os sinais de PWM que acionam os MOSFETs do circuito de potência. Esses sinais passam primeiro por um optoacoplador, a fim de isolar o DSP, diminuindo os ruídos e protegendo o mesmo em caso de curto-circuito. Depois, é utilizado um *buffer* para elevar o nível de tensão do sinal DSP e por último um circuito integrado, aqui chamado de *Driver*, visando adequar os níveis de tensão e corrente dos sinais PWM para o MOSFET. Cada um destes circuitos serão descritos em detalhes a seguir.

3.2.1 Medição das Tensões

As tensões monitoradas no projeto do conversor VR-BESS são a tensão da bateria (V_{bat}) e a tensão na carga (V_o). Para realizar essas medições, optou-se por utilizar sensores de tensão da fabricante LEM. O modelo escolhido é o LV-25-P, capaz de medir tanto tensões alternadas como contínuas de até 500 V. De acordo com o fabricante, este sensor oferece excelente precisão, ótima linearidade, baixo tempo de resposta e alta imunidade a interferências externas. Além disso, ele proporciona isolamento galvânico entre o circuito primário e secundário (LEM TRANSDUCERS, 2021).

Outra característica do LV25-P é que a medição de tensão é realizada através de uma corrente proporcional à tensão medida. Para isso, é necessário um resistor externo ligado em série com o circuito primário (R_1). No secundário, também é necessário um resistor (R_M), uma vez que sua saída é dada em corrente (LEM TRANSDUCERS, 2021). O esquema de ligação e pinagem do sensor LV25-P podem ser observados na Figura 3.3 a). A representação fotográfica do sensor de tensão é mostrada na Figura 3.3 b).

Figura 3.3 – Sensor de tensão LV25-P.



(a) Diagrama do sensor de tensão.



(b) Sensor de tensão LV25-P.

Fonte: LEM Transducers (2021)

O valor da corrente no primário do sensor varia até 10mA; e no secundário, varia até 25mA. O valor do resistor R_M na saída do secundário pode variar de 100Ω até 350Ω , quando este é alimentado com uma tensão de $\pm 15V$ (LEM TRANSDUCERS, 2021).

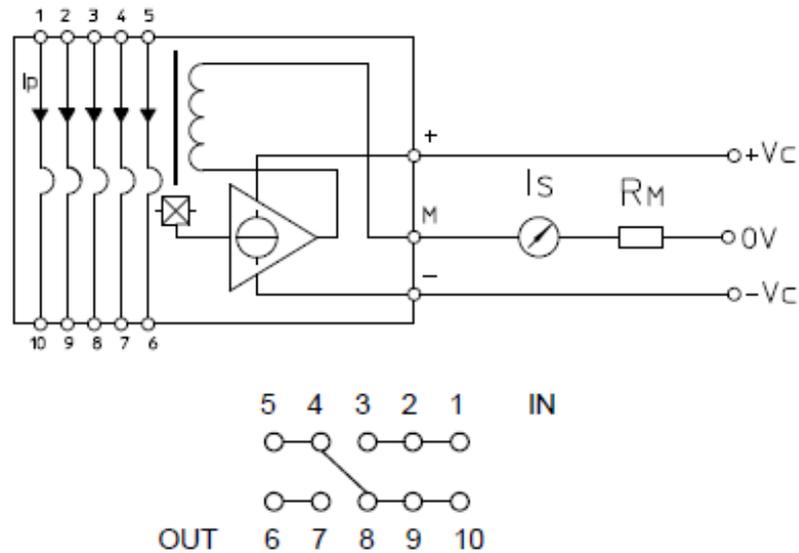
Como a tensão nominal de V_{bat} é de 240V e de V_o é 400 V, são calculadas diferentes resistências na entrada primária do sensor. Considerando 10mA como a corrente máxima no primário, para V_{bat} são utilizados quatro resistores em série de $8,2k\Omega$, totalizando uma resistência de $32,8k\Omega$, ou seja, a tensão máxima de medição é 328V. Já para V_o , são utilizados três resistores de $8,2k\Omega$ e um $22k\Omega$, todos ligados em série, totalizando uma resistência de $46,6k\Omega$. Isso significa que a tensão máxima de medição é 466V. Os valores de resistências são calculados para uma tensão maior do que a tensão nominal projetada para evitar que os sensores e o condicionamento operem na região de saturação durante transitórios.

3.2.2 Medição das Correntes

As correntes dos sistemas a serem medidas são: a corrente do indutor da fonte (I_{L_s}); a corrente do indutor da bateria ($I_{L_{bat}}$); e a corrente na carga (I_o). Para tanto, é utilizado o sensor de corrente LA 25-NP desenvolvido pela fabricante LEM, onde a medição é feita por meio do efeito Hall. Este sensor possui isolamento galvânica entre o circuito primário e secundário. Segundo a fabricante, o LA 25-NP apresenta excelente acurácia, linearidade, alta imunidade a ruídos externos, entre outras (LEM TRANSDUCERS, 2011).

O LA 25-NP mede correntes CC ou CA no primário de até 25A e pode ser configurado para trabalhar nas escalas de 5, 6, 8, 12 ou 25A. A Figura 3.4 a) mostra o diagrama do sensor LA25-NP e o esquema de ligação para operar em até 12A e a Figura 3.4 b) apresenta o sensor LA25-NP. A corrente nominal do secundário é de 25mA, e deve ser convertida em tensão por meio de uma resistência (R_M). De acordo com o *datasheet* do componente (LEM TRANSDUCERS, 2011), para tensão de alimentação de $\pm 15V$, à uma temperatura de $85^\circ C$, a resistência de saída deve estar na faixa $100 \leq R_M \leq 315\Omega$.

Figura 3.4 – Sensor de corrente LA25-NP.



(a) Diagrama do sensor de corrente.



(b) Sensor de corrente LA25-NP.

Fonte: LEM Transducers (2011)

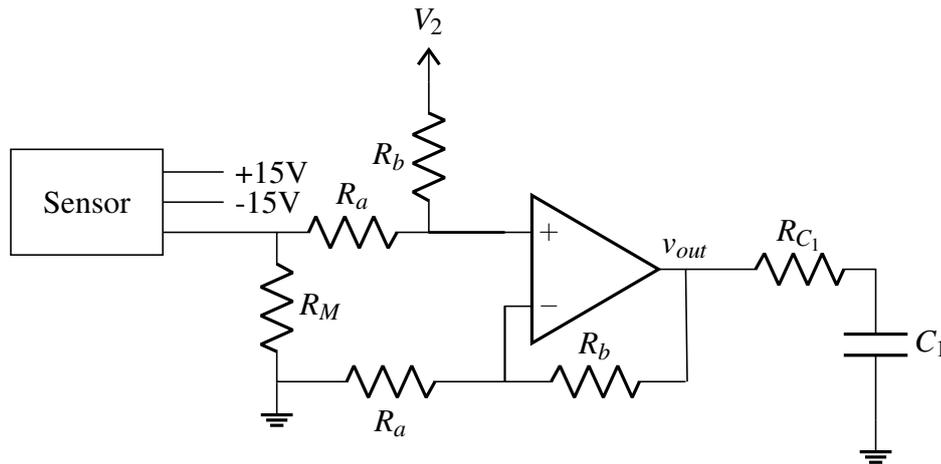
3.2.3 Condicionamento dos Sinais de Tensão e Corrente

Os sinais provenientes dos sensores de tensão e corrente necessitam de pré-processamento antes de serem encaminhados ao DSP. Neste contexto, o DSP desempenha duas funções, não apenas controlando as chaves por meio dos sinais PWM, mas também fornecendo os valores de tensão e corrente lidos pelos sensores. Para atender às exigências operacionais do DSP, que opera com sinais entre 0 e 3V, é empregado um circuito de condicionamento. Este circuito é fundamental para condicionar os sinais medidos nos sensores antes de enviá-los para o DSP.

Além disso, esse circuito protege o DSP em caso de alguma sobretensão ou sobrecorrente nos sinais.

A Figura 3.5 representa o circuito de condicionamento utilizado neste trabalho. Trata-se de um amplificador na configuração diferencial ou subtratora, com um circuito em cascata que adiciona um nível CC.

Figura 3.5 – Condicionador do sinal dos sensores de tensão e corrente.



Fonte: Adaptada de Texas Instrument (2019).

O resistor R_M no circuito da Figura 3.5 representa o resistor utilizado no secundário dos sensores. A entrada V_2 representa o *offset* de tensão do circuito de condicionamento. Para as tensões V_{bat} e V_o , assim como para as correntes I_s e I_o que circulam apenas em um sentido, o valor de V_2 é igual a zero. Já para $I_{L_{bat}}$, que pode circular em dois sentidos diferentes, dependendo do modo de operação, o valor de V_2 é de 1,65 V, ou seja, metade do valor da tensão máxima no DSP. É considerado o sentido positivo da corrente $I_{L_{bat}}$ quando as baterias estiverem recebendo corrente e negativo quando as mesmas estiverem sendo descarregadas. Então, a medição das correntes positivas é feita de 1,65V até 3,3V e para as correntes negativas de 1,65 V até 0 V.

A equação do circuito de condicionamento da Figura 3.5 é dada por:

$$V_{out} = \left(\frac{R_b}{R_a} \right) V_{in} + V_2 \quad (3.42)$$

Na saída do amplificador operacional é adicionado um filtro RC passa baixa para limitar sinais indesejados. A frequência de corte (f_c) desse circuito é dado pela equação 3.43 (BOYLESTAD; NASCIMENTO, 2004):

$$f_c = \frac{1}{2\pi RC} \quad (3.43)$$

De forma a evitar frequências indesejadas, a frequência de corte do filtro passa baixa é definida uma década abaixo da frequência mais altas do sistema (VALKENBURG, 1982). Para esse filtro definiu-se uma frequência de corte próximo de 10kHz. Para isso foi utilizado um resistor (R_{C_1}) de 68Ω e um capacitor (C_1) de $0,22\mu\text{F}$. Substituindo os valores de R_{C_1} e C_1 , tem-se:

$$f_c = 10,65\text{kHZ} \quad (3.44)$$

O amplificador operacional utilizado no condicionamento do sinal foi o OPA2350 de 8 pinos da Texas Instruments (2000) que possui 2 amplificadores operacionais em cada CI. Este possui baixo ruído ($5\text{ nV}/\sqrt{\text{Hz}}$), alta velocidade de operação, baixo *offset*, baixa distorção harmônica total (THD - 0.0006%) e é adequado para uma ampla gama de aplicações de uso geral, principalmente para aplicações de ganho unitário. Possui tensão de alimentação de no mínimo 2,7V até no máximo 5,5V, corrente máxima de entrada de 10mA e faixa de temperatura de -40°C até 85°C (Texas Instruments, 2000).

Os valores dos resistores do condicionamento variam de acordo com a necessidade. Para as tensões, o ajuste do range de tensão a ser medida é realizado com o resistor inserido no primário do sensor. No secundário do sensor, atendendo os valores do *datasheet*, é definido o valor de R_M igual a 100Ω . Para R_a e R_b , visando atender o critério que $V_{out} < 3,3\text{V}$, define-se o valor de R_b igual $10\text{k}\Omega$. O valor de V_{in} é dado pela corrente na saída do sensor multiplicado pela resistência (R_M). Então, para o condicionamento dos sensores de tensão, considerando que o valor máximo da corrente na saída é 25mA, tem-se V_{in} igual a 2,5V. Como resultado da equação 3.42, tem-se R_a igual a $7,58\text{k}\Omega$.

São utilizados resistores comerciais de 1/4W e precisão de 1%. O valor de R_b escolhido é um valor comercial de resistor. Porém, para R_a , o valor calculado não é um valor comercial. Então, é utilizado o valor mais próximo disponível no mercado, que é de $7,68\text{k}\Omega$.

Substituindo os valores de R_a e R_b na equação 3.42, tem-se V_{out} igual à 3,25V. Como o valor é menor que 3,3V, o resistor escolhido pode ser utilizado, visto que está dentro da faixa de operação do DSP, que é de 0V até 3,3V.

Os sensores de correntes utilizados estão configurados para medirem até 12A, ou seja, quando a corrente medida for 12A, a saída do sensor será de 25 mA.

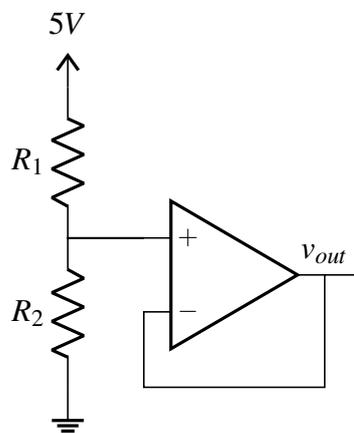
Para o condicionamento dos sinais de I_s e I_o , o valor de V_2 é zero. Foi considerado R_b igual a $10\text{k}\Omega$. Para R_M é considerado um valor de 100Ω . Logo, V_{in} , que é o valor de R_M

multiplicado pela corrente no secundário do sensor, é igual a 2,5V para um valor máximo de 12A no primário do sensor de corrente. Substituindo esses valores na equação 3.42, tem-se R_a igual a 7,58k Ω . De acordo com a disponibilidade de resistores no mercado, é utilizado o valor de 7,68k Ω , resultando em um valor de V_{out} de 3,25V. O valor de V_{out} é adequado, visto que é menor que 3,3V.

Por fim, para o condicionamento do sinal de corrente $I_{L_{bat}}$, o valor de V_2 é 1,65V. Também, é considerado R_b igual a 10k Ω e R_M igual a 100 Ω . Então, V_{in} é igual a 2,5V para um valor máximo de 12A no primário do sensor de corrente. Substituindo esses valores na equação 3.42, tem-se R_a igual a 15,15k Ω . De acordo com a disponibilidade de resistores, é utilizado o valor de 15,4k Ω , resultando em um valor de V_{out} de 3,27V. Este valor é adequado, visto que é menor que 3,3V.

O sinal de 1,65V é adicionado, pois são realizadas leituras de correntes positivas e negativas. Ou seja, a corrente da bateria, por exemplo, pode mudar de sentido e, conseqüentemente, mudar de sinal. A implementação desta tensão é realizada pelo circuito da Figura 3.6, composto por um divisor de tensão e um amplificador operacional.

Figura 3.6 – Buffer com divisor de tensão.



Fonte: Adaptada de Texas Instrument (2019).

O divisor de tensão possui uma entrada de 5V e é calculado de forma a obter 1,65V de saída (V_{out}). A equação do divisor de tensão é dada por:

$$V_{out} = 5 \frac{R_2}{R_1 + R_2} \quad (3.45)$$

Substituindo o valor de tensão de saída desejado (1,65V) na equação 3.45, tem-se a seguinte relação de resistores:

$$R_1 = 2,03R_2 \quad (3.46)$$

Utilizando valores comerciais de resistores, é adotado $R_1 = 10k\Omega$ e $R_2 = 5,1k\Omega$. Os resistores utilizados são de 1/4W e precisão de 1%. Substituindo esses valores na equação 3.45, tem-se:

$$V_{out} = 1,69V \quad (3.47)$$

O amplificador operacional é um *buffer*, ou seja, não tem ganho, é utilizado somente como uma proteção.

3.2.4 Acionamento dos MOSFETs - Optoacoplador, *Buffer* e *Driver*

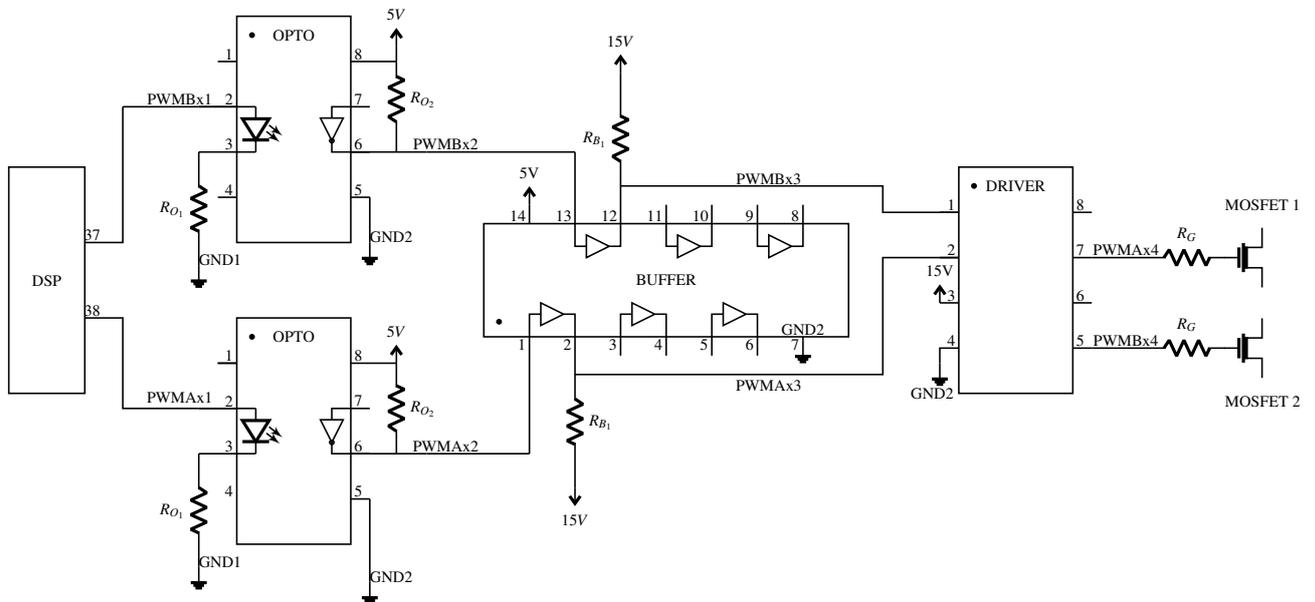
Para o acionamento dos MOSFETs é necessário um *driver* que é responsável por fazer a interface entre o circuito de controle e potência, fornecendo potência para as chaves. Os sinais PWM para acionar os dois MOSFETs são gerados pelo DSP, um componente que será abordado com mais detalhes na próxima seção. Para o projeto de acionamento dos MOSFETs, apresentados neste trabalho, os sinais PWM não seguem diretamente do DSP para o *driver*; existem dois circuitos intermediários: um optoacoplador e um *buffer*.

A função do optoacoplador é isolar completamente a parte dos sinais da parte de potência, por meio da utilização de fontes de alimentação com terras diferentes. Isso evita ruídos e protege o DSP no caso de curto-circuito ou distúrbios nos circuito de potência. Após o optoacoplador, os sinais são direcionados para o *buffer* a fim de aumentar a tensão do sinal para 15V. A amplitude do sinal na saída do DSP é de 3,3V. Na saída do optoacoplador, essa amplitude passa para 5V e já atende o mínimo requerido pelo *driver*, que é de 3,6V. Porém, nos testes realizados, observou-se que com a amplitude de 15V na entrada do *driver*, tem-se um atraso menor no seu sinal de saída em relação ao seu sinal de entrada, e também, houve uma melhora nos ruídos do sistema. Somente após essa elevação da tensão, os sinais PWM são encaminhados para o *driver* e, em seguida, para o terminal *gate* dos MOSFETs, passando por um resistor R_G que é utilizado para limitar a corrente que vem do *driver*.

A Figura 3.7 ilustra o diagrama que descreve o processamento dos sinais PWM, desde sua geração no DSP até alcançar o *gate* do MOSFET. O sinal PWMx1 é gerado pelo DSP e, em seguida, direcionado para o optoacoplador. O sinal PWMx2, proveniente do optoacoplador,

é então encaminhado para a *buffer*. O sinal PWMx3, agora do *buffer*, entra no *driver*, e finalmente, o PWMx4 é emitido pelo *driver* até o MOSFET. Este fluxo sequencial ilustra o caminho dos sinais PWM, destacando cada estágio do processamento.

Figura 3.7 – Diagrama do esquema dos sinais PWM.



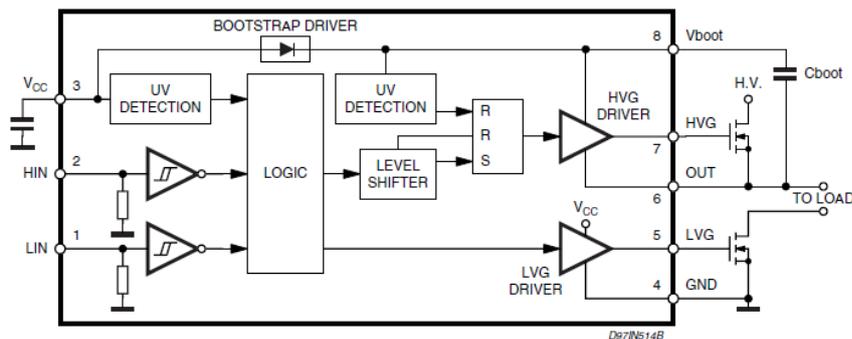
Fonte: Da Autora (2023).

O optoacoplador utilizado neste trabalho é o 6N137. Este é um componente de canal único, sendo necessário o uso de dois CIs para a aquisição dos dois sinais PWM, um para cada sinal. O destaque desse componente é sua capacidade de operar em alta velocidade, permitindo trabalhar com a frequência de 60kHz sem perda de desempenho (Vishay Semiconductors, 2023). O 6N137 possui oito pinos, sendo que os pinos 1, 4 e 7 não são utilizados no circuito. A saída do optoacoplador fornece um sinal invertido em relação ao sinal de entrada. Para evitar a necessidade de inverter o sinal novamente, o DSP é configurado para gerar o sinal PWM invertido. Isso resulta em um sinal desejado na saída do optoacoplador.

Para elevar a tensão do sinal PWM que sai do optoacoplador para 15V, é utilizado o CI SN7417 da Texas Instruments (1983). Este circuito funciona como um *buffer*, ou seja, a tensão de saída é igual a tensão de entrada. Para elevar a tensão para 15V é aplicado uma tensão de 15V em um resistor (R_{B1}) conectado na saída do circuito, conforme mostrado na Figura 3.7. Este CI possui 14 pinos, sendo 2 para alimentação (V_{cc} e GND) e 6 pinos de entradas e 6 de saídas. Neste trabalho, são utilizados os *buffers* 1 e 6, sendo a entrada do *buffer* 1 no pino 1 e a saída no pino 2. Para o *buffer* 6, a entrada é no pino 13 e a saída no pino 12.

Os sinais PWM nas saídas do *buffer* são sinais com amplitude de 15V que são conectados nas entradas do *driver*. Neste trabalho, é utilizado o circuito integrado L6385E da STMicroelectronics (2007) como *driver* para fornecer a potência necessária para os MOSFETs, onde seu diagrama pode ser observado na Figura 3.8.

Figura 3.8 – Diagrama do *driver* L6385E.



Fonte: STMicroelectronics (2007).

Este CI possibilita acionar até 2 MOSFETs, sendo um deles conectado na saída de alta tensão HVG (pino 7) e o outro na saída de baixa tensão LVG (pino 5). A saída HVG está relacionada com a entrada HIN (pino 2) e a saída LVG está relacionada com a entrada LIN (pino 1). Os sinais de entrada do *driver* (HIN e LIN) são os sinais PWM que vem da saída do *buffer*. Para acionar o MOSFET conectado no pino HVG é necessário um capacitor de *bootstrap* (C_{boot}) que junto com o diodo de *bootstrap* fornecem a energia necessária para a parte de alta tensão (STMICROELECTRONICS, 2007). Apesar deste CI possuir um diodo interno de *bootstrap*, responsável por alimentar a seção de alta tensão, é utilizado um diodo ultra rápido externo para garantir que o capacitor C_{boot} seja carregado (STMICROELECTRONICS, 2019).

O valor do capacitor de *bootstrap*, segundo *datasheet* do componente, deve ser consideravelmente maior que a capacitância do capacitor equivalente no *gate* do MOSFET. O valor da capacitância equivalente é dada pela equação 3.48 (STMICROELECTRONICS, 2007).

$$C_{eq} = \frac{Q_{gate}}{V_{gate}} \quad (3.48)$$

Os MOSFETs utilizados neste trabalho são da STMicroelectronics, modelo STP11NM60. Segundo seu *datasheet*, a carga total de *gate* (Q_{gate}) é de 30nC (STMicroelectronics, 2018). A tensão (V_{gate}) utilizada é de 15V. Substituindo esses valores na equação 3.48, tem-se $C_{eq}=2nF$. Conforme sugerido pelo fabricante, é escolhido um valor de C_{boot} significativamente maior que o valor calculado de C_{eq} . Então, para este trabalho, é escolhido o valor de $C_{boot}=220nF$, visto ser

um valor consideravelmente maior que o valor do capacitor equivalente no *gate* do MOSFET e ser um valor comercial disponível no mercado.

Também, é adicionado um capacitor entre os terminais de alimentação V_{cc} e GND , nps pinos 3 e 4, respectivamente, para filtrar os ruídos e oscilações provenientes da fonte de alimentação.

3.2.5 DSP - *Digital Signal Processor*

O DSP é um processador digital de sinais programável e amplamente utilizado em aplicações de eletrônica de potência. Para este projeto, é utilizado o kit de desenvolvimento LAUNCHXL-F28379D da Texas Instruments, que possui uma arquitetura *dual-core* baseada no processador TMS320F28379D. Esse kit oferece todas as ferramentas de *hardware* e *software* necessárias para o desenvolvimento de diferentes aplicações e inclui uma porta USB para alimentação e programação do dispositivo. O DSP opera com uma tensão de 3,3V e possui uma capacidade de processamento de sinal de 200MHz. A programação e configuração do DSP são realizadas por meio do software Code Composer Studio IDE (Texas Instruments, 2023).

No contexto deste projeto, o DSP desempenha um papel fundamental no controle do conversor VR-BESS. Ele é responsável por gerar os sinais PWM necessários para controlar os MOSFETs que atuam como chaves S_1 e S_2 no circuito de potência. Além disso, o DSP recebe os sinais de tensão V_s , V_{bat} e V_o , assim como as correntes I_s , $I_{L_{bat}}$ e I_o provenientes do circuito de condicionamento.

3.3 Especificação das Fontes de Alimentação

Neste projeto é definido que a entrada V_s do conversor VR-BESS é uma fonte de energia fotovoltaica. Para os testes a serem realizados em bancada, é necessário a utilização de uma fonte de emulação fotovoltaica que é especificada nesta seção. Da mesma forma, é especificado o banco de baterias que é conectado na porta bidirecional do conversor que, dependendo do modo de operação do sistema, pode receber ou fornecer energia para o mesmo. Além dessas duas fontes de energia, também, é utilizado duas fontes de baixa potência, uma para alimentar os sensores e amplificadores operacionais utilizados no condicionamento e outra para alimentar os CI's utilizados no restante do projeto de controle.

3.3.1 Fonte de Emulação Fotovoltaica

A fonte de emulação fotovoltaica é uma fonte CC de tensão variável com emulador fotovoltaico utilizada para simular painéis fotovoltaicos. Esta é a fonte de energia da entrada do VR-BESS, chamada aqui de V_s , que é responsável por alimentar as cargas na saída do circuito e carregar as baterias. A fonte utilizada é da Supplier e é desenvolvida exclusivamente para esse trabalho de forma a atender os níveis de tensão e potência desejados. Abaixo é descrito suas principais características:

- (a) Tensão de alimentação de fase: 127/220V \pm 10 %;
- (b) Tensão de saída ajustável: 0-300V;
- (c) Corrente de saída ajustável: 0-6,4A;
- (d) Potência máxima: 1750W;
- (e) Isolada com Transformador de Alta Frequência;
- (f) Proteção contra sobrecarga e curto circuito;
- (g) Interface com display LCD;
- (h) Comunicação serial RS-232;
- (i) Rampas programáveis de subida e descida;
- (j) Potenciômetros para ajuste de corrente e tensão;
- (k) Software de Gerenciamento Remoto.

3.3.2 Banco de Baterias

O banco de baterias é usado para armazenar energia a ser utilizada quando a fonte renovável não consegue suprir a demanda da carga. Estes são conectados na porta bidirecional do conversor.

No capítulo 3.1.1 é especificada uma tensão de 240V (V_{bat}) para o banco de baterias com corrente nominal de 8,99A. Para atender essa especificação é necessário um arranjo de baterias. Visando atender os valores projetados e de acordo com custo benefício e disponibilidade de mercado, opta-se por utilizar baterias de 12V e 9Ah de Chumbo-Ácido AGM-VRLA . Com

isso, é projetado um banco de baterias compostos por vinte baterias em série, resultando em 240V. As baterias utilizadas são da SecPower do tipo Chumbo-Ácida AGM-VRLA, com as seguintes características (SEC POWER, 2023):

- (a) Tensão Nominal de 12V;
- (b) Capacidade Nominal 9Ah;
- (c) Tensão de flutuação de 13,50V~13,80V;
- (d) Tensão Cíclico de 14,40V~14,90V;
- (e) Corrente inicial máxima de 1,80A;
- (f) Vida Útil Projetada de 3 a 5 anos;

3.3.3 Fontes de Alimentação do Circuito de Controle

No projeto são utilizadas duas fontes de tensão contínua para alimentar alguns componentes do circuito de controle. Uma delas é utilizada para alimentar os sensores LA-25NP e LV-25P com +15V e -15V e os amplificadores operacionais com 5V; e a outra para alimentar os CI's L6385E, 6N137 e SN7417. Para alimentação dos sensores e condicionamento, é utilizada a fonte chaveada de tensão de três saídas ST 15-11 da MCE Microtécnica Sistemas de Energia (2023). As principais configurações da fonte de alimentação com três saídas são:

- (a) Tensões e correntes de saída:
 - Saída 1: +5V e 3A;
 - Saída 2: +15V e 0,5A;
 - Saída 3: -15V e 0,5A.
- (b) Potência de 15W;
- (c) Tensão de entrada de 84V a 264V;
- (d) Frequência de chaveamento de 100kHz.

Para a alimentação do optoacoplador, *buffer* e *driver* é utilizada a fonte da Mean Well (2012) com as seguintes características:

(a) Tensões e correntes de saída:

- Saída 1: +5V e 4A;
- Saída 2: +15V e 1,5A;
- Saída 3: -15V e 0,5A.

(b) Potência de 50W;

(c) Tensão de entrada de 85V a 264V;

3.4 Desenvolvimento da Placa de Circuito Impresso

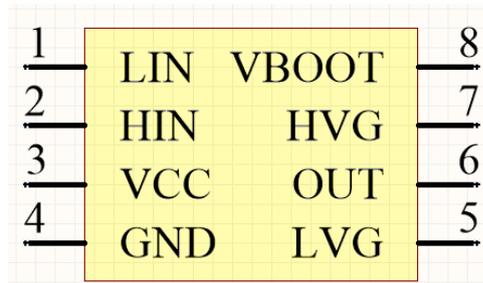
Nesta seção é descrito o desenvolvimento da placa de circuito impresso (PCB) do circuito de potência e do circuito de controle. É utilizado um *software* para confeccionar a PCB do módulo de potência (conversor VR-BESS) juntamente com o módulo de controle (*driver* e condicionamento). Nele é possível criar sua própria biblioteca ou importar bibliotecas existentes. Ele permite adicionar o modelo 3D do componente, além de disponibilizar algumas ferramentas de simulação. É um *software* com várias ferramentas que facilitam o desenvolvimento da PCB, como por exemplo, criação de regras, roteamento automático das trilhas, etc.

Para confeccionar a PCB é necessário criar um esquemático do circuito. Para isso, cria-se duas bibliotecas com todos os componentes a serem utilizados no projeto. Uma é a responsável por criar o componente que será utilizado no esquemático do circuito, gerando um arquivo .SchLib. A outra é a parte do componente chamado de *footprint*, que é utilizada na PCB do circuito com as medidas e distâncias corretas dos furos (arquivo .PcbLib). Para confeccionar a PCB, cada componente utilizado no esquemático deve possuir seu *footprint*, ou seja, cada componente criado no arquivo .SchLib deve ter um componente no arquivo .PcbLib associado a ele.

Primeiro, cria-se o componente no arquivo .SchLib, designando um nome a ele. Em seguida, adiciona-se todos os pinos do componente, onde cada um deve ter seu respectivo valor (chamado de *Designator*). Geralmente, utiliza-se números em ordem crescente, começando em 1, de acordo com o *datasheet* do componente. Cada pino também deve ter um nome que é inserido no campo *Display Name*. Depois, é criado um símbolo para este componente onde seus pinos são conectados. A Figura 3.9 mostra, como exemplo, o componente CI L6385E que é criado no arquivo .SchLib. É possível observar que este componente possui 8 pinos,

com *Designator* variando de 1 a 8 e nomes diferentes. Os valores escolhidos são os mesmos utilizados no *datasheet* do componente.

Figura 3.9 – Esquemático do componente L6385E.



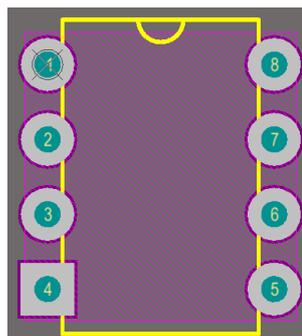
Fonte: Da Autora (2023).

Com o componente criado no arquivo *.SchLib*, é criado seu *footprint* na biblioteca *.PcbLib*. Esse *footprint* desempenha um papel imprescindível na fabricação da PCB, pois nele são especificados todos os furos necessários, com as dimensões e espessuras adequadas para a soldagem do componente na placa.

Primeiramente, é atribuído um nome ao componente. Em seguida, para cada pino dele, é criado um furo com o mesmo valor de *Designator* definido no arquivo *.SchLib*. A espessura do furo e a espessura do cobre ao seu redor são então definidas. Por fim, cada furo é posicionado conforme as especificações do *datasheet* do componente.

Neste arquivo, pode ser adicionado um modelo 3D do componente. São aceitos arquivos 3D no formato *.STEP* ou *.stp*. Também, podem ser adicionados símbolos ou escritas para serem impressos na placa. A Figura 3.10 apresenta o *footprint* do CI L6385E, onde pode se observar os 8 pinos do componentes posicionados conforme *datasheet*. O símbolo em amarelo é adicionado para ser impresso na placa e a parte em roxo hachurada representa em 2D o modelo 3D desse componente.

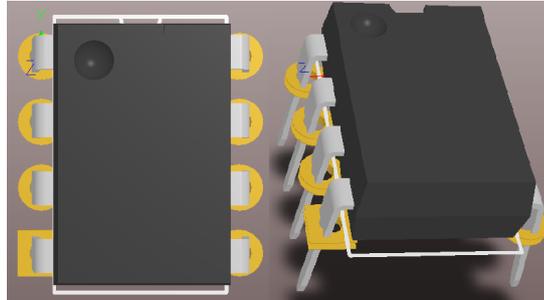
Figura 3.10 – *Footprint* do componente L6385E.



Fonte: Da Autora (2023).

O modelo 3D pode ser visualizado na Figura 3.11, onde é possível observar que possui as mesmas dimensões do componente. Além disso, pode-se visualizar os furos e o símbolo inseridos.

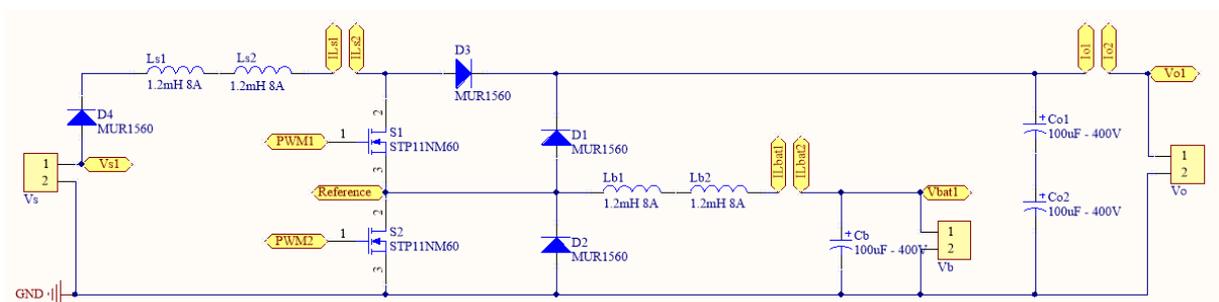
Figura 3.11 – 3D do componente L6385E.



Fonte: Da Autora (2023).

Com as bibliotecas de todos os componentes criadas, é feito o esquemático dos circuitos de potência e controle. A Figura 3.12 apresenta o esquemático do conversor VR-BESS (circuito de potência). As entradas e saídas do circuitos são conectadas em bornes de 2 vias. São colocados *labels* que representam as conexões com os outros circuitos, como os sensores e o *driver*. Além disso, é adicionado um diodo D_4 para garantir que não tenha nenhum retorno de corrente para a fonte V_s e são inseridos dois indutores L_s e dois indutores L_{bat} em série. Este arranjo é feito para possibilitar a realização de testes com diferentes valores de L_s e L_{bat} .

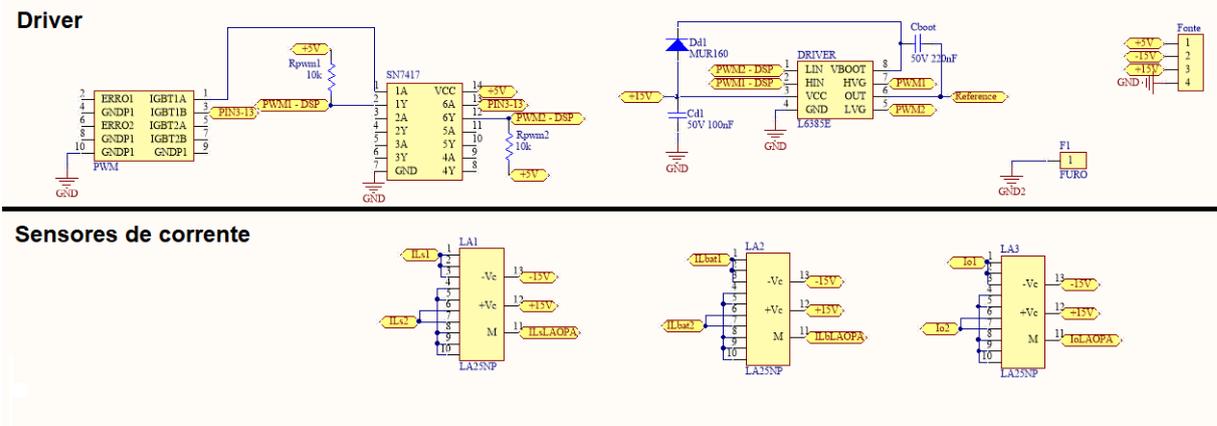
Figura 3.12 – Esquemático do projeto de potência.



Fonte: Da Autora (2023).

A Figura 3.13 apresenta o esquemático do *driver*, *buffer* e dos sensores de corrente. Nele, tem-se um conector do tipo KK de 4 vias onde é conectado uma fonte de tensão contínua para alimentar os sensores utilizados no projeto.

Figura 3.13 – Esquemático do circuito do *driver* e sensores do projeto de controle.

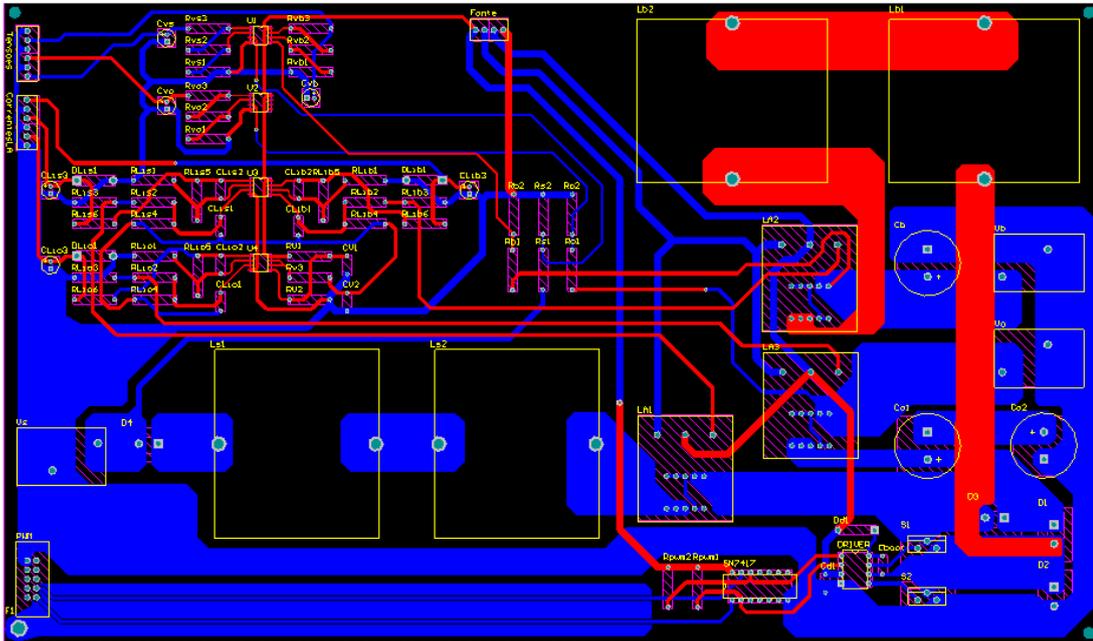


Fonte: Da Autora (2023).

Com o esquemático finalizado, o arquivo da PCB é criado, e os componentes são posicionados de forma a evitar interferências e facilitar o roteamento das trilhas. Antes de começar a roteá-las, são estabelecidas regras para evitar trilhas sem conexões, trilhas muito próximas umas das outras, ou próximas de furos, pinos sem conexão, e para garantir que nenhuma marcação da placa esteja muito próxima ou sobrepondo outra. Em seguida, as trilhas são roteadas.

Conforme mostrado na Figura 3.14, que representa a PCB em 2D, o *top layer* e *bottom layer* são utilizados para rotear as trilhas do circuito. Além disso, a função *Polygon* é empregada para aumentar a área das trilhas do circuito de potência. Finalmente, a função *rule check* é utilizada para verificar se todas as regras estabelecidas no início do projeto estão sendo obedecidas.

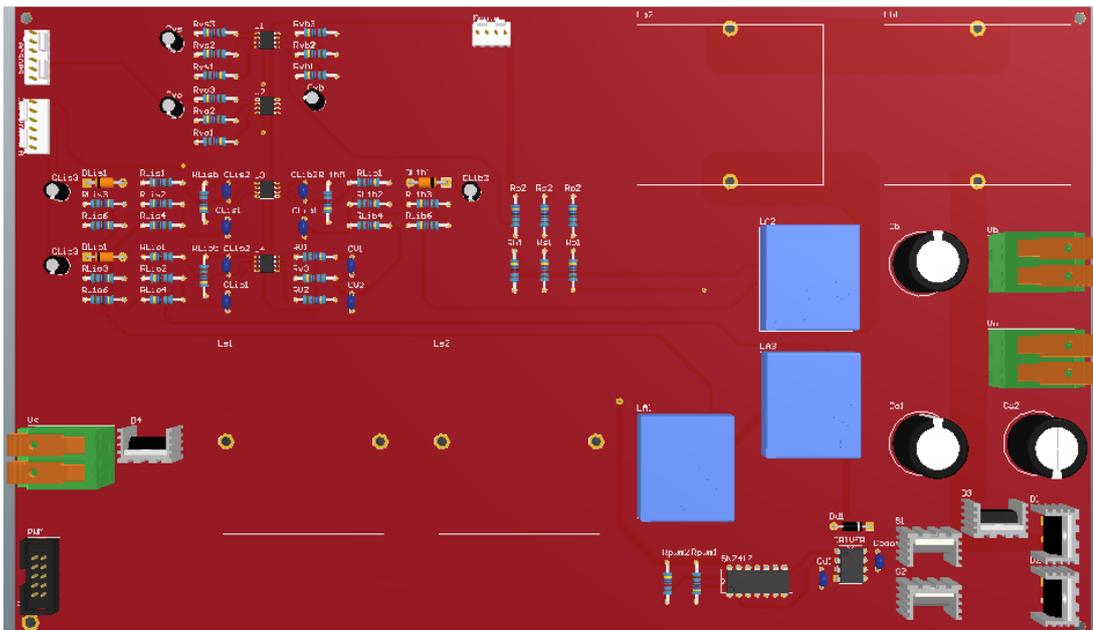
Figura 3.14 – Projeto da PCB em 2D.



Fonte: Da Autora (2023).

A Figura 3.15 mostra uma projeção da placa em 3D com os componentes soldados, com exceção dos indutores que não possuem modelos 3D disponíveis nas dimensões desejadas.

Figura 3.15 – Projeto da PCB em 3D.



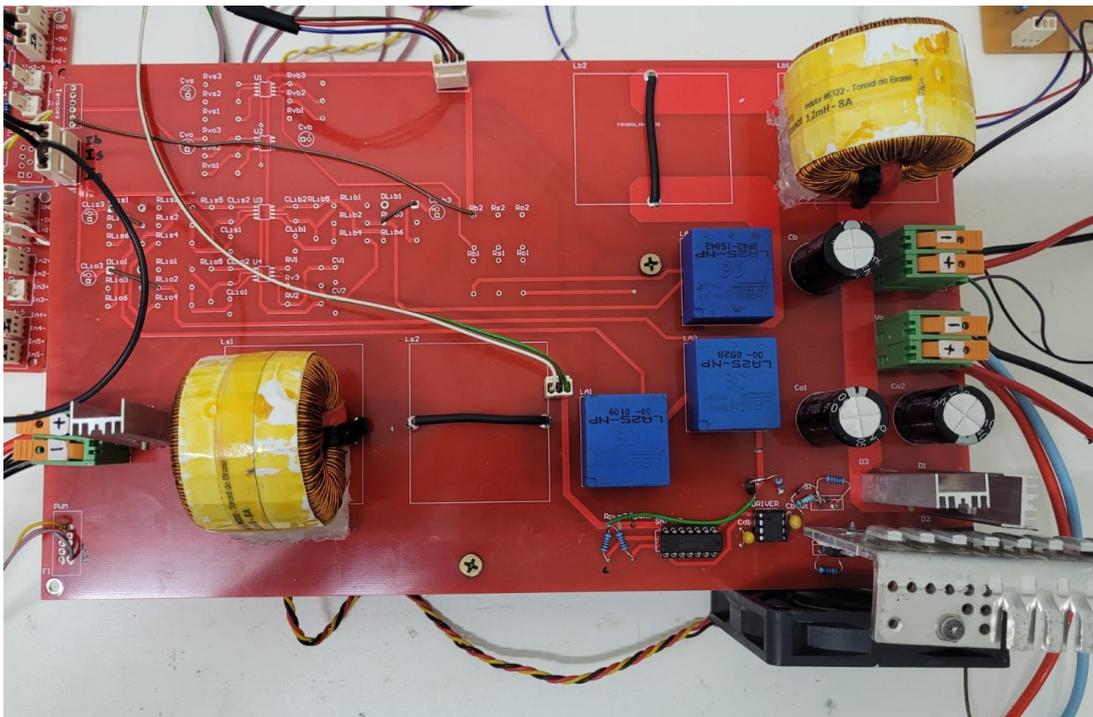
Fonte: Da Autora (2023).

3.5 Montagem da Placa de Circuito Impresso

Com o projeto da placa de PCB finalizado e confeccionado, os componentes são soldados. Além disso, são montado os cabos para serem utilizados com os conectores soldados na placa.

A Figura 3.16 mostra a PCB confeccionada com os componentes soldados. São inseridos dois indutores em série para L_s e L_{bat} , caso seja necessário utilizar outros valores para esses componentes. Inicialmente, é utilizado somente um indutor para L_s e um para L_{bat} . Dessa forma, é preciso fechar o circuito do conversor soldando um cabo nos terminais de cada indutor que não é utilizado. São adicionados resistores em paralelo com um diodo de sinal nos terminais de *gate* dos MOSFETs e resistores entre os terminais de *gate* e *source*.

Figura 3.16 – Placa final do conversor VE-BESS.

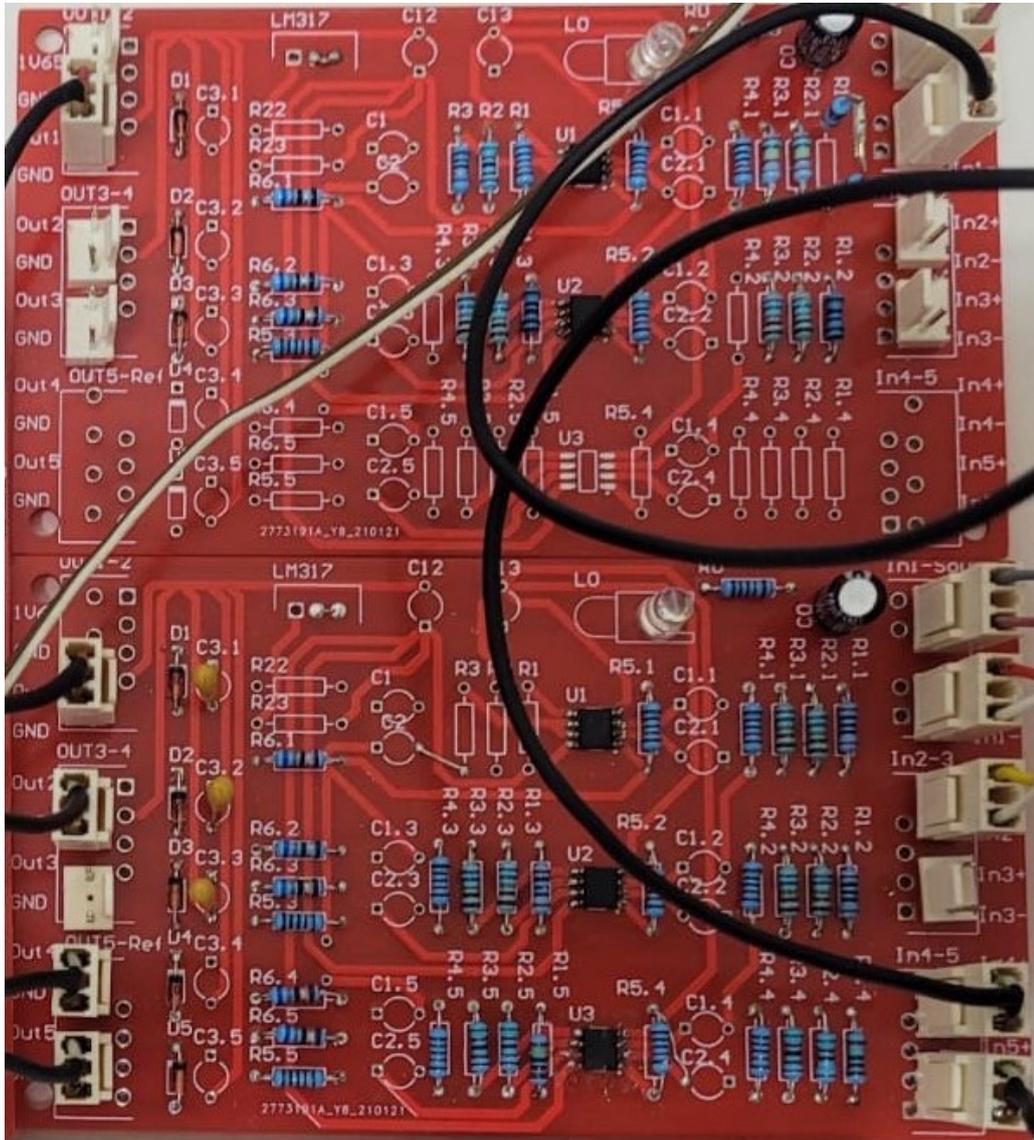


Fonte: Da Autora (2023).

A Figura 3.17 apresenta as placas de condicionamento dos sinais de tensão e corrente, que foram soldadas fora da placa de potência com o objetivo de reduzir os ruídos dos sinais adquiridos pelos sensores. A primeira placa é exclusiva para o condicionamento do sinal de $I_{L_{bat}}$, visto que este necessita do sinal de 1,65V. O restantes dos sinais são condicionados usando a segunda placa, onde $V_2=0V$. Conforme pode ser observado, na primeira placa é utilizado somente uma entrada e uma saída. Já na segunda placa, são utilizados quatro entradas e quatro

saídas. Sendo a entrada 1 o sinal da tensão nas baterias (V_{bat}), a entrada 2 o sinal de tensão na saída para as cargas (V_o). A entrada 3 não é utilizada. A entrada 4 é utilizada para o sinal da corrente no indutor L_s (I_{L_s}) e a entrada 5 para o sinal de corrente na carga (I_o).

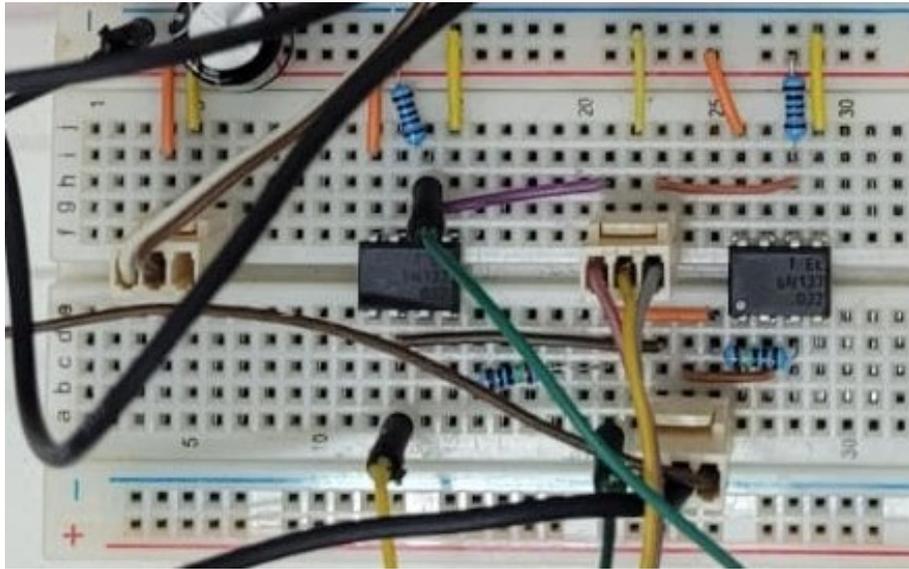
Figura 3.17 – Placa dos circuitos de condicionamento dos sinais de tensão e corrente.



Fonte: Da Autora (2023).

O circuito da Figura 3.18 apresenta os optoacopladores utilizados para isolar o DSP do circuito de potência, reduzindo os ruídos e protegendo o DSP em caso de curto-circuito. Estes são montados no *proto-board* utilizando um CI para cada sinal PWM.

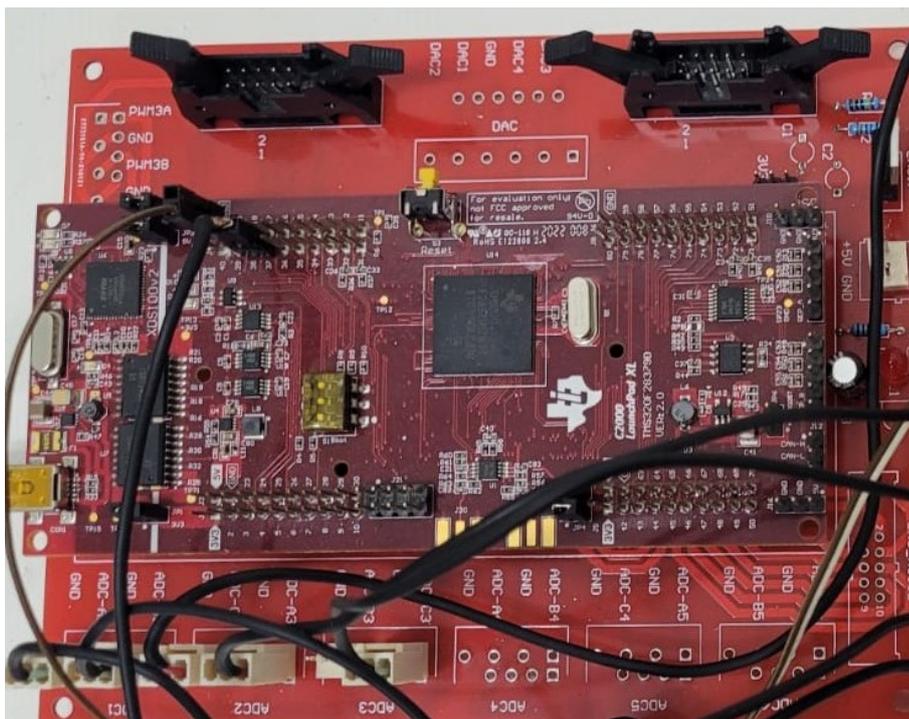
Figura 3.18 – Circuito dos optoacopladores montados em *proto-board*.



Fonte: Da Autora (2023).

A Figura 3.19 apresenta o DSP conectado em uma PCB com conectores para facilitar o acesso a suas saídas e entradas. Para os sinais de PWM são utilizados as saídas dos pinos 38 (PWM da chave S_1) e 37 (PWM da chave S_2) do DSP. Para os sinais de entradas das medições de tensões e correntes são usados os pinos 24 (ADC-C3), 26 (ADC-A3), 27 (ADC-C2), 28 (ADC-B2) e 29 (ADC-A2) para V_o , V_{bat} , $I_{L_{bat}}$, I_o e I_{L_s} , respectivamente.

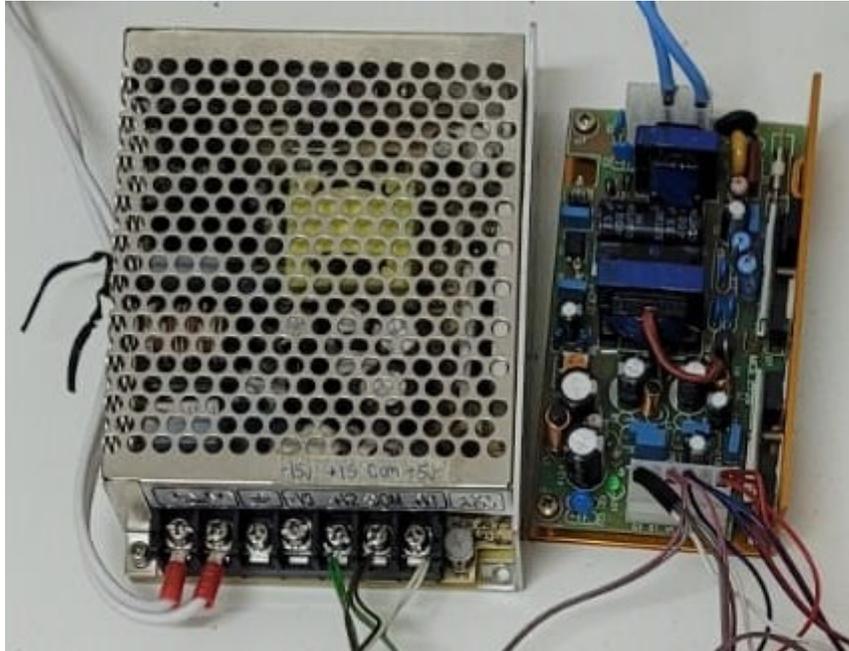
Figura 3.19 – Placa do DSP.



Fonte: Da Autora (2023).

As fontes de alimentações podem ser observadas na Figura 3.21. A fonte à esquerda é utilizada para alimentar os circuitos do optoacoplador, *buffer* e *driver*; e à direita, está a fonte de alimentação responsável por fornecer energia para os sensores e condicionamento.

Figura 3.20 – Fontes de alimentação do circuitos de controle e dos sensores.



Fonte: Da autora (2023).

A fonte de alimentação da entrada do conversor VR-BESS (V_s) pode ser observada na Figura 3.21. Essa fonte, desenvolvida pela fabricante Supplier para atender os valores projetados neste trabalho, possui uma potência de 1750W e pode ser regulada para trabalhar com tensão de até 300V e corrente de até 6,4A.

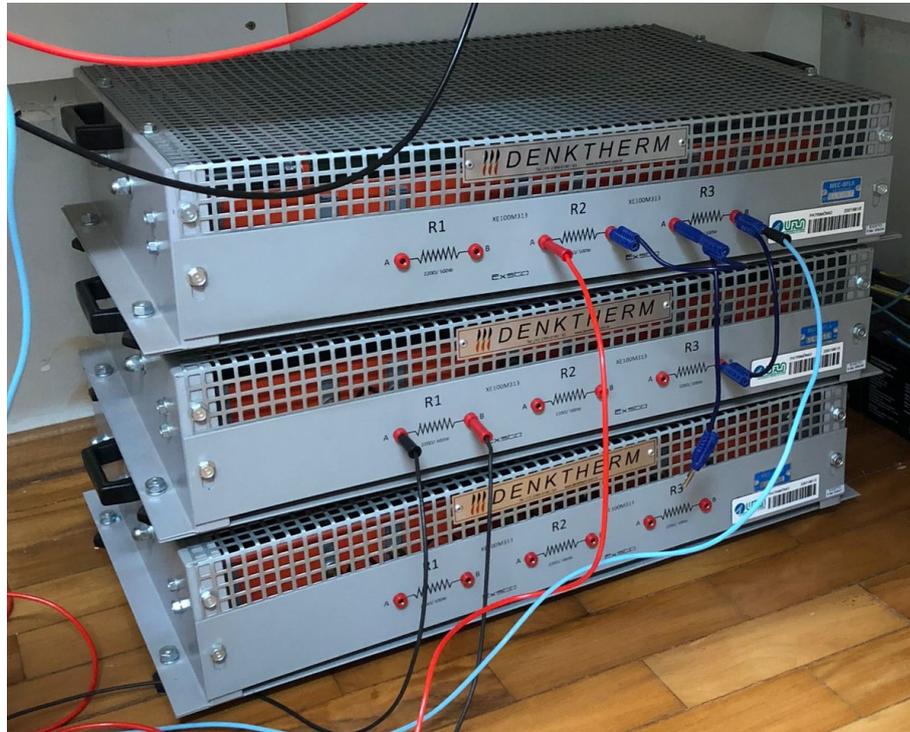
Figura 3.21 – Fonte de alimentação utilizada na entrada do conversor VR-BESS.



Fonte: Da Autora (2023).

As cargas utilizadas na saída do conversor podem ser observadas na Figura 3.22. Dois resistores ($R2$ e $R3$) de 220Ω são conectados em série para obter uma carga de 440Ω . Cada resistor possui uma potência de $550W$.

Figura 3.22 – Resistores utilizados como cargas na saída do conversor VR-BESS.



Fonte: Da autora (2023).

A Figura 3.23 apresenta o banco de baterias utilizado no conversor. As baterias são de chumbo ácida, e têm tensão de carregamento de $14,4V$ até $14,9V$. Considerando uma tensão de carregamento de aproximadamente $14,5V$, define-se um total de 16 baterias, todas ligadas em série, resultando em um valor total de $232V$ (SEC POWER, 2023).

Figura 3.23 – Banco de baterias utilizado do conversor VR-BESS.



Fonte: Da Autora (2023).

Por fim, a Figura 3.24 apresenta todos os circuitos de controle e potência conectados entre si e com suas devidas alimentações para realização do ensaio prático.

Figura 3.24 – Bancada com todos os circuitos montados para o ensaio prático.



Fonte: Da Autora (2023).

4 TESTE DOS CIRCUITOS AUXILIARES

Neste capítulo, apresentam-se os resultados práticos dos testes iniciais realizados nos circuitos auxiliares do conversor VR-BESS. Esses circuitos compreendem o acionamento dos MOSFETs, o circuito de condicionamento de sinais e o Processador Digital de Sinais (DSP). A etapa inicial envolve a programação e configuração do DSP TMS320F28379D, onde são gerados os sinais de PWM para o acionamento dos MOSFETs e onde são feitas as leituras dos sinais provenientes dos sensores e do condicionamento por meio de um conversor analógico digital (ADC). Uma breve descrição dos principais parâmetros a serem configurados no DSP é apresentada.

Na sequência, é conduzido o teste do circuito de acionamento dos MOSFETs. Os sinais de PWM são medidos em todas as etapas de acionamento, pois sua correta operação impacta diretamente na operação do circuito de potência do conversor VR-BESS. Por fim, apresentam-se os resultados da calibração dos sinais dos sensores de tensão e corrente após a etapa de condicionamento dos sinais. Com o auxílio de um medidor externo, é levantada uma curva para ajustar o valor do sinal medido pelo conversor ADC do DSP, para que este represente a ordem de grandeza do sinal original.

4.1 Configuração do DSP TMS320F28379D

Para a configuração do DSP TMS320F28379D, é necessária a instalação do *software* Code Composer Studio¹ e dos arquivos de exemplo e configuração fornecidos pela plataforma C2000 Ware² (Texas Instruments, 2021). A plataforma C2000 Ware possui exemplos dos arquivos de configuração dos principais periféricos que são utilizados como base nos diversos projetos. Esses arquivos podem ser adaptados às necessidades específicas de cada projeto, ou mantidos da forma original.

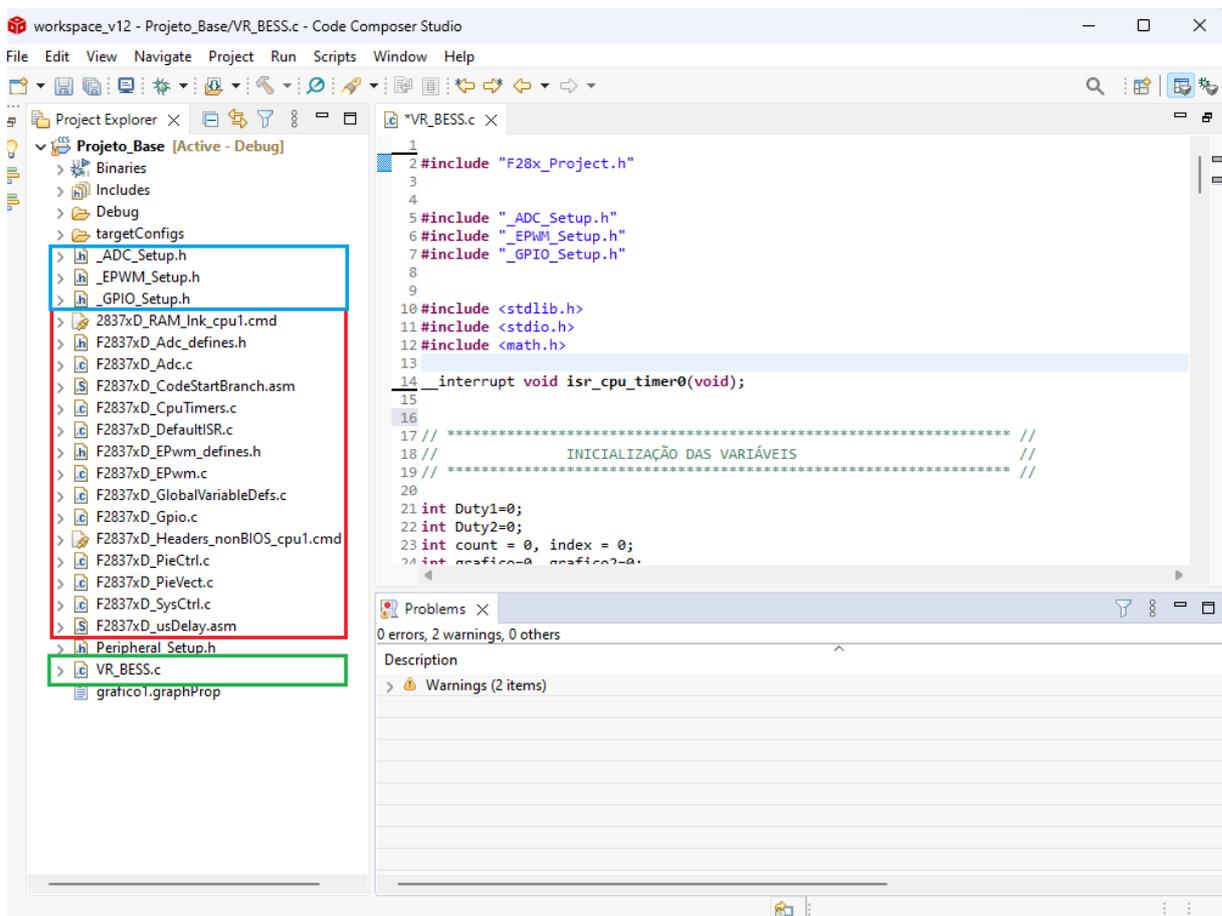
Para iniciar a configuração, é criado um novo projeto e todas as bibliotecas de periféricos são devidamente vinculadas, conforme material de apoio apresentado por Wodson (2020). Após as configurações iniciais, a tela do Code Composer fica como está apresentada na Figura 4.1. Observe que os arquivos de periféricos que foram importados diretamente da plataforma C2000 Ware estão circulos em vermelho e compreendem os arqui-

¹ Disponível para download em: <<https://www.ti.com/tool/CCSTUDIO>>

² Disponível para download em: <https://www.ti.com/tool/C2000WARE?baseDir=C:/ti/controlSUITE/~cs_desktop/controlSUITE>

vos base para configurar: memória RAM ("2837xD_RAM_Ink_cpu1.cmd"), o conversor ADC ("F2837xD_Adc_defines.h" e "F2837xD_Adc.c"), inicialização de variáveis e de código ("F2837xD_CodeStartBranch.asm" e "F2837xD_globalVariableDefs.c"), *timers* ("F2837xD_CpuTimers.c"), *PWM* ("F2837xD_EPwm_defines.h" e "F2837xD_EPwm.c"), *GPIO* ("F2837xD_GPIO.c"), as interrupções ("F2837xD_DefaultISR.c", "F2837xD_PieCtrl.c", "F2837xD_PieVect.c") e os *clocks* de cada periférico ("F2837xD_SysCtrl.c").

Figura 4.1 – Tela inicial Code Composer: Principais arquivos de configuração de periféricos



Fonte: Da Autora (2023).

O arquivo "VR_BESS.c" é o arquivo onde se encontra a rotina principal de execução do código. Nele são definidas as variáveis, são chamados os principais arquivos de configuração e também feitas algumas configurações globais. Esse código se encontra de forma completa no Apêndice A. Apenas os trechos modificados para operação específica deste projeto são apresentados.

Das configurações globais, destaca-se a configuração da rotina de interrupção criada para execução do código em tempo real, apresentada na Tabela 4.1. Diversos periféricos podem disparar interrupções, sendo que configuração atual utiliza o *Timer 0*. Esta interrupção define a

frequência com que os dados de escrita e leitura são atualizados. Além disso, ela também define a frequência de amostragem em que o sistema de controle discreto irá operar.

Tabela 4.1 – Configuração do *Timer 0* para criar uma interrupção a cada 25 us com *clock* do processador ajustado em 100 MHz.

```
InitCpuTimers ();
ConfigCpuTimer (&CpuTimer0, 100, 25);
//ConfigCpuTimer (&CpuTimer0, Clock [MHz], Period [us]);
CpuTimer0Regs.TCR.all = 0x4000;
```

Fonte: Da Autora (2023).

Após configurada a interrupção, todo o código será executado dentro da rotina de interrupção apresentada na Tabela 4.2. Esse código será apresentado em mais detalhes no item Rotina de Interrupção.

Tabela 4.2 – Interrupção criada para execução do código em tempo real

```
__interrupt void isr_cpu_timer0 (void) {}
```

Fonte: Da Autora (2023).

Os arquivos "_ADC_Setup.h", "_EPWM_Setup.h" e "_GPIO_Setup.h" são arquivos criados especificamente para as configurações deste trabalho, e são abordados em mais detalhes dentro das sessões que explicam as configurações do PWM e do ADC.

4.1.1 Configuração do PWM

A configuração dos sinais PWM é feita em ambos os arquivos, sendo: "_EPWM_Setup.h" e "_GPIO_Setup.h". Isso se dá, devido ao fato de cada porta do DSP ser multiplexada, e alguns pinos de GPIO (*General-Purpose Input/Output*) poderem ser configurados como PWM. A Tabela 4.2 apresenta as possibilidades de multiplexação de cada pino do conector J4 e J2, onde estão os canais de PWM utilizados neste trabalho. A pinagem completa do DSP é apresentada em INSTRUMENTS (2019).

Figura 4.2 – Tabela com a lista de pinos dos conectores J2 e J4 e suas configurações.

Mux Value				J4 Pin	J2 Pin	Mux Value			
X	2	1	0			0	1	2	X
		EPWM1A	GPIO0	40	20	GND			
		EPWM1B	GPIO1	39	19	GPIO61			
		EPWM2A	GPIO2	38	18	GPIO123			SD1_C1 ⁽¹⁾
		EPWM2B	GPIO3	37	17	GPIO122			SD1_D1 ⁽¹⁾
		EPWM3A	GPIO4	36	16	RST			
		EPWM3B	GPIO5	35	15	GPIO58			SPISIMOA ⁽¹⁾
		OUTPUTXBAR1	GPIO24	34	14	GPIO59			SPISOMIA ⁽¹⁾
OUTPUTXBAR7 ⁽¹⁾			GPIO16	33	13	GPIO124			SD1_D2 ⁽¹⁾
			DAC1	32	12	GPIO125			SD1_C2 ⁽¹⁾
			DAC2	31	11	GPIO29 ⁽²⁾			OUTPUTXBAR6 ⁽¹⁾

Fonte: INSTRUMENTS (2019)

Neste trabalho, o EPWM2A é utilizado como sinal de PWM para a chave S_1 , enquanto o EPWM2B é associado à chave S_2 . É importante destacar que qualquer outra porta PWM poderia ter sido escolhida.

Para configurar os dois PWMs em questão, a primeira etapa é ajustar os registradores do GPIO (GpioCtrlRegs) para que os pinos sejam configurados como PWM. Para tanto, o código apresentado na Tabela 4.3 é criado no arquivo "_GPIO_Setup.h".

Tabela 4.3 – Configura GPIO para operar como PWM.

```

void setup_GPIO(void) {

    EALLOW;

    //PWM 2A
    GpioCtrlRegs.GPAGMUX1.bit.GPIO2 = 0;
    GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 1;
    GpioCtrlRegs.GPAPUD .bit.GPIO2 = 1;

    //PWM 2B
    GpioCtrlRegs.GPAGMUX1.bit.GPIO3 = 0;
    GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 1;
    GpioCtrlRegs.GPAPUD .bit.GPIO3 = 1;

    EDIS;

}

```

Fonte: Da Autora (2023).

Neste código, os registros GpioCtrlRegs.GPAGMUX1 e GpioCtrlRegs.GPAMUX1 devem ser configurados em conjunto de acordo com a multiplexação da porta apresentada em INSTRUMENTS (2023, p. 997). Suas configurações definem como a porta opera, de forma que:

- 1) GPIO: `GpioCtrlRegs.GPAGMUX1 = 0` e `GpioCtrlRegs.GPAMUX1 = 0`;
- 2) PWM: `GpioCtrlRegs.GPAGMUX1 = 0` e `GpioCtrlRegs.GPAMUX1 = 1`.

Já o registro `GpioCtrlRegs.GPAPUD` é responsável por habilitar (1) ou desabilitar (0) o resistor de *pull-up* da porta em questão.

Para que a porta opere como GPIO, outras configurações devem ser feitas de acordo com o manual ou o *workshop*³ (INSTRUMENTS, 2023; INSTRUMENTS, 2018). Para a operação como PWM, as demais configurações são realizadas no arquivo "`_EPWM_Setup.h`". O código completo é apresentado no Apêndice A.

Para geração do PWM, é possível configurar a porta como uma onda dente de serra ou triangular, e com frequência predefinida. As configurações utilizadas para um PWM com frequência de 60kHz sendo modulado com uma onda dente de serra são apresentadas na Tabela 4.4.

Tabela 4.4 – Configuração do EPWM2 para operar em 60kHz com onda dente de serra.

```
EPwm2Regs.TBPRD = 1666;
EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;
EPwm2Regs.TBCTR = 0x0000;
EPwm2Regs.TBPHS.bit.TBPHS = 0x0000;
EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE;
```

Fonte: Da Autora (2023).

A frequência do PWM é configurada utilizando a função `EPwm2Regs.TBPRD`. O valor do período é calculado por (INSTRUMENTS, 2018):

$$TBPR = \frac{f_{clock}}{f_{PWM}} - 1 \quad (4.1)$$

onde, f_{clock} é a frequência do *clock* do DSP e f_{PWM} é a frequência do sinal PWM gerado. A frequência do *clock* (f_{clock}) do DSP é ajustada para 100 MHz, conforme configuração do *Timer* 0 na Tabela 4.1. Portanto, para a gerar um PWM com $f_{PWM} = 60kHz$ é definido um $TBPR = 1666$.

Esta equação só é válida para quando o PWM está configurado como "*up*" ou "*down*", formando uma onda dente serra (`EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP`).

³ Disponível para download em: <https://software-dl.ti.com/trainingTTO/trainingTTO_public_sw/c28x28379/F2837xD_Microcontroller_MDW_2-0.pdf>

Ao definir `EPwm2Regs.TBCTR = 0x0000`, o contador do *timer* do bloco PWM (TBCTR) é zerado. O contador é responsável por contar o número de ciclos de *clock* do sistema, determinando assim a posição atual do PWM dentro do período configurado.

A função `EPwm2Regs.TBPHS.bit.TBPHS = 0x0000` configura o valor da fase do sinal PWM. A fase determina o deslocamento do início do período do PWM em relação ao ciclo de *clock* do sistema. Ao definir TBPHS como `0x0000`, a fase é ajustada para começar no início do período.

Quando `EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE` a função de sincronização de fase é desabilitada. Quando a sincronização de fase está habilitada, o PWM pode ser configurado para iniciar seu período em sincronia com outros PWMs ou eventos no sistema. No entanto, ao desabilitar essa função (TB_DISABLE), o PWM opera independentemente de outras fontes de sincronização.

O valor do *duty cycle* é ajustado utilizando as funções `EPwm2Regs.CMPA.bit.CMPA` e `EPwm2Regs.CMPB.bit.CMPB`. Nessas funções são definidos os valores de comparação para os registradores CMPA e CMPB do módulo EPWM2, conforme apresentado na Tabela 4.5.

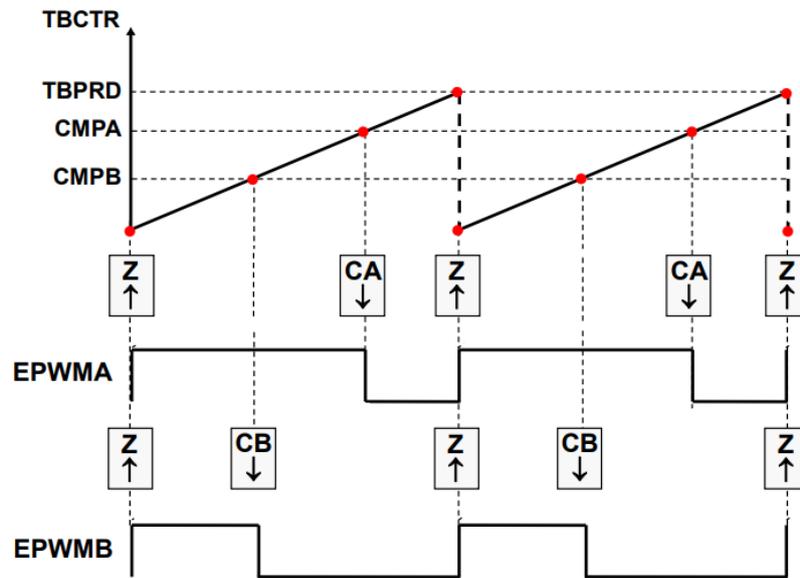
Tabela 4.5 – Configuração do EPWM2 para operar em 60kHz com onda dente de serra.

<pre>EPwm2Regs.CMPA.bit.CMPA = 500; EPwm2Regs.CMPB.bit.CMPB = 500;</pre>
--

Fonte: Da Autora (2023).

Os valores dos registradores CMPA e CMPB determinam quando os sinais dos PWM associados (EPWMA e EPWMB) serão modificados. Estes valores variam de 0 ao TBPR. O DSP pode assumir diferentes ações nesses pontos de encontro, ajustando o PWM para nível lógico alto ou baixo naquele instante. A Figura 4.3 mostra exemplos de ações para gerar dois PWMs independentes nos canais A e B. Observa-se que as ações tomadas são: ajustar o PWM para nível lógico alto quando $TBPR=0$ e ajustar PWM para nível lógico baixo quando $TBPR = CMPA$ ou $TBPR = CMPB$. Essas ações são ajustadas nos `EPwm2Regs.AQCTLA.bit.ZRO` e `EPwm2Regs.AQCTLA.bit.CAU`, respectivamente.

Figura 4.3 – Esquema padrão de geração dos sinais PWM



Fonte: INSTRUMENTS (2018).

Devido à ação inversora do optoacoplador no circuito de acionamento dos MOSFETs, os sinais PWM gerados pelo DSP devem estar invertidos em relação aos da Figura 4.3. Dessa forma, o registrador `EPwm2Regs.AQCTLA.bit.ZRO = AQ_CLEAR`, coloca em nível baixo a saída do PWM quando $TBPR=0$. E o registrador `EPwm2Regs.AQCTLA.bit.CAU = AQ_SET`, coloca em nível alto a saída do PWM, quando $TBPR = CMPA$ e $TBPR = CMPB$, respectivamente.

Tabela 4.6 – Ações para geração do sinal invertido no EPWM2A e EPWM2B.

```
EPwm2Regs.AQCTLA.bit.ZRO = AQ_CLEAR;
EPwm2Regs.AQCTLA.bit.CAU = AQ_SET;

EPwm2Regs.AQCTLB.bit.ZRO = AQ_CLEAR;
EPwm2Regs.AQCTLB.bit.CBU = AQ_SET;
```

Fonte: Da Autora (2023).

4.1.2 Configuração do ADC

Para a aquisição dos valores medidos pelos sensores, é utilizado o ADC (*Analog-to-Digital Converter*) do DSP. De acordo com a Tabela 4.4, são definidas as entradas ADC para os respectivos sinais: ADC-A2 para a corrente I_{L_s} ; ADC-A3 para a tensão V_{bat} ; ADC-B2 para a corrente I_o ; ADC-C2 para a corrente $I_{L_{bat}}$; ADC-C3 para a tensão V_o .

Figura 4.4 – Tabela com a lista de pinos dos conectores J1 e J3 e suas configurações.

Mux Value				J1 Pin	J3 Pin	Mux Value			
X	2	1	0			0	Alt Function	2	X
			3.3V	1	21	5V			
			GPIO32	2	22	GND			
	SCIRXDB		GPIO19	3	23	ADCIN14	CMPIN4P		
	SCITXDB		GPIO18	4	24	ADCINC3	CMPIN6N		
			GPIO67	5	25	ADCINB3	CMPIN3N		
			GPIO111	6	26	ADCINA3	CMPIN1N		
SPICLKA ⁽¹⁾			GPIO60	7	27	ADCINC2	CMPIN6P		
			GPIO22	8	28	ADCINB2	CMPIN3P		
		SCLA	GPIO105 ⁽²⁾	9	29	ADCINA2	CMPIN1P		
		SDAA	GPIO104 ⁽²⁾	10	30	ADCINA0	DACOUTA		

Fonte: INSTRUMENTS (2019).

O código completo para a configuração do ADC é apresentado no Apêndice A. Porém as principais configurações são discutidas a seguir.

As primeiras configurações que cabem discussão são apresentadas no código da Tabela 4.7. Estas são realizadas através dos SOC (*start-of-conversions*). Cada SOC possui um conjunto com três configurações: o canal a ser convertido, a duração da janela de aquisição e a fonte de gatilho que inicia a conversão. As três configurações são realizadas de acordo com capítulo 11.3 do manual do DSP (INSTRUMENTS, 2023).

Tabela 4.7 – Configura SOC0 e SOC1 do ADC A.

```

AdcaRegs.ADCSOC0CTL.bit.CHSEL = 2;
AdcaRegs.ADCSOC0CTL.bit.ACQPS = 14;
AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 1;

AdcaRegs.ADCSOC1CTL.bit.CHSEL = 3;
AdcaRegs.ADCSOC1CTL.bit.ACQPS = 14;
AdcaRegs.ADCSOC1CTL.bit.TRIGSEL = 1;

```

Fonte: Da Autora (2023).

O `AdcaRegs.ADCSOC0CTL.bit.CHSEL = 2` define o canal de entrada para o SOC0 do ADC-A2 e o `AdcaRegs.ADCSOC1CTL.bit.CHSEL = 3` configura o canal de entrada para o SOC1 do ADC-A3. As funções `AdcaRegs.ADCSOC0CTL.bit.ACQPS = 14` e `AdcaRegs.ADCSOC1CTL.bit.ACQPS = 14` configuram o tamanho da janela de amostragem para o SOC0 e SOC1, respectivamente. Neste caso, foi configurado uma janela de 14 pulsos que equivale a aproximadamente 75ns. A configuração do gatilho que inicia a conversão é realizada pelo *timer 0*, para isso, as funções `AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 1` e `AdcaRegs.ADCSOC1CTL.`

`bit.TRIGSEL = 1`, conforme capítulo 11.15 do manual do DSP (INSTRUMENTS, 2023). Configurações semelhantes são feitas para o SOC0 e SOC1 do ADC-B, e ADC-C.

Além disso, é necessário configurar o fim da conversão dos ADCs, como apresentado na Tabela 4.8. A função `AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1`, configura a posição do pulso de interrupção para os ADCs. O valor 1 é atribuído para que a interrupção ocorra no final da conversão (página 1641 do manual do DSP (INSTRUMENTS, 2023)). A função `AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1`, ativa a interrupção ADCINT1, conforme página 1651 do manual (INSTRUMENTS, 2023).

Tabela 4.8 – Configura o fim da conversão dos ADCs A, B e C.

```
AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1;

AdcbRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcbRegs.ADCINTSEL1N2.bit.INT1E = 1;

AdccRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdccRegs.ADCINTSEL1N2.bit.INT1E = 1;
```

Fonte: Da Autora (2023).

Quando o ADC conclui a conversão, é gerado uma interrupção para indicar que os resultados estão prontos para serem processados. Em seguida, é necessário limpar os *flags* de interrupção associados aos ADCs A, B e C, indicando que a interrupção foi tratada e está pronta para ser sinalizada novamente quando uma nova conversão for concluída. As funções apresentadas na Tabela 4.9 são utilizadas para limpar (valor 1) o *flag* de interrupção dos ADCs A, B e C, respectivamente.

Tabela 4.9 – Limpa os *flags* de interrupção dos ADCs A, B e C.

```
AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;
AdcbRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;
AdccRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;
```

Fonte: Da Autora (2023).

Por fim, os ADCs são energizados permitindo que eles executem suas operações e estejam prontos para amostrar os sinais de entrada. A Tabela 4.10 apresenta a configuração utilizada para energizar os ADCs A, B e C, respectivamente. Além disso, é empregada a função `DELAY_US(1000)` para proporcionar um atraso de 1ms após a energização do ADC.

Tabela 4.10 – Energiza os ADCs A, B e C.

```

AdcaRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdcbRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdccRegs.ADCCTL1.bit.ADCPWDNZ = 1;

DELAY_US(1000);

```

Fonte: Da Autora (2023).

4.1.3 Rotina de Interrupção

A rotina de interrupção `__interrupt void isr_cpu_timer0(void)` apresenta o código criado para adquirir os dados dos sensores de tensão e corrente, apresentar esses dados em gráfico e para fornecer os sinais PWM. Primeiro, é utilizada a função `while` que verifica se a *flag* de interrupção do ADC1 (`ADCINT1`) no ADC-A está definida como zero. Ele permanece em um *loop* até que a conversão seja concluída. Após sair do *loop*, o *flag* de interrupção dos ADCs A, B e C são zerados para indicar que a interrupção já foi tratada e para preparar o ADC para futuras conversões. Esta parte do código pode ser observada na Tabela 4.11.

Tabela 4.11 – Verifica a interrupção do ADC A e limpa os *flags* dos ADCs A, B e C.

```

while (AdcaRegs.ADCINTFLG.bit.ADCINT1 == 0) {};

AdcaRegs.ADCINTFLGCLR.bit.ADCINT1=1;
AdcbRegs.ADCINTFLGCLR.bit.ADCINT1=1;
AdccRegs.ADCINTFLGCLR.bit.ADCINT1=1;

```

Fonte: Da Autora (2023).

Em seguida, são realizadas as leituras dos ADCs. Estas são armazenados nas variáveis `adc0`, `adc1`, `adc2`, `adc4` e `adc5`. Depois, esses valores são convertidos para os valores reais medidos, de acordo com os ganhos calculados para os sensores. Os valores reais são armazenados nas variáveis `Vb`, `Vo`, `Is`, `Ib` e `Io`. A Tabela 4.12 apresenta a leitura dos ADCs e a conversão dos valores lidos para os valores reais.

Tabela 4.12 – Aquisita os valores dos ADCs e converte os valores adquiridos para os valores reais.

```

adc0=AdcaResultRegs.ADCRESULT0;
adc1=AdcaResultRegs.ADCRESULT1;
adc2=AdcbResultRegs.ADCRESULT0;
adc4=AdccResultRegs.ADCRESULT0;
adc5=AdccResultRegs.ADCRESULT1;

Vb=((adc1)*kadc_Vb)-2.2;
Vo=((adc5)*kadc_Vo)-4.92;
Is=((adc0)*kadc_Is)+0.0691;
Ib=((adc4-2331)*kadc_Ib)+0.0211;
Io=((adc2)*kadc_Io)+0.0691;

```

Fonte: Da Autora (2023).

A Tabela 4.13 apresenta o código para plotar os valores adquiridos pelo ADCs. Esse código é feito de forma a possibilitar a análise simultânea dos três valores das correntes e, também, dos dois valores de tensões.

Tabela 4.13 – Permite plotar os valores reais em gráficos.

```

index = (index == 200) ? 0 : (index+1);

if (grafico2==1) plot2[index] = Vb;
if (grafico==1) plot[index] = Vo;
if (grafico3==0) plot3[index] = Is;
if (grafico2==0) plot2[index] = Ib;
if (grafico==0) plot[index] = Io;

```

Fonte: Da Autora (2023).

Por fim, a Tabela 4.14 apresenta a configuração do PWM, onde D1 e D2 são as variáveis nas quais são inseridos os valores desejados dos *duty cycles* das chaves S_1 e S_2 , respectivamente. Além disso, apresenta a função `PieCtrlRegs.PIEACK.all = PIEACK_GROUP1`, que é utilizada para indicar que as interrupções do grupo 1 foram reconhecidas e podem ser liberadas. Essa operação é realizada após o tratamento das interrupções desse grupo, permitindo que novas interrupções sejam detectadas e tratadas posteriormente.

Tabela 4.14 – Configura o PWM2A e PWM2B.

```

index = (index == 200) ? 0 : (index+1);

Duty1 = 1666*D1;
Duty2 = 1666*D2;
EPwm2Regs.CMPA.bit.CMPA = Duty1;
EPwm2Regs.CMPB.bit.CMPB = Duty2;

PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;

```

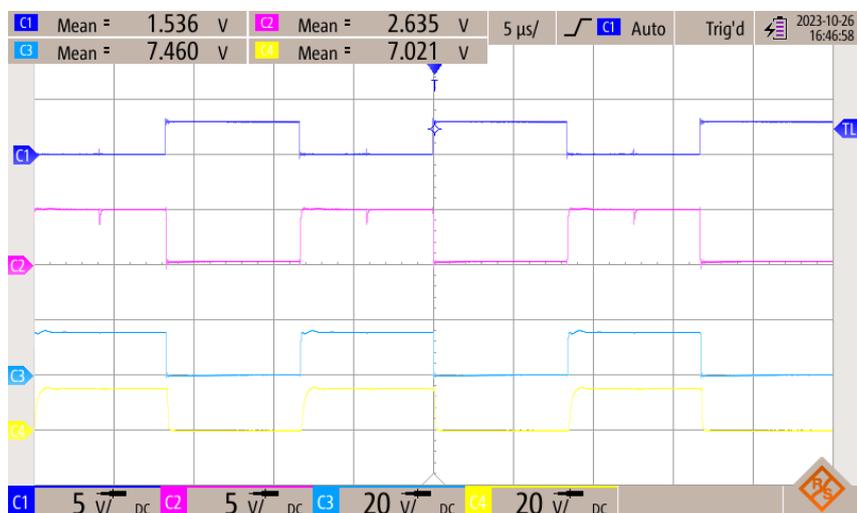
Fonte: Da Autora (2023).

4.2 Resultados do Acionamento dos Mosfets

Os MOSFETs são controlados por meio dos sinais PWM gerados pelo DSP. No entanto, o DSP não possui a capacidade de fornecer a corrente necessária nem atingir o nível de tensão requerido para operar os MOSFETs. Para superar essa limitação, são empregados circuitos adicionais. Após a geração dos sinais pelo DSP, eles são encaminhados para o optoacoplador, que isola os terras do DSP e do circuito de potência e reduz os ruídos associados a esses sinais. A partir do optoacoplador, os sinais são direcionados para o *buffer*, responsável por elevar a tensão dos sinais PWM para 15V. Em seguida, os sinais são enviados para o *driver* e, por fim, para os MOSFETs.

A Figura 4.5 detalha todas as etapas do sinal PWM, previamente apresentado na Figura 3.7 no Capítulo 3, identificados como PWMx1, PWMx2, PWMx3 e PWMx4. Esses sinais percorrem desde a saída do DSP até o *gate* do MOSFET.

Figura 4.5 – Sinal PWM na saída do DSP, saída do optoacoplador, *buffer* e *driver*.



Fonte: Da Autora (2023).

O primeiro sinal, PWMx1 (em azul escuro), é gerado na saída do DSP com amplitude de 3,3V e é invertido devido à configuração feita no DSP. O sinal de saída do optoacoplador, PWMx2, é representado em rosa na Figura 3.7. Observa-se que esse sinal é invertido em relação à entrada e já possui amplitude de 5V. Este já possui outra referência de terra (GND) em relação ao DSP. Na sequência, o nível de tensão é elevado por meio do *buffer*. Seu sinal de saída é representado em azul claro (PWMx3), com amplitude de aproximadamente 15V. Por fim, tem-se o sinal de saída do *driver*, apresentado em amarelo, que é o sinal que chega ao *gate* dos MOSFETs (PWMx4).

Esse resultado demonstra a operação correta do circuito de acionamento dos MOSFETs, evidenciando que os CIs utilizados possuem curtos tempos de ligar e desligar. Além disso, poucos ruídos são transmitidos desde o sinal original. Portanto, pode-se dizer que o sinal de acionamento dos MOSFETs representa fielmente o que está sendo gerado no DSP.

4.3 Testes dos Sensores de Corrente e Tensão

Neste trabalho, são utilizados os sensores de tensão e corrente da LEM. O sinal de saída dos sensores é direcionado ao circuito de condicionamento para adequar os níveis de tensão de acordo com a faixa de operação do DSP.

A placa de condicionamento de sinais possui diversas fontes de desvios nas medições reais que vem dos sensores. Pode-se citar a existência de quedas ou variações na amplitude da tensão causadas pela precisão dos resistores e também por resistência das trilhas e conectores. Visando englobar esses erros no ajuste do valor real das medições, é realizada uma calibração prática.

Para tanto, os valores de tensão medidos pelo DSP foram comparados com as medições obtidas por meio do osciloscópio de quatro canais isolados da marca Rohde & Schwarz, modelo RTH 1004. Já as medições de corrente são realizadas com o multímetro digital *true rms* das marcas MINIPA modelo ET-1649.

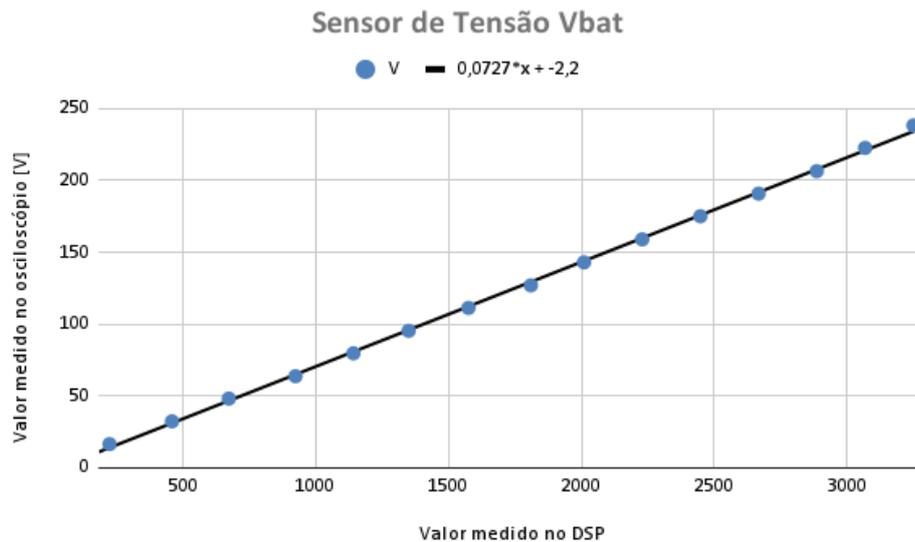
Os dados são coletados para o conversor VR-BESS operando com uma carga de 440 Ω na saída V_o e V_{bat} . Com isso, os valores das correntes do circuito também são menores, não passando de 3 A. Com o objetivo de melhorar a precisão dos valores de correntes medidos, os valores dos resistores dos circuitos de condicionamento de corrente são recalculados considerando valores de corrente de até 3A.

Para o condicionamento dos sinais de I_s e I_o , é considerado um novo valor de 240Ω para R_M . Logo, V_{in} , que é o valor de R_M multiplicado pela corrente no secundário do sensor, é igual a $1,5V$ para um valor máximo de $3A$ no primário do sensor de corrente. Substituindo esses valores na equação 3.42, tem-se R_a igual a $4,54k\Omega$. De acordo com a disponibilidade de resistores no laboratório, é utilizado o valor de $5,1k\Omega$, resultando em um valor de V_{out} de $2,94V$. O valor de V_{out} é adequado, visto que é menor que $3,3V$.

Para o condicionamento do sinal de corrente $I_{L_{bat}}$, o valor de V_2 é $1,65V$. Também, é considerado R_b igual a $10k\Omega$. Já para R_M é considerado um valor de 308Ω . Então, V_{in} é igual a $1,925V$ para um valor máximo de $3A$ no primário do sensor de corrente. Substituindo esses valores na equação 3.42, tem-se R_a igual a $11,67k\Omega$. De acordo com a disponibilidade de resistores no laboratório, é utilizado o valor de $15,4k\Omega$, resultando em um valor de V_{out} de $2,90V$. Este valor é adequado, visto que é menor que $3,3V$.

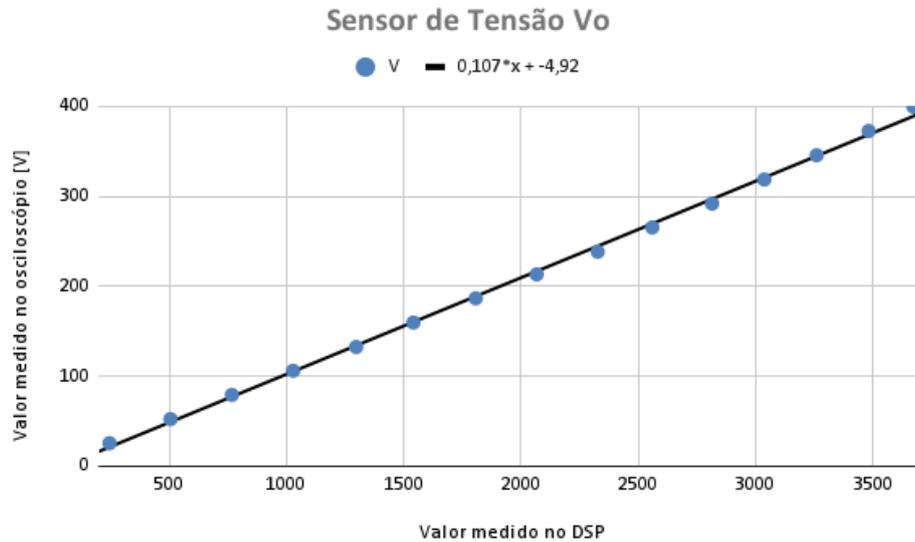
As Figuras 4.6 e 4.7 apresentam o gráfico de dispersão com os valores medidos pelo DSP e pelo osciloscópio para as tensões V_{bat} e V_o , respectivamente. É adicionado em cada gráfico a linha de tendência e sua equação para os valores medidos. Essa equação é utilizada para determinar o valor real medido pelos sensores de tensões.

Figura 4.6 – Gráfico com os valores de V_{bat} medidos no DSP e no osciloscópio.



Fonte: Da Autora (2023).

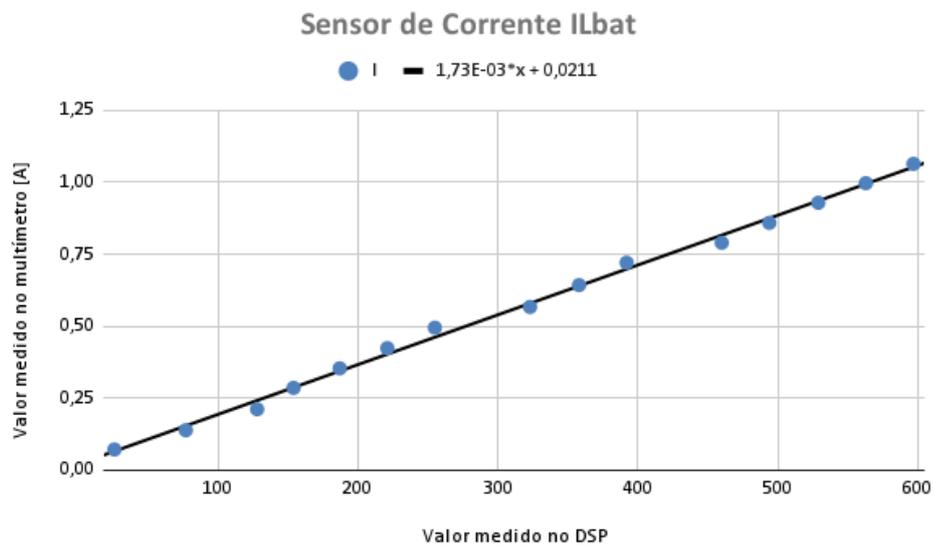
Figura 4.7 – Gráfico com os valores de V_o medidos no DSP e no osciloscópio.



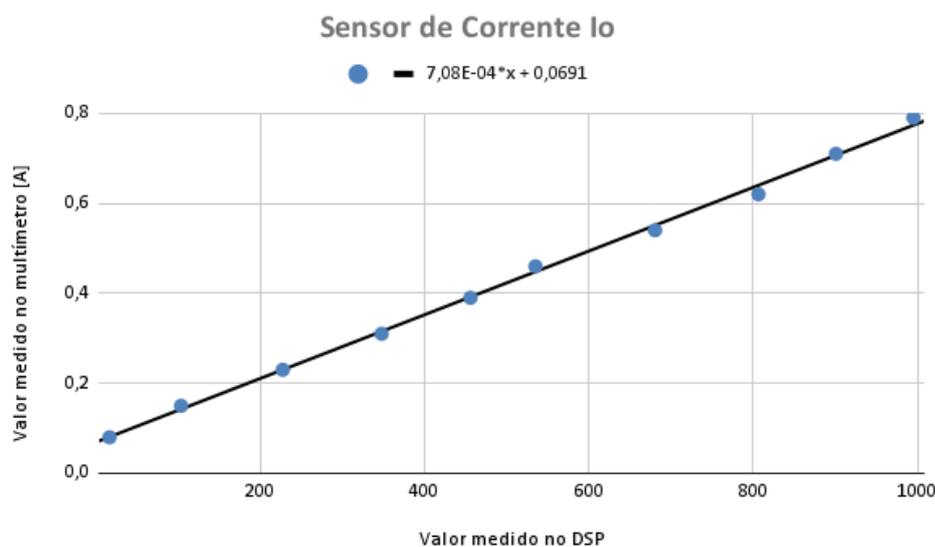
Fonte: Da Autora (2023).

Já as Figuras 4.8 e 4.9 apresentam o gráfico de dispersão com os valores medidos pelo DSP e pelo multímetro para as correntes $I_{L_{bat}}$ e I_o , respectivamente. Em ambos os gráficos, uma linha de tendência é adicionada, apresentando a equação associada aos valores medidos. Essa equação é utilizada para determinar o valor real medido pelos sensores de correntes. Para I_{L_s} é utilizado a mesma equação de I_o visto que os dois estão configurados com os mesmos valores de resistores.

Figura 4.8 – Gráfico com os valores de $I_{L_{bat}}$ medidos no DSP e no osciloscópio.



Fonte: Da Autora (2023).

Figura 4.9 – Gráfico com os valores de I_o medidos no DSP e no osciloscópio.

Fonte: Da Autora (2023).

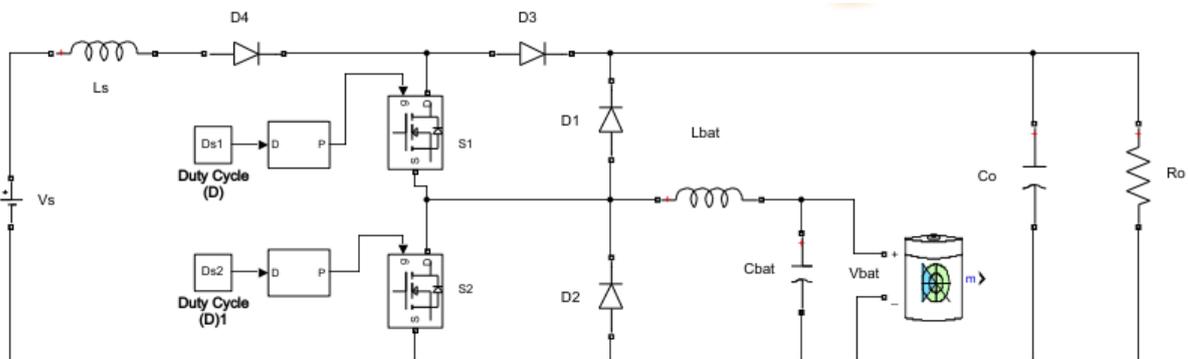
Ao comparar os gráficos das tensões com os das correntes, observa-se que os valores medidos das tensões estão mais próximos entre si do que os valores das correntes. Isso pode ser atribuído, em parte, ao fato de que o intervalo de valores para as tensões é mais amplo do que para as correntes; em outras palavras, as tensões apresentam uma variação mais significativa em comparação às correntes. Além disso, a presença de oscilações nos valores de corrente é consideravelmente mais acentuada do que nos valores de tensão, o que dificulta a obtenção de medições mais precisas por parte do DSP.

5 RESULTADOS DE SIMULAÇÃO E PRÁTICOS NO PROTÓTIPO DO VR-BESS

Neste capítulo, são apresentados os resultados da simulação no *software Matlab/Simulink* e do ensaio do protótipo do conversor de três portas VR-BESS. Os resultados são avaliados para os quatro modos de operação, sendo eles: Modo 1, onde o conversor está operando com uma entrada e duas saídas, pois a fonte principal está alimentando a carga e carregando as baterias; Modo 2, onde o sistema opera com uma entrada e uma saída, pois a bateria se encontra totalmente carregada; Modo 3, no qual o conversor está operando com duas entradas e uma saída, ou seja, as baterias também estão alimentando a carga; e Modo 4, onde há somente uma entrada e uma saída, mas neste caso a bateria que é responsável por entregar toda a potência requerida pela carga.

A Figura 5.1 mostra o circuito de potência do conversor VR-BESS desenvolvido no *Matlab*. A fonte de energia renovável é simulada utilizando o bloco *DC Voltage Source* e é representada pela variável V_s . Para o banco de baterias utiliza-se o bloco *Battery* representado pela variável V_{bat} . A carga conectada na saída do conversor é representada por uma resistência utilizando o bloco *Series RLC Branch* configurado para operar somente como uma resistência (*Branch type R*). Utiliza-se este bloco, também, para simular os indutores L_s e L_{bat} , com *Branch type L*, e para simular os capacitores C_{bat} e C_o , com *Branch type C*. Para os diodos D_1 , D_2 , D_3 e D_4 utiliza-se o bloco *Diode* e, para as chaves S_1 e S_2 utiliza-se o bloco *Mosfet*. Por fim, para gerar o sinal PWM para as chaves, são utilizados os blocos *Constant* para informar o valor do *duty cycle*, e *PWM generator* para enviar um sinal PWM na saída do bloco em função de um valor de *duty cycle* recebido na entrada do bloco.

Figura 5.1 – Circuito de Potência do Conversor VR-BESS Simulado no *software Matlab/Simulink*.



Fonte: Da Autora (2023).

Para o ensaio do protótipo, utiliza-se a fonte de simulação fotovoltaica na entrada do conversor, representando a fonte de energia renovável. Para o banco de baterias, utiliza-se

baterias de chumbo ácido VRLA e, como carga, utiliza-se duas resistências de 220Ω ligadas em série, resultando em uma carga total de 440Ω .

Para o carregamento completo das baterias, é necessário aplicar uma tensão maior que a sua tensão nominal. De acordo com a especificação do fabricante, esse valor varia de 14,4V até 14,9V em cada bateria, dependendo do seu estado de carga. Além disso, a tensão de flutuação é de 13,50V até 13,80V, significando que a bateria atingiu a carga completa (SEC POWER, 2023). Levando em consideração o valor da tensão de carregamento, são utilizadas 16 baterias ligadas em série para os testes práticos.

Considerando as diferentes tensões das baterias de acordo com seu estado de carga, são recalculados os valores de *duty cycle* para cada modo de operação do conversor VR-BESS. No entanto, na prática, esses valores precisam de ajustes finos devido as variações do estado de carga da bateria. Portanto, os valores de *duty cycle* são ajustados manualmente (testes realizados em malha aberta) de forma a atender cada modo de operação.

Na simulação e no ensaio do protótipo, para cada modo de operação, são medidos os seguintes valores: tensões V_s , V_{bat} e V_o ; correntes nos indutores I_{L_s} e $I_{L_{bat}}$, e na saída I_o ; e o sinal de PWM nas duas chaves (S_1 e S_2).

No ensaio, as medições das correntes pelo osciloscópio são realizadas na saída dos sensores de corrente. Como a saída desses sensores é em corrente, utiliza-se resistores de 100Ω para transformar este em um sinal de tensão. Calcula-se o ganho do sensor, ajustando no osciloscópio para apresentar o valor real da corrente na medição realizada. Além disso, são medidos os valores das tensões V_{bat} e V_o , bem como das correntes I_{L_s} , $I_{L_{bat}}$ e I_o , utilizando os sensores de tensão e corrente com o condicionamento e DSP.

É importante observar que os valores e as formas de onda dos resultados da simulação apresentados referem-se exclusivamente ao regime permanente. O regime transitório não é abordado neste estudo, uma vez que não está no foco principal deste trabalho.

A Tabela 5.1 apresenta os valores dos indutores e capacitores calculados para o projeto que são utilizados na simulação e no protótipo do conversor, assim como os parâmetros comuns a todos os modos de operação.

Os resultados da simulação e do ensaio prático realizados, para cada modo de operação, serão apresentados nas próximas seções.

Tabela 5.1 – Valores dos Componentes Passivos e Parâmetros do Sistema que Foram Utilizados em Todos os Modos de Operação.

Componentes Passivos	Valores
L_s	1,2 mH
L_{bat}	1,2 mH
C_{bat}	100 μ F
C_o	100 μ F
Parâmetros Comuns	Valores
V_o Desejado	400 V
V_{bat} Nominal	192 V
Capacidade das baterias	9 Ah
P_o Desejado	363,64 W
R_o	440 Ω

Fonte: Da Autora (2023).

5.1 Resultados de Simulação e Ensaio do Protótipo para o Modo 1

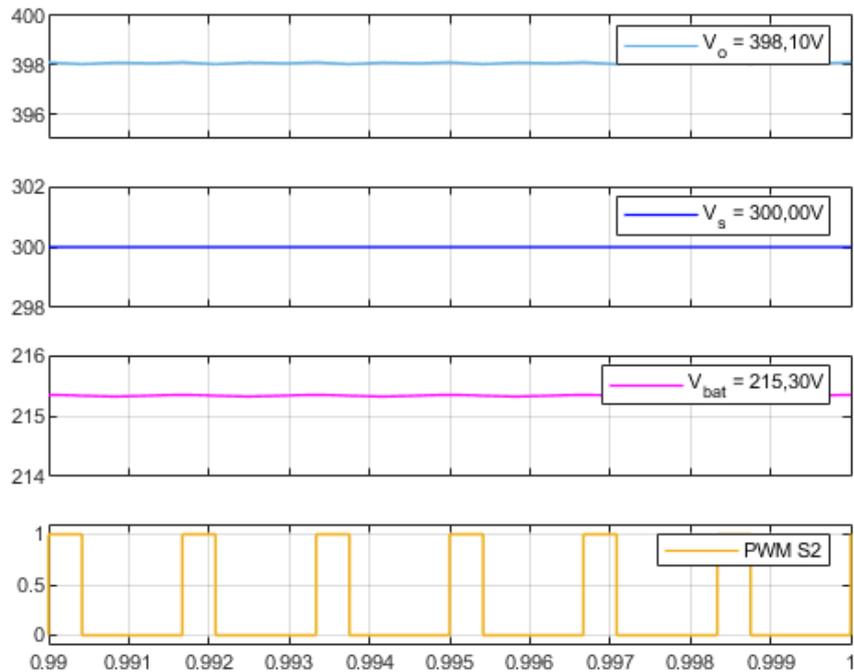
No modo de operação 1, no qual as baterias são carregadas, deve-se aplicar uma tensão maior que a tensão nominal da bateria. Quando as baterias estão com baixa carga, a corrente de carregamento tende a ser maior. Para esses testes, considerou-se que, para uma tensão de carregamento igual a 14,5V para cada bateria, obtém-se 232V para o banco de baterias. Para esse valor de tensão, calcula-se que o *duty cycle* D_1 , de acordo com a equação 3.2 a ser aplicado na chave S_1 , é de 0,83. Para a chave S_2 , o *duty cycle* não depende da tensão V_{bat} , portanto, continua sendo o mesmo calculado na equação 3.1, ou seja, 0,25. Estes valores são calculados de acordo com as especificações da bateria. Na simulação e na prática, o valor de D_1 da chave S_1 é ajustado de forma que a corrente de carregamento das baterias seja, na média, de 1A, que é um valor próximo da corrente de carregamento (EQUAÇÃO 3.13). Considerando a condição de carga das baterias, o valor de D_1 é alterado para 0,81 no ensaio prático e 0,79 na simulação. O valor do *duty cycle* é ajustado conforme o estado de carga da bateria é alterado.

Durante o ensaio prático, a tensão nas baterias é gradualmente aumentada por meio do *duty cycle* para evitar a ativação do conversor em condições nominais, prevenindo assim picos de tensão transitórios.

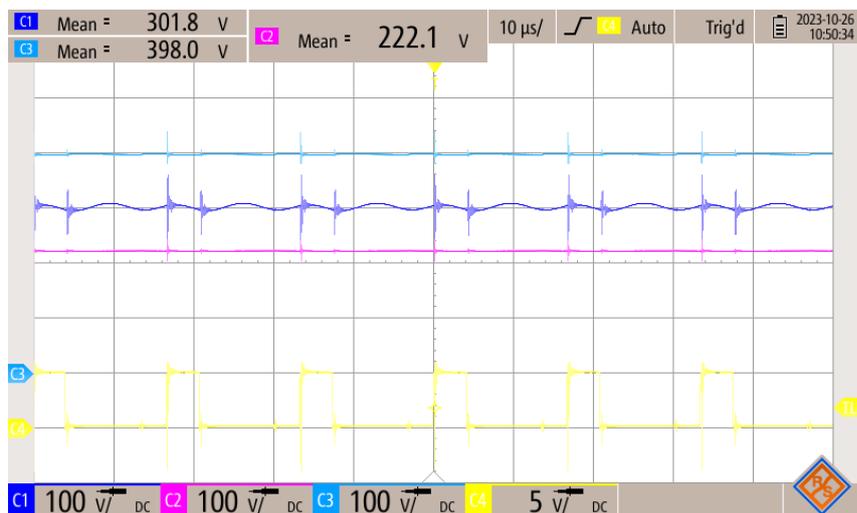
Na Figura 5.2, são apresentadas as formas de onda das tensões V_s (azul escuro), V_{bat} (rosa), V_o (azul claro) e o sinal PWM da chave S_2 (amarelo). A Figura 5.2 a) apresenta os valores simulados utilizando o *Matlab/Simulink*. Os valores de tensão medidos na simulação são: $V_o=398,10V$, $V_s=300,00V$, $V_{bat}=215,30V$ e S_1 com *duty cycle* de 0,79. A Figura 5.2 b) apre-

senda os valores do ensaio medidos com o osciloscópio, sendo eles: $V_o=398,00V$, $V_s=301,80V$, $V_{bat}=222,10V$, S_1 com *duty cycle* de 0,81.

Figura 5.2 – Formas de onda das tensões V_o , V_s e V_{bat} do conversor VR-BESS operando no modo 1.



(a) Simulação no *Matlab/Simulink*.



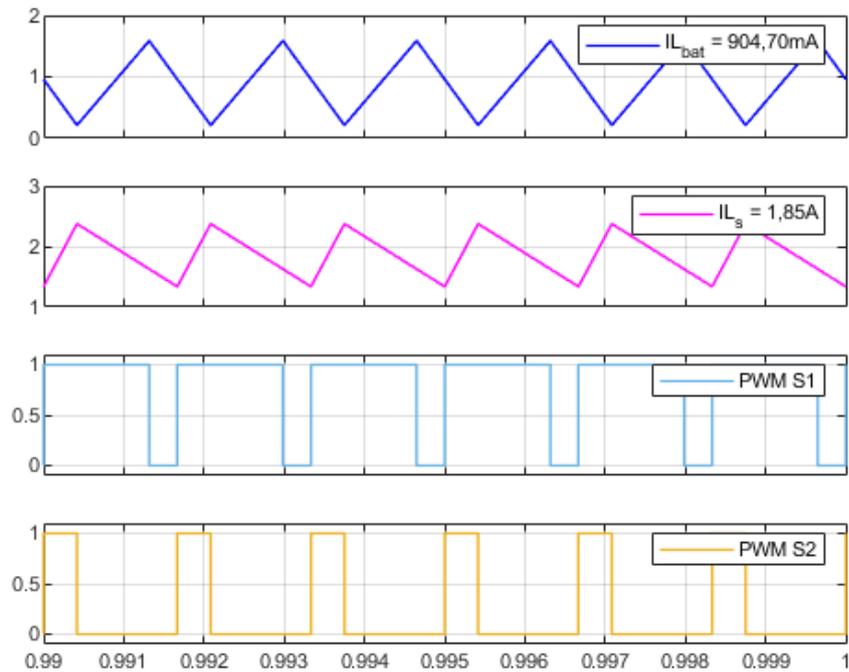
(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Já a Figura 5.3 apresenta as formas de onda das correntes nos indutores, $I_{L_{bat}}$ representado pelo sinal em azul escuro e I_{L_s} em rosa; e também, o chaveamento das chaves, sendo S_1 o sinal em azul claro e S_2 em amarelo. A Figura 5.3 a) apresenta os valores simulados no *software*

Matlab/Simulink, onde $I_{L_s}=1,85\text{A}$, $I_{L_{bat}}=901,20\text{mA}$, S_1 com *duty cycle* de 0,79 e S_2 com 0,25. A Figura 5.3 b) apresenta os valores medidos no ensaio do protótipo, sendo eles: $I_{L_s}=1,95\text{A}$, $I_{L_{bat}}=971,30\text{mA}$, S_1 com *duty cycle* de 0,81 e S_2 com 0,25.

Figura 5.3 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 1.



(a) Simulação no *Matlab/Simulink*.



(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Na Figura 5.3 é possível observar o comportamento do conversor conforme descrito no Capítulo 2. No início do chaveamento, quando as duas chaves estão conduzindo, a corrente

$I_{L_{bat}}$ decresce e a corrente no indutor I_{L_s} cresce. Quando a chave S_2 é aberta, a corrente $I_{L_{bat}}$ começa a crescer até o momento em que a chave S_1 , também, é aberta. Neste momento, a corrente começa a decrescer novamente. Já I_{L_s} começa a decrescer quando a chave S_2 é aberta e continua decrescendo até o início do próximo chaveamento.

Para complementar, a Figura 5.4 apresenta os valores das correntes $I_{L_{bat}}$ (sinal em azul escuro) e I_o (em rosa); e das tensões V_o (em azul claro) e V_{bat} (em amarelo), medidas simultaneamente. A Figura 5.4 a) apresenta os valores medidos na simulação, sendo eles: $I_{L_{bat}}=901,20\text{mA}$, $I_o=904,70\text{mA}$, $V_o=398,00\text{V}$ e $V_{bat}=215,30\text{V}$. A Figura 5.4 b) apresenta os valores medidos com o osciloscópio no ensaio prático do conversor, sendo eles: $I_{L_{bat}}=857,50\text{mA}$, $I_o=839,70\text{mA}$, $V_o=391,40\text{V}$ e $V_{bat}=216,30\text{V}$.

Vale ressaltar que, conforme as baterias estão sendo carregadas, o valor da corrente de carregamento vai diminuindo, tendendo a 0A , que é quando as baterias estão carregadas. Isso pode ser observado ao comparar o valor da corrente $I_{L_{bat}}$ da Figura 5.4 b) com o da Figura 5.3 b). Nota-se que na Figura 5.4 b) o valor da corrente é um pouco menor que na Figura 5.3 b).

Com os valores de tensões V_{bat} e V_o , e correntes $I_{L_{bat}}$ e I_o apresentados na Figura 5.4 a), é possível calcular as potências na saída das baterias e da carga. A potência das baterias é dada pela Equação 5.1 e a potência na carga pela equação 5.2.

$$P_{bat} = V_{bat}I_{bat} = 215,30 * 901,20\text{m} = 194,03\text{W} \quad (5.1)$$

$$P_o = V_oI_o = 398,10 * 904,70\text{m} = 360,16\text{W} \quad (5.2)$$

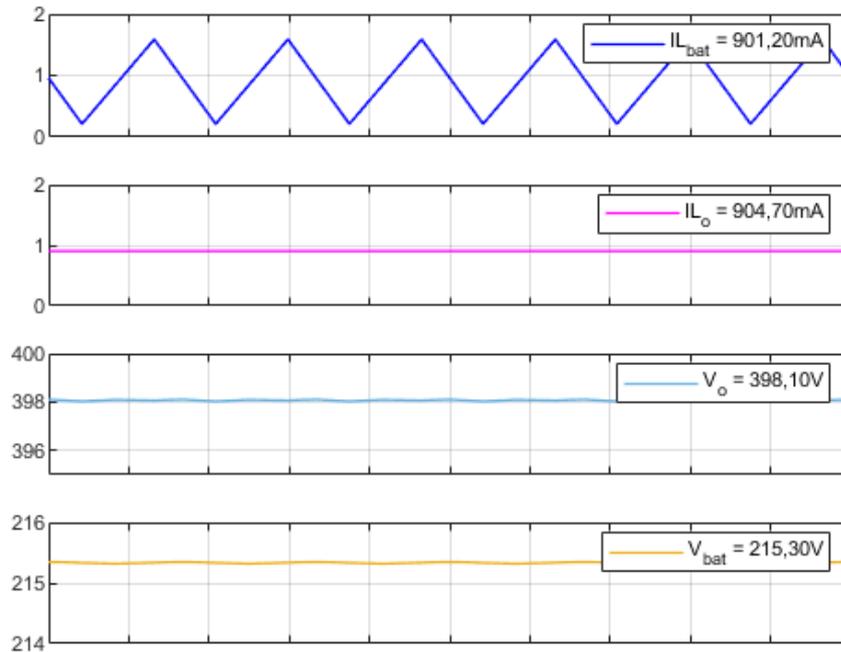
Substituindo os valores das tensões e correntes nas Equações 5.1 e 5.2, tem-se P_{bat} igual a $194,03\text{W}$ e P_o igual a $360,16\text{W}$. Com o valor da tensão de entrada V_s e corrente I_{L_s} apresentados nas Figuras 5.2 a) e 5.3 a), respectivamente, é possível calcular a potência na entrada (P_s). De acordo com a equação 5.3, a potência P_s é igual a $555,00\text{W}$.

$$P_s = V_sI_s = 300,00 * 1,85 = 555,00\text{W} \quad (5.3)$$

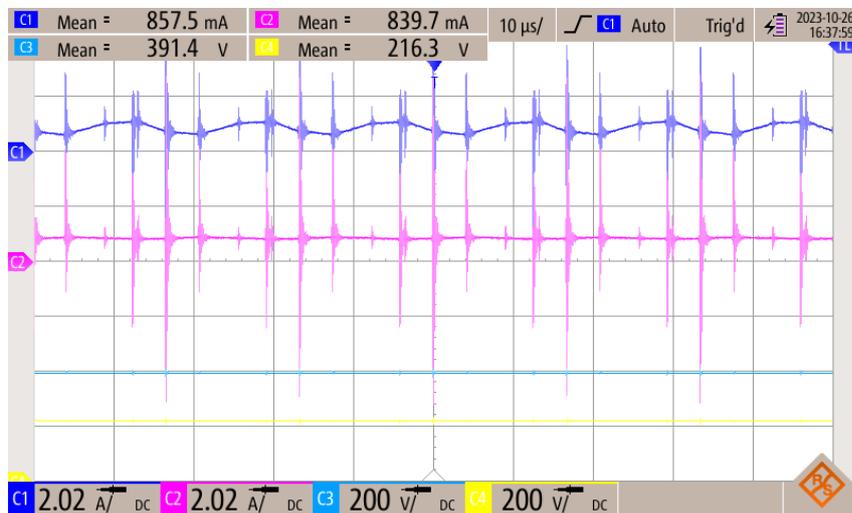
O rendimento do sistema é dado pela razão entre a potência de saída pela potência de entrada, conforme equação 5.4.

$$\eta = \frac{P_o + P_{bat}}{P_s} \quad (5.4)$$

Figura 5.4 – Formas de onda das correntes $I_{L_{bat}}$ e I_o e das tensões V_o e V_{bat} do conversor VR-BESS operando no modo 1.



(a) Simulação no *Matlab/Simulink*.



(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Substituindo os valores das potências calculadas neste modo de operação na equação 5.4, tem-se um rendimento de 99,85% para a simulação do conversor no modo 1.

Na prática, é medido pela fonte de energia um valor de P_s e I_s , que são 586W e 1,96A, respectivamente. Substituindo nas equações 5.1 e 5.2 os valores de correntes e tensões apresentados na Figura 5.4 b), tem-se a potência nas baterias (P_{bat}) e na carga (P_o), sendo P_{bat} igual a

185,48W e P_o igual a 328,66W. Substituindo os valores das potências na Equação 5.4, calcula-se um rendimento de 87,73% para o conversor VR-BESS no modo 1.

A Tabela 5.2 apresenta os valores de *duty cycle* utilizados nas chaves, carregamento da bateria na simulação, tensões e correntes medidas e potências do sistema para a simulação e para o ensaio do protótipo.

Tabela 5.2 – Características do sistema no Modo 1.

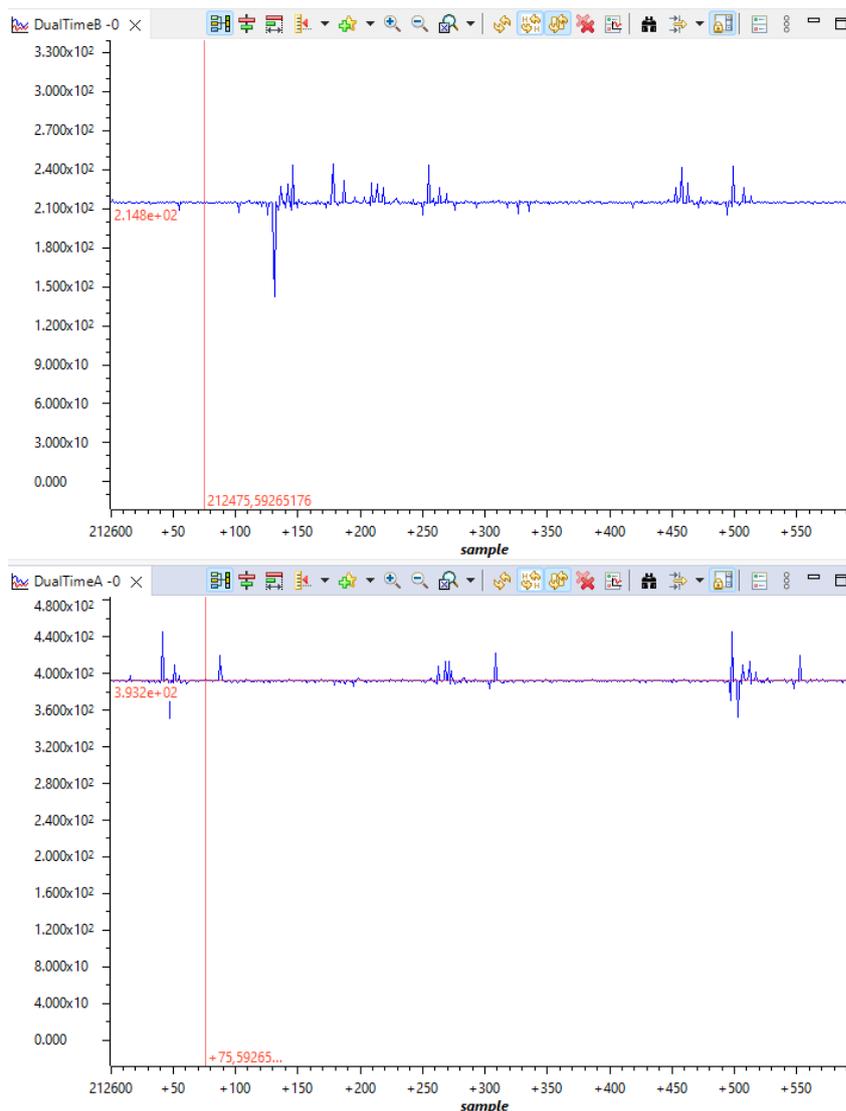
Variáveis	Valores Simulação	Valores Ensaio
Razão cíclica S_1	0,79	0,81
Razão cíclica S_2	0,25	0,25
Carregamento da bateria	100%	-
V_s	300,00V	301,80V
V_{bat}	215,30V	216,30V
V_o	398,10V	391,40V
I_{L_s}	1,85A	1,96A
$I_{L_{bat}}$	901,20 mA	857,50mA
I_o	904,70mA	839,70mA
P_s	555,00W	586,00W
P_{bat}	194,03W	185,48W
P_o	360,16W	328,66W
η	99,85%	87,73%

Fonte: Da Autora (2023).

Por fim, são medidos os valores das tensões V_{bat} e V_o , bem como as correntes I_{L_s} , $I_{L_{bat}}$ e I_o , utilizando o condicionamento e DSP. A Figura 5.5 mostra os valores médios medidos das tensões, sendo V_{bat} igual a 214,80V e V_o igual a 393,20V.

A Figura 5.6 mostra os valores das correntes, onde I_{L_s} é representado no gráfico *Single Time* e tem valor de 1,81A. $I_{L_{bat}}$ é representado no gráfico *DualTimeB* e tem valor de 845,10mA, e I_o é mostrado no gráfico *DualTimeA* com valor de 847,90mA.

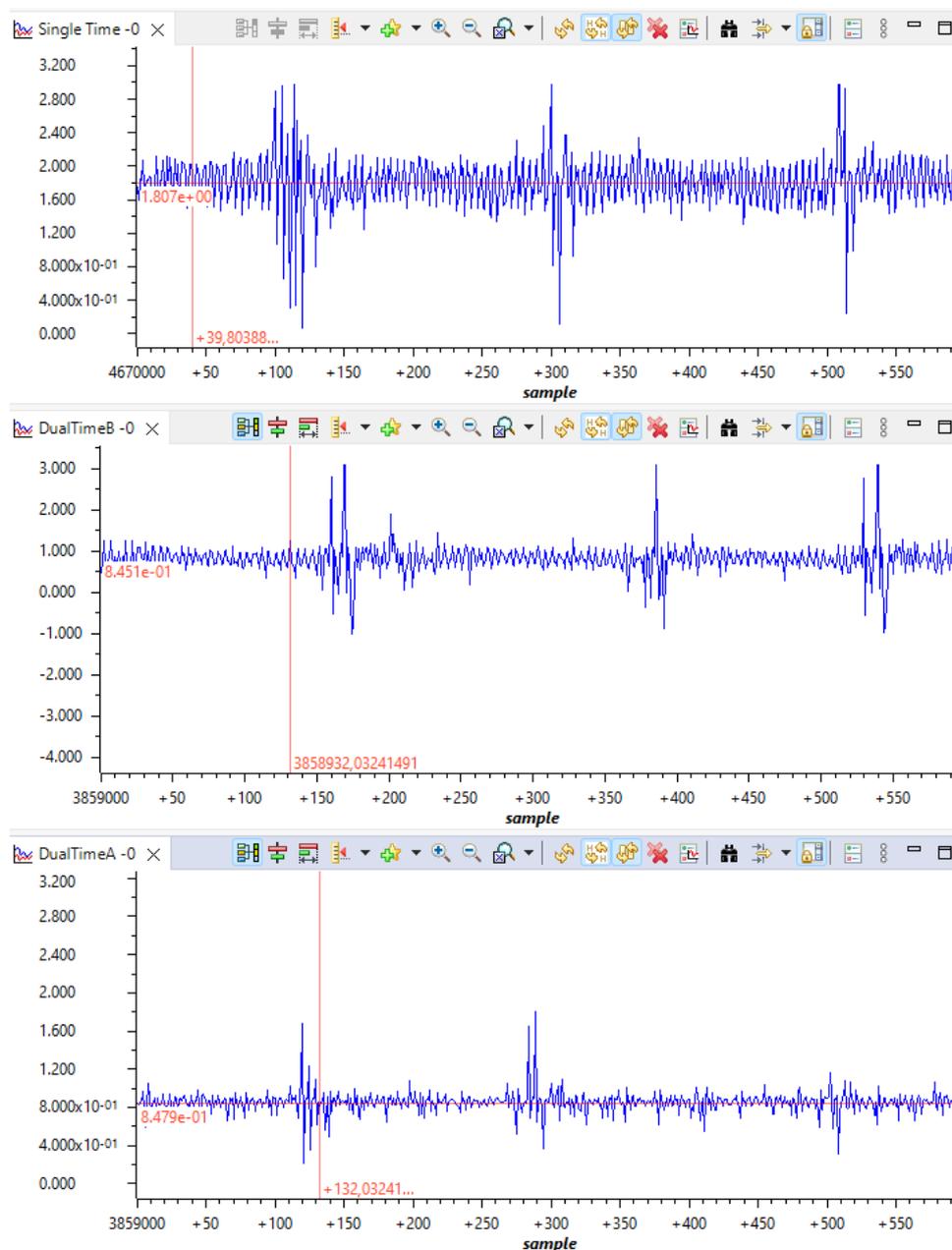
Figura 5.5 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 1.



Fonte: Da Autora (2023).

Conforme pode ser observado, existe uma diferença nos valores medidos pelo condicionamento e enviados ao DSP com os valores medidos pelo osciloscópio e fonte de alimentação. Essa diferença é justificada pelos erros de medição dos sensores, condicionamento, DSP e dos equipamentos de medições utilizados. A diferença ocorre também, principalmente, devido a corrente da bateria variar de acordo com que a mesma é carregada, impactando diretamente no valor da corrente entregue pela fonte de energia. Ou seja, se a corrente nas baterias diminui, a corrente da fonte também o faz. As variações de corrente também causam pequenas alterações às tensões dos sistema, como pode ser observado nos valores medidos das Figuras 5.2 b) e 5.4 b).

Figura 5.6 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 1.



Fonte: Da Autora (2023).

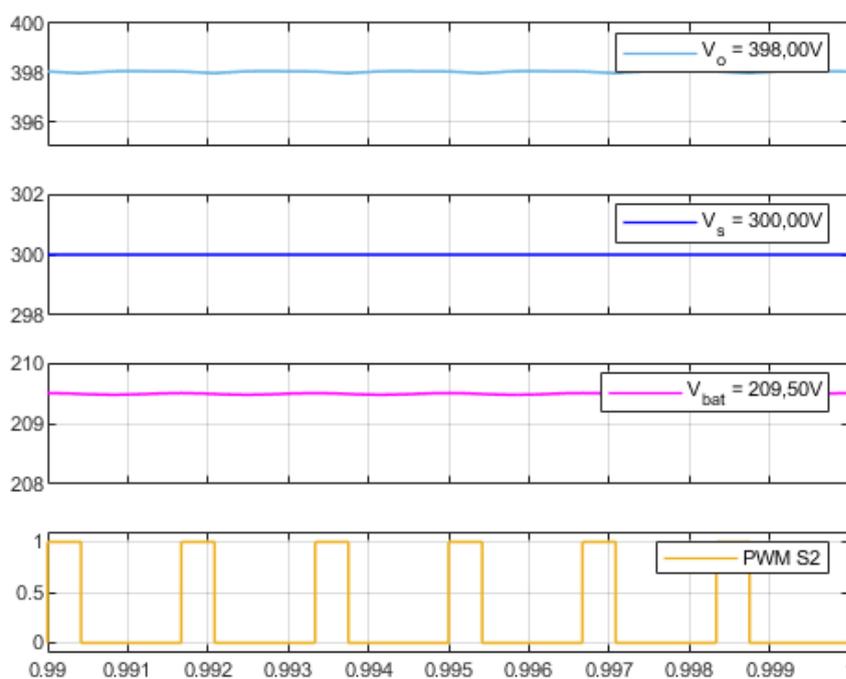
5.2 Resultados de Simulação e Ensaio do Protótipo para o Modo 2

O Modo 2 ocorre quando as baterias estão carregadas e toda a energia da fonte de entrada (V_s) vai para a carga. Para este modo considera-se a tensão de flutuação de 216 V, de acordo com as especificações das baterias. Para este valor de tensão, de acordo com a equação 3.2, o valor do *duty cycle* da chave S_1 é de 0,79 e para S_2 o valor continua o mesmo (0,25) calculado no item 3.1.1. Neste modo de operação, é necessário o ajuste fino do *duty cycle* durante o ensaio

prático e simulação de forma a ajustar os níveis das correntes. O valor do *duty cycle* variou de 0,76 até 0,79 no ensaio prático, e de 0,775% na simulação.

Na Figura 5.7 são apresentadas as formas de onda das tensões V_s (em azul escuro), V_{bat} (em rosa) e V_o (em azul claro), juntamente com o sinal PWM da chave S_2 (em amarelo).

Figura 5.7 – Formas de onda das tensões V_o , V_s e V_{bat} e chaveamento da chave S_2 do conversor VR-BESS operando no modo 2.



(a) Simulação no *Matlab/Simulink*.



(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

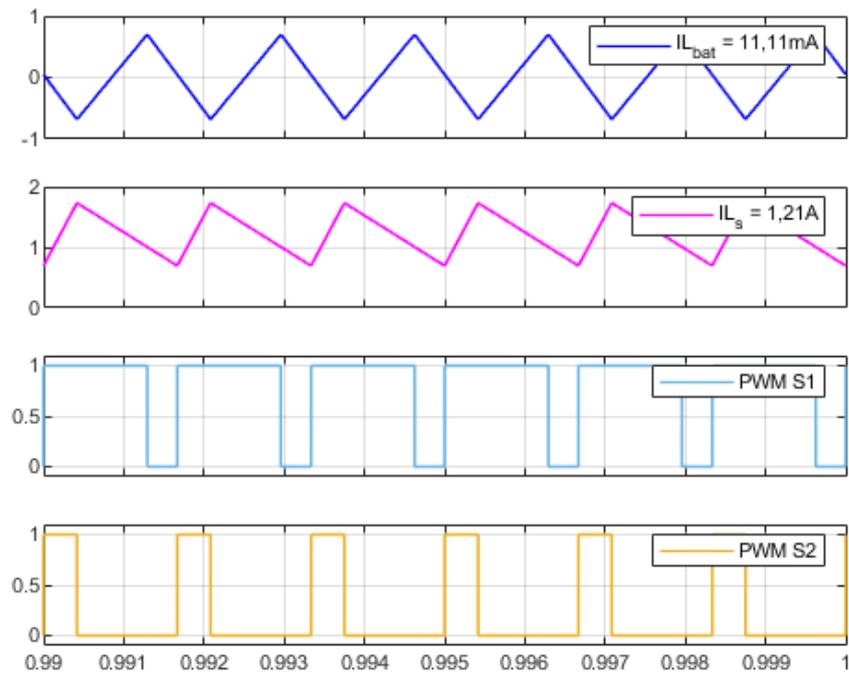
A Figura 5.7 a) ilustra os resultados simulados utilizando o software *Matlab/Simulink*, sendo eles: $V_o=398,00\text{V}$, $V_s=300,00\text{V}$, $V_{bat}=209,50\text{V}$ e S_1 com *duty cycle* de 0,775. Já a Figura 5.7 b) exibe as leituras obtidas com o osciloscópio durante o ensaio prático do VR-BESS. Os valores medidos são: $V_o=398,70\text{V}$, $V_s=302,10\text{V}$, $V_{bat}=216,10\text{V}$ e S_1 com *duty cycle* de 0,79.

Na Figura 5.8 são mostradas as formas de onda das correntes nos indutores $I_{L_{bat}}$ (azul escuro) e I_{L_s} (rosa) e, também, o *duty cycle* das chaves S_1 (azul claro) e S_2 (amarelo). A Figura 5.8 a) apresenta os valores simulados no software *Matlab/Simulink*, onde $I_{L_s}=1,21\text{A}$, $I_{L_{bat}}=11,11\text{mA}$, S_1 com *duty cycle* de 0,775 e S_2 com 0,25. A Figura 5.8 b) apresenta os valores medidos no ensaio do protótipo, sendo eles: $I_{L_s}=1,25\text{A}$, $I_{L_{bat}}=-38,06\text{mA}$, S_1 com *duty cycle* de 0,79 e S_2 com 0,25.

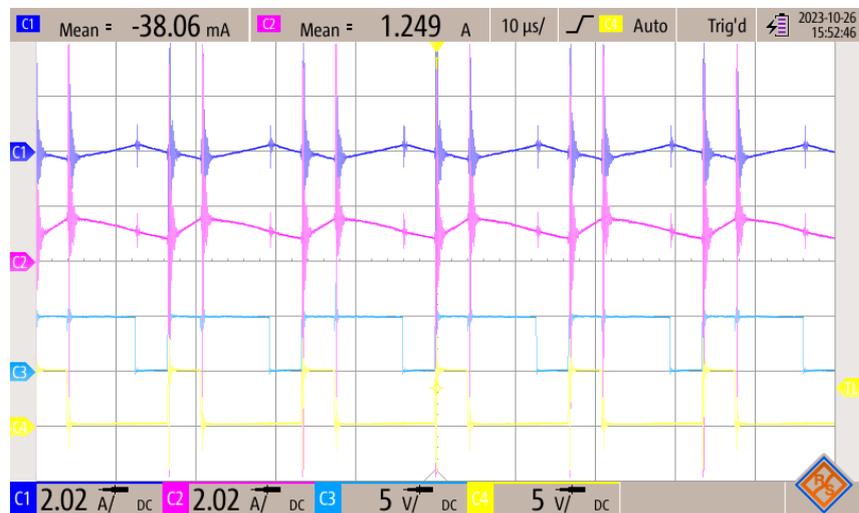
O modo de operação 2 é semelhante ao Modo 1 e as correntes nos indutores se comportam de forma similar. Porém, a corrente média no indutor $I_{L_{bat}}$ é praticamente zero. Analisando as formas de ondas da Figura 5.8, é possível observar que no início do chaveamento, quando as duas chaves estão conduzindo, a corrente $I_{L_{bat}}$ decresce e a corrente no indutor I_{L_s} cresce. Quando a chave S_2 é aberta, a corrente $I_{L_{bat}}$ começa a crescer até o momento em que a chave S_1 , também, é aberta. Neste período de tempo a corrente que era negativa passa a ser positiva. Quando S_1 é aberta, a corrente $I_{L_{bat}}$ começa a decrescer novamente. Já I_{L_s} começa a decrescer quando a chave S_2 é aberta e continua decrescendo até o início do próximo chaveamento.

A Figura 5.9 exibe as formas de onda das correntes I_{L_s} (azul escuro) e I_o (rosa), bem como as tensões V_o (azul claro) e V_s (amarelo). Na Figura 5.9 a) são apresentados os valores obtidos por meio de simulação, sendo: $I_{L_s}=1,21\text{A}$, $I_o=904,60\text{mA}$, $V_o=398,00\text{V}$ e $V_s=300,00\text{V}$. A Figura 5.9 b) mostra as medições realizadas com um osciloscópio durante o ensaio do VR-BESS. Os valores medidos são: $I_{L_s}=1,27\text{A}$, $I_o=846,80\text{mA}$, $V_o=392,30\text{V}$ e $V_s=298,10\text{V}$. É possível observar uma pequena variação no valor medido das tensões e de I_{L_s} da Figura 5.9 b) com a Figura 5.7 b) e 5.8 b). Essa diferença é justificada pela variação da medição do osciloscópio.

Figura 5.8 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 2.



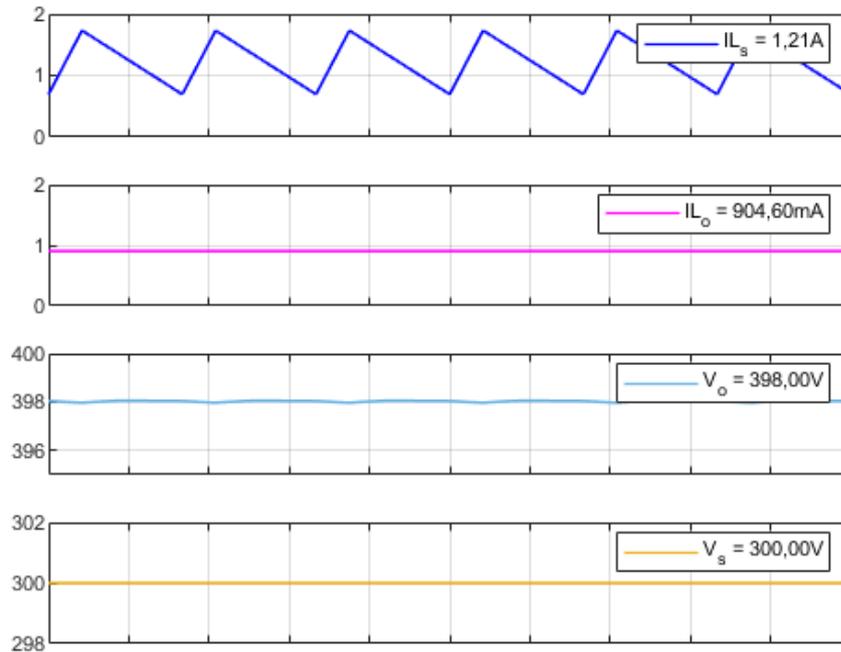
(a) Simulação no *Matlab/Simulink*.



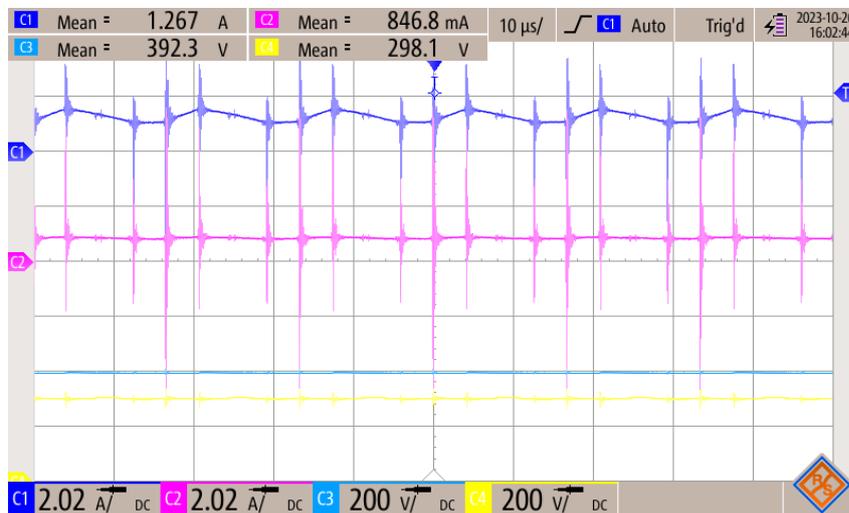
(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Figura 5.9 – Formas de onda das correntes I_{L_s} e I_o e das tensões V_o e V_s do conversor VR-BESS operando no modo 2.



(a) Simulação no *Matlab/Simulink*.



(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Com os valores de tensões V_s e V_o e correntes I_{L_s} e I_o apresentados na Figura 5.9 a), é possível calcular a potência de entrada da fonte de energia (P_s) e a potência de saída da carga (P_o), de acordo com as Equações 5.5 e 5.6.

$$P_s = V_s I_s = 300,00 * 1,21 = 363,00W \quad (5.5)$$

$$P_o = V_o I_o = 398,00 * 904,60m = 360,03W \quad (5.6)$$

Com os valores medidos de V_{bat} e I_{Lbat} das Figuras 5.10 a) e 5.11 a), respectivamente, é calculado o valor de P_{bat} (EQUAÇÃO 5.7).

$$P_{bat} = V_{bat} I_{bat} = 209,50 * 11,11m = 2,33W \quad (5.7)$$

Substituindo os valores das tensões e correntes nas Equações 5.5 e 5.6, tem-se P_s igual a 363,00W, e P_o igual a 360,03W. Teoricamente, para esse modo de operação, as baterias não recebem e nem entregam potência para no sistema. Como não é possível desconectar as baterias do sistema, as chaves S_1 e S_2 são manipuladas de forma que a corrente média nas baterias seja aproximadamente zero. Na simulação deste modo, a corrente nas baterias são de 11,11mA e sua tensão é de 209,50V, resultando em uma potência (P_{bat}) igual a 2,03W. O rendimento do sistema neste modo de operação é dado pela equação 5.8.

$$\eta = \frac{P_o + P_{bat}}{P_s} \quad (5.8)$$

Substituindo os valores das potências P_o e P_s na equação 5.8, tem-se um rendimento de 99,82% para a simulação do conversor no modo 2.

Com os valores de correntes e tensões apresentados na Figuras 5.9 b), 5.10 b) e 5.11 b) do ensaio prático, utilizando as equações 5.5, 5.6 e 5.7, calcula-se a potência de entrada (P_s), a potência na carga (P_o) e a potencia nas baterias (P_{bat}), sendo P_s igual a 377,69W, P_o igual a 332,20W e P_{bat} igual a -8,21W. Substituindo esses valores das potências na equação 5.8, calcula-se um rendimento de 86,08% para o conversor VR-BESS no modo 2.

A Tabela 5.3 apresenta os valores de *duty cycle* utilizados nas chaves, carregamento da bateria na simulação, tensões e correntes medidas e potências do sistema para a simulação e para o ensaio do protótipo.

Finalmente, são medidos os valores das tensões V_{bat} e V_o e das correntes I_{Ls} , I_{Lbat} e I_o usando o condicionamento e DSP. Na Figura 5.10 são apresentados os valores médios medidos das tensões, sendo V_{bat} igual a 208,80V e V_o igual a 393,00V.

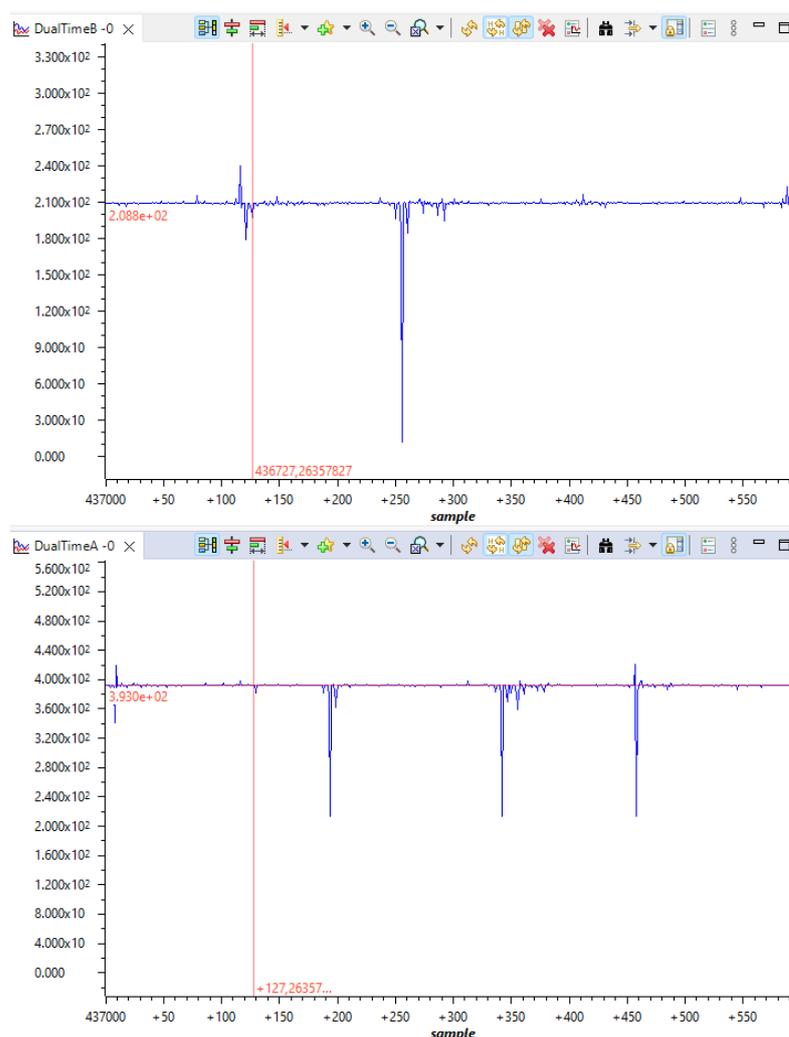
Da mesma forma que no Modo 1, existe uma diferença nos valores medidos pelos condicionamento e enviados ao DSP com os valores medidos pelo osciloscópio e fonte de alimentação devido aos erros de medição associados aos equipamentos de medidas.

Tabela 5.3 – Características do sistema no Modo 2.

Variáveis	Valores Simulação	Valores Ensaio
Razão cíclica S_1	0,775	0,79
Razão cíclica S_2	0,25	0,25
Carregamento da bateria	100%	-
V_s	300,00V	298,10V
V_{bat}	209,50V	216,10V
V_o	398,00V	392,30V
I_{L_s}	1,21A	1,27A
$I_{L_{bat}}$	11,11mA	-38,06mA
I_o	904,60mA	846,80mA
P_s	363,00W	377,69W
P_{bat}	2,33W	-8,21W
P_o	360,03 W	332,20W
η	99,82%	86,08%

Fonte: Da Autora (2023).

Figura 5.10 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 2.



Fonte: Da Autora (2023).

A Figura 5.11 mostra os valores das correntes onde I_{L_s} é representado no gráfico *Single Time* e tem valor de 1,20A. $I_{L_{bat}}$ é representado no gráfico *DualTimeB* e tem valor de -24,37mA. Já I_o é mostrado no gráfico *DualTimeA* com valor de 847,90mA.

Figura 5.11 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 2.



Fonte: Da Autora (2023).

5.3 Resultados de Simulação e Ensaio do Protótipo para o Modo 3

O Modo 3 ocorre quando as baterias e a fonte de entrada fornecem energia para a carga. Considerando a tensão de cada bateria como 12,5V, valor de tensão medido quando as mesmas estavam em circuito aberto (sem carga), obtém-se o valor de *duty cycle* da chave S_2 igual a 0,50 ao substituir os valores das tensões na Equação 3.4. Para este modo de operação, busca-se ajustar o *duty cycle* da chave S_2 de forma que as duas entradas contribuam da forma mais igual possível. Na prática, trabalhando em malha aberta, é mais difícil encontrar o ponto em que a fonte e as baterias irão entregar a mesma potência, visto que esse ponto se altera conforme o

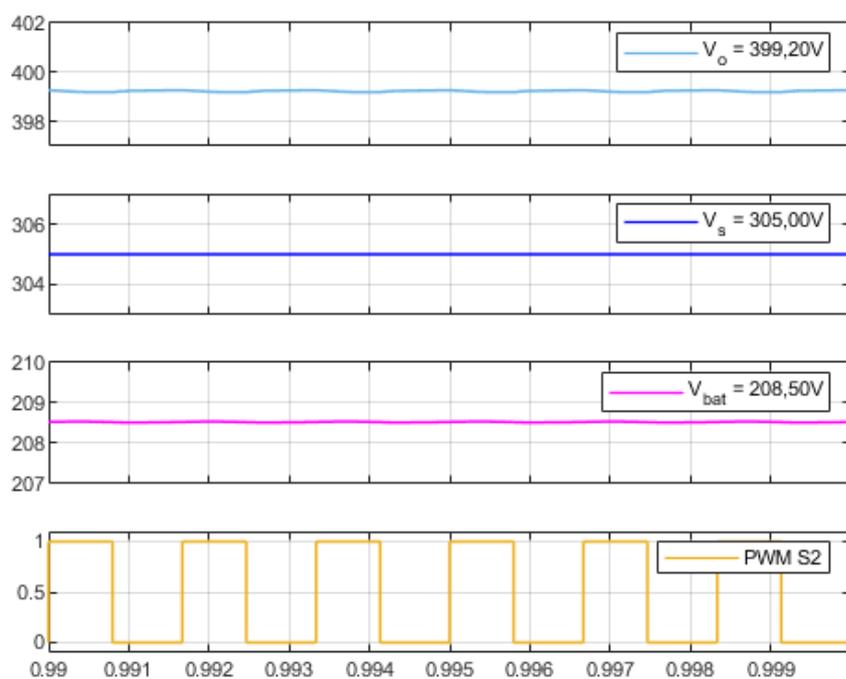
estado de carga das baterias muda. Sendo assim, para o ensaio prático, é utilizado um valor de 0,49 para a chave S_2 , e para S_1 é mantido o valor de 0,25, calculado na Equação 3.3. Já para a simulação, é utilizado o valor de *duty cycle* igual a 0,478 para a chave S_2 , e para S_1 o valor usado é de 0,237.

A Figura 5.12 apresenta as formas de onda das tensões V_s (azul escuro), V_{bat} (rosa) e V_o (azul claro), e o sinal PWM da chave S_2 (amarelo). A Figura 5.12 a) apresenta os valores simulados utilizando o *Matlab/Simulink*. Os valores medidos na simulação são: $V_o=399,20V$, $V_s=305,00V$, $V_{bat}=208,50V$ e $D_2=0,478$. A Figura 5.12 b) apresenta os valores medidos com o osciloscópio durante o teste prático, sendo eles: $V_o=400,50V$, $V_s=302,00V$, $V_{bat}=204,90V$ e $D_2=0,49$.

As formas de onda das correntes nos indutores e do PWM nas chaves podem ser vistas na Figura 5.13, onde $I_{L_{bat}}$ é representado em azul escuro, I_{L_s} em rosa, sinal PWM da chave S_1 em azul claro e da chave S_2 em amarelo. A Figura 5.13 a) apresenta os valores simulados no *software Matlab/Simulink*, sendo eles: $I_{L_s}=496,70A$, $I_{L_{bat}}=-1,02mA$, S_1 com *duty cycle* de 0,237 e S_2 com 0,478. A Figura 5.13 b) apresenta os valores medidos no ensaio do protótipo, sendo eles: $I_{L_s}=513,40A$, $I_{L_{bat}}=-1,13mA$, S_1 com *duty cycle* de 0,24 e S_2 com 0,49.

Na Figura 5.13 o valor da corrente $I_{L_{bat}}$ é negativo, o que indica que a corrente está fluindo no sentido contrário à medição. Em outras palavras, as baterias estão entregando corrente para a carga em vez de receber corrente da fonte. Dessa forma, é possível observar que, no início do chaveamento, quando ambas as chaves estão conduzindo, a corrente $I_{L_{bat}}$ cresce negativamente e continua crescendo mesmo depois que a chave S_1 é aberta. $I_{L_{bat}}$ começa a diminuir somente quando a chave S_2 é aberta e começa a crescer novamente somente no início do próximo período. A corrente no indutor I_{L_s} cresce positivamente no início do chaveamento, mas quando S_1 é aberta ela diminui e só volta a crescer no início do próximo ciclo.

Figura 5.12 – Formas de onda das tensões V_o , V_s e V_{bat} e chaveamento da chave S_2 do conversor VR-BESS operando no modo 3.



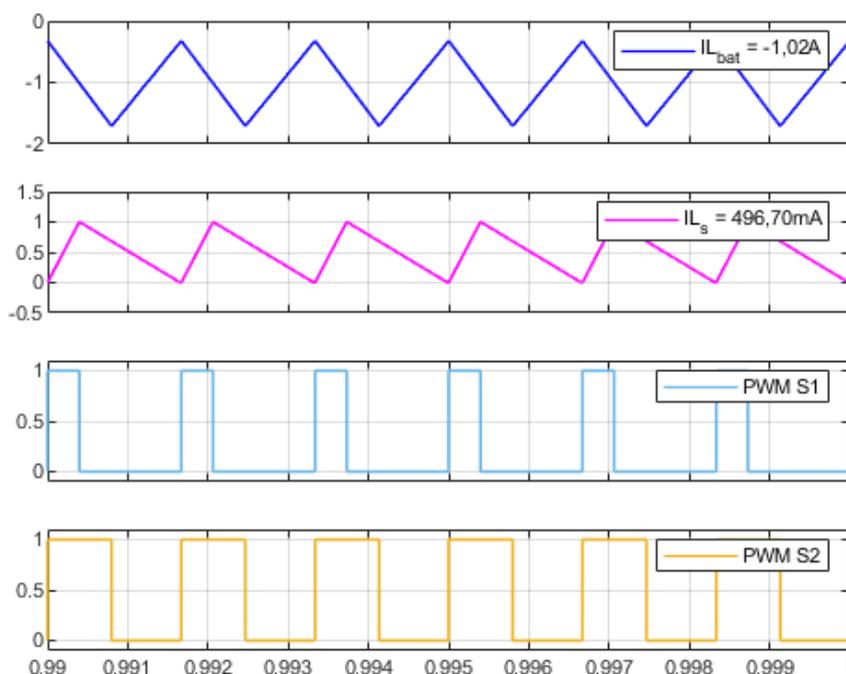
(a) Simulação no *Matlab/Simulink*.



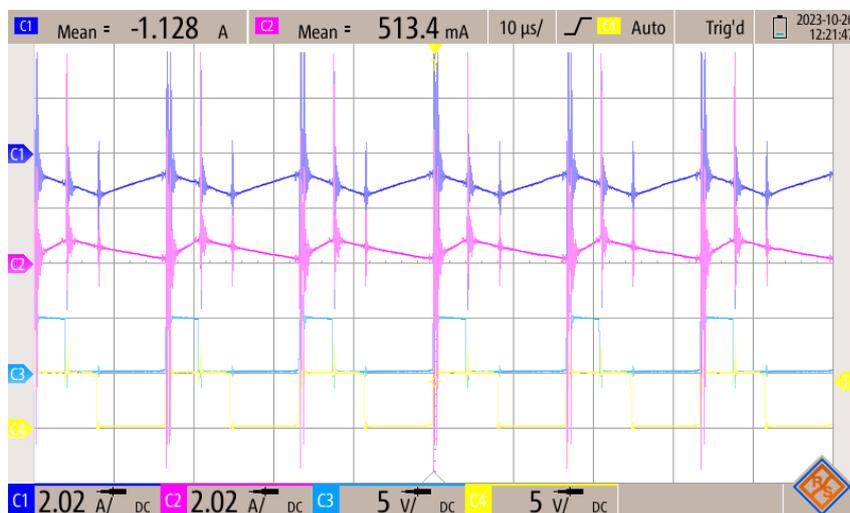
(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Figura 5.13 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 3.



(a) Simulação no *Matlab/Simulink*.



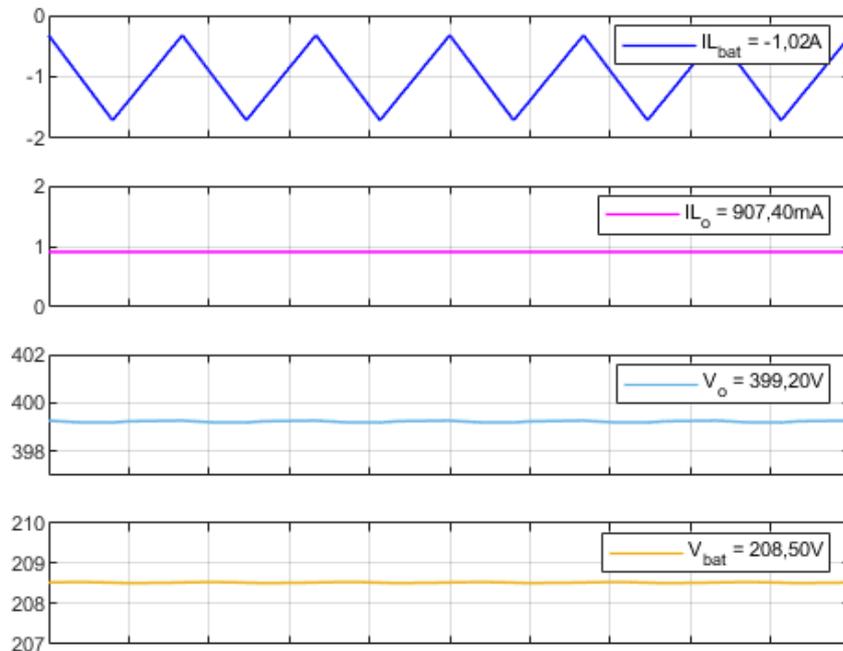
(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

A Figura 5.14 apresenta os valores das correntes $I_{L_{bat}}$ (azul escuro) e I_o (rosa), e das tensões V_o (azul claro) e V_{bat} (amarelo). A Figura 5.14 a) apresenta os valores medidos na simulação, sendo eles: $I_{L_{bat}}=-1,02\text{A}$, $I_o=907,40\text{mA}$, $V_o=399,20\text{V}$ e $V_{bat}=208,50\text{V}$. Já a Figura 5.14 b) apresenta os valores medidos com o osciloscópio no teste do conversor VR-BESS. Os valores medidos são: $I_{L_{bat}}=-923,2\text{mA}$, $I_o=844,10\text{mA}$, $V_o=394,10\text{V}$ e $V_{bat}=204,50\text{V}$. É importante

destacar que o estado de carga da bateria na realização dos testes da Figura 5.14 b) é diferente nos testes das Figuras 5.12 b) e 5.13 b). Por isso, tem-se uma pequena diferença nos valores medidos entre as figuras para o mesmo modo de operação.

Figura 5.14 – Formas de onda das correntes $I_{L_{bat}}$ e I_o das tensões V_o e V_{bat} do conversor VR-BESS operando no modo 3.



(a) Simulação no *Matlab/Simulink*.



(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Com os valores de tensões V_{bat} e V_o , bem como as correntes $I_{L_{bat}}$ e I_o apresentados na Figura 5.14 a), é possível calcular as potências das baterias e da carga. A potência nas baterias é dada pela Equação 5.9 e na carga é dada pela Equação 5.10.

$$P_{bat} = V_{bat}I_{bat} = 208,50 * (-1,02) = -212,67W \quad (5.9)$$

$$P_o = V_oI_o = 399,20 * 907,40m = 362,23W \quad (5.10)$$

De acordo com as Equações 5.9 e 5.10, tem-se P_{bat} igual a -212,67W e P_o igual a 362,23W. Com o valor da tensão de entrada V_s e a corrente I_{L_s} , conforme mostrado nas Figuras 5.12 a) e 5.13 a), respectivamente, é possível calcular a potência na entrada (P_s). De acordo com a Equação 5.11, P_s é igual a 151,49W.

$$P_s = V_sI_s = 305,00 * 496,70m = 151,49W \quad (5.11)$$

Com base nesses valores de potência, calcula-se um rendimento de 99,47% para a simulação do conversor no modo 3, conforme Equação 5.12.

$$\eta = \frac{P_o}{P_s + P_{bat}} \quad (5.12)$$

Na prática, é medido pela fonte de energia um valor de P_s e I_s , igual a 197,00W e 660,00mA, respectivamente. Substituindo nas equações 5.9 e 5.10 os valores de correntes e tensões apresentados na Figura 5.14 b), calcula-se a potência nas baterias (P_{bat}) e na carga (P_o), sendo P_{bat} igual a 188,79W e P_o igual a 332,65W. Substituindo os valores das potências na equação 5.12, calcula-se um rendimento de 86,23% para o conversor VR-BESS no modo 3.

A Tabela 5.4 apresenta os valores de *duty cycle* utilizados nas chaves, carregamento da bateria na simulação, tensões e correntes medidas e potências do sistema para a simulação e para o ensaio do protótipo.

Finalmente, mede-se os valores das tensões V_{bat} e V_o , e as correntes I_{L_s} , $I_{L_{bat}}$ e I_o , utilizando o condicionamento e DSP. Na Figura 5.15 são apresentados os valores médios medidos das tensões, com V_{bat} a 198,40V e V_o a 392,60V.

Tabela 5.4 – Características do sistema no Modo 3.

Variáveis	Valores Simulação	Valores Ensaio
Razão cíclica S_1	0,237	0,25
Razão cíclica S_2	0,478	0,49
Carregamento da bateria	100%	-
V_s	305,00V	302,00V
V_{bat}	208,50V	204,50V
V_o	399,20V	394,10V
I_{L_s}	496,70mA	660,00mA
$I_{L_{bat}}$	-1,02A	-923,20mA
I_o	907,40mA	844,10mA
P_s	151,49W	197,00W
P_{bat}	212,67W	188,79W
P_o	362,23W	332,65W
η	99,47%	86,23%

Fonte: Da Autora (2023).

Figura 5.15 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 3.



Fonte: Da Autora (2023).

A Figura 5.16 exibe os valores das correntes, sendo I_{L_s} representado no gráfico *Single Time* com um valor de 561,40mA, $I_{L_{bat}}$ no gráfico *DualTimeB* com um valor de 1,00A, enquanto I_o é apresentado no gráfico *DualTimeA* com um valor de 861,90mA.

Figura 5.16 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 3.



Fonte: Da Autora (2023).

Da mesma forma que nos outros modos de operação 1 e 2, para este modo também existe uma diferença nos valores medidos pelo condicionamento e enviados ao DSP com os valores medidos pelo osciloscópio e fonte de alimentação. A diferença mencionada pode ser justificada pelos erros de medição dos sensores, do condicionamento, do DSP e dos equipamentos de

medição utilizados. Além disso, essa variação se deve, em grande parte, à corrente da bateria, que varia de acordo com seu estado de carregamento, afetando o valor da corrente fornecida pela fonte de energia. Essas flutuações também têm um impacto ligeiro nas tensões do sistema, como pode ser observado nos valores medidos nas Figuras 5.12 b) e 5.14 b).

5.4 Resultados de Simulação e Ensaio do Protótipo para o Modo 4

Neste modo de operação, a fonte de energia V_s é 0V e somente as baterias alimentam as cargas. Então, para esse modo, tem-se somente a chave S_2 operando. A chave S_1 fica aberta o tempo todo, ou seja, o *duty cycle* dessa chave é 0. Para este modo, da mesma forma que no modo 3, é considerado o valor da tensão das baterias como 12,5V. Logo, de acordo com a equação 3.5, tem-se o valor de 0,50 de *duty cycle* para a chave S_2 . Na prática, não é necessário nenhum ajuste neste modo de operação, ou seja, é utilizado o valor de 0,50 para D_2 . Para a simulação é utilizado um valor de 0,48 de *duty cycle* para a chave S_2 .

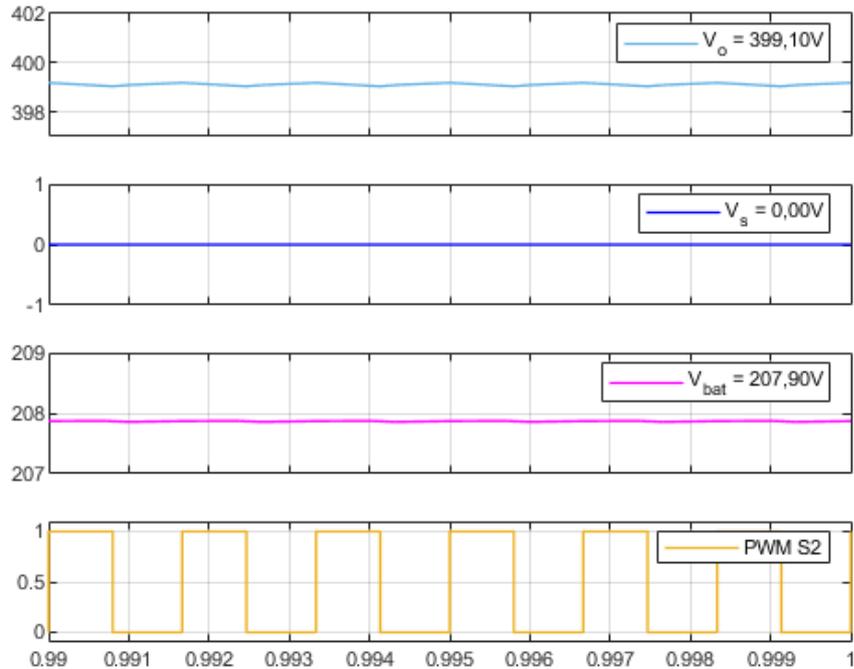
A Figura 5.17 apresenta as formas de onda das tensões V_s (azul escuro), V_{bat} (rosa) e V_o (azul claro), e o sinal PWM da chave S_2 (amarelo). A Figura 5.17 a) mostra os resultados de simulação com valores medidos de: $V_o=399,10V$, $V_s=0,00V$, $V_{bat}=207,90V$ e $D_2=0,48$. A Figura 5.17 b) exhibe as leituras obtidas com o osciloscópio durante o teste prático do VR-BESS. Os valores medidos são: $V_o=402,20V$, $V_s=-2,14V$, $V_{bat}=203,10V$ e $D_2=0,50$.

Na Figura 5.18 são mostradas as formas de onda das correntes nos indutores $I_{L_{bat}}$ (azul escuro) e I_{L_s} (rosa) e, também, os sinais PWM das chaves S_1 (azul claro) e S_2 (amarelo). Apesar da chave S_1 não operar no modo 4, o sinal PWM dessa chave é apresentado de forma a ilustrar que a mesma está sempre aberta. A Figura 5.18 a) apresenta os valores simulados no *software Matlab/Simulink*, sendo eles: $I_{L_s}=0,00A$, $I_{L_{bat}}=-1,75A$, $D_1=0$ e $D_2=0,48$. A Figura 5.18 b) apresenta os valores medidos no ensaio do protótipo, sendo eles: $I_{L_s}=24,66\mu A$, $I_{L_{bat}}=-1,87A$, $D_1=0$ e $D_2=0,50$.

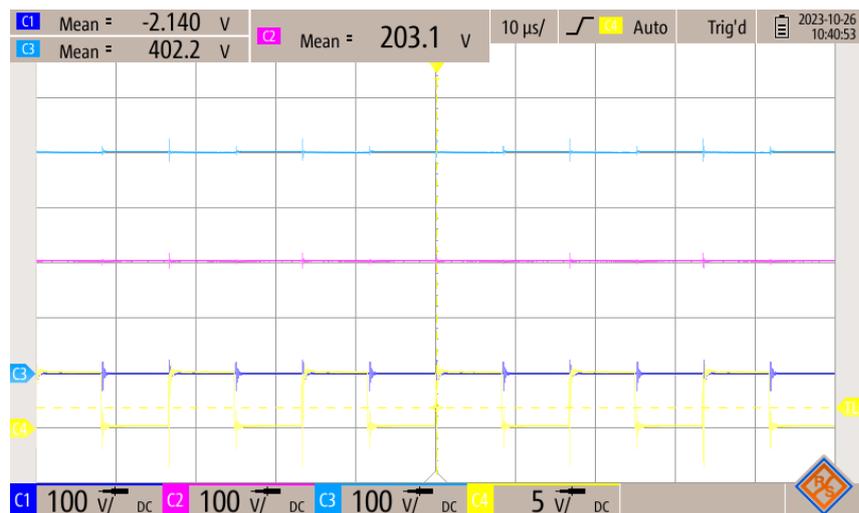
Analisando as formas de ondas da Figura 5.18, é possível observar que a corrente nas baterias está negativa. Isto é esperado, pois nesse modo de operação as baterias estão entregando energia para a carga. Visto que somente a chave S_2 está operando, o funcionamento do conversor nesse modo é mais simples, tendo somente duas etapas de operação: uma quando a chave está aberta e outra quando ela está fechada. Neste modo de operação, o VR-BESS está funcionando como um conversor *boost*. No início do chaveamento, quando a chave S_2 está conduzindo, a

corrente $I_{L_{bat}}$ cresce negativamente, e quando a chave é aberta, a corrente começa a diminuir até que a chave seja fechada novamente.

Figura 5.17 – Formas de onda das tensões V_o , V_s e V_{bat} e chaveamento da chave S_2 do conversor VR-BESS operando no modo 4.



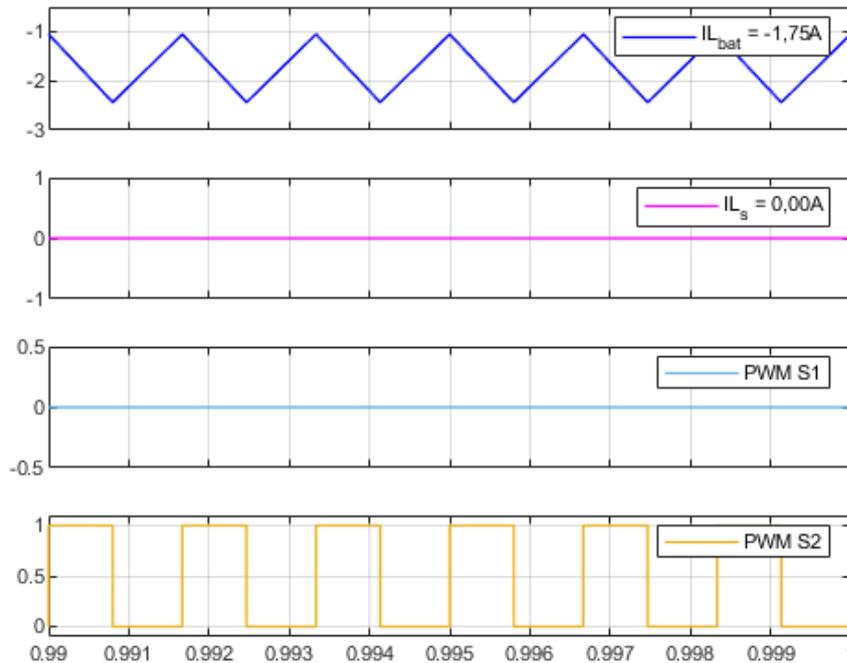
(a) Simulação no *Matlab/Simulink*.



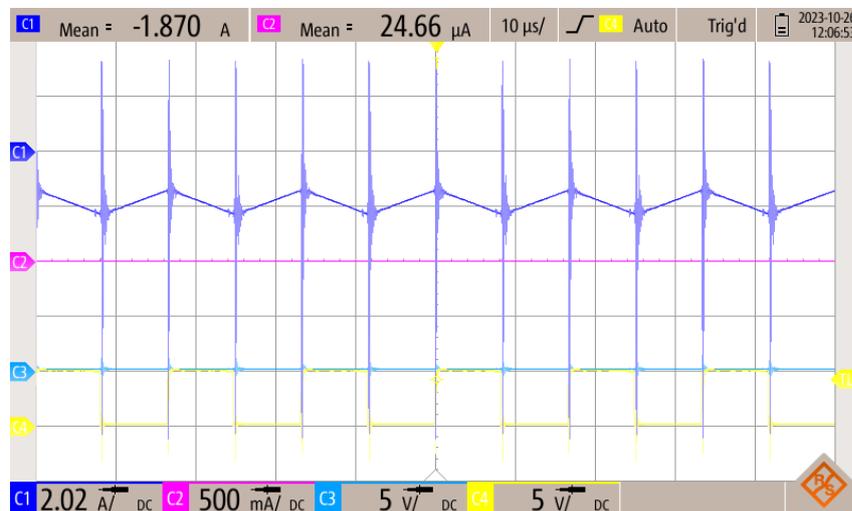
(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Figura 5.18 – Formas de onda das corrente $I_{L_{bat}}$ e I_{L_s} e chaveamento das chaves S_1 e S_2 do conversor VR-BESS operando no modo 4.



(a) Simulação no *Matlab/Simulink*.



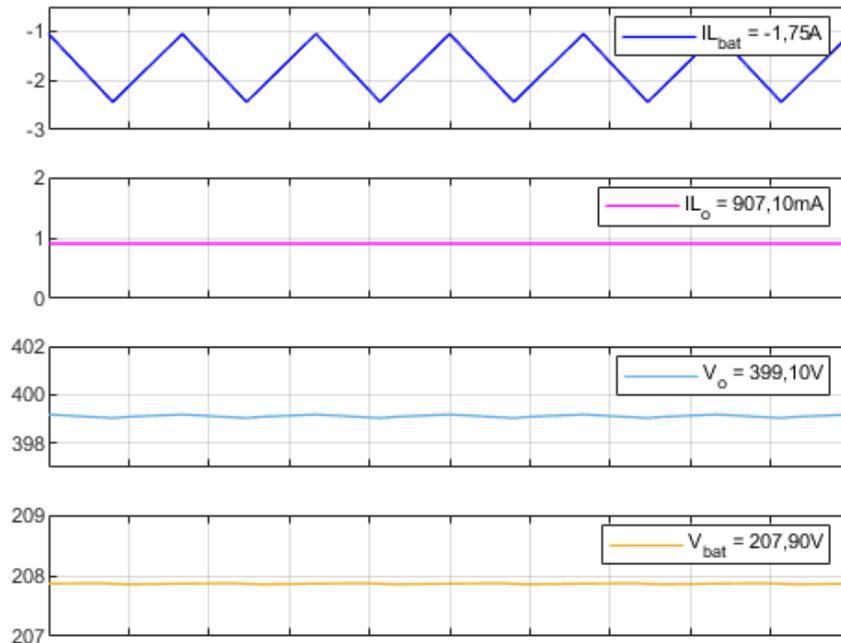
(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

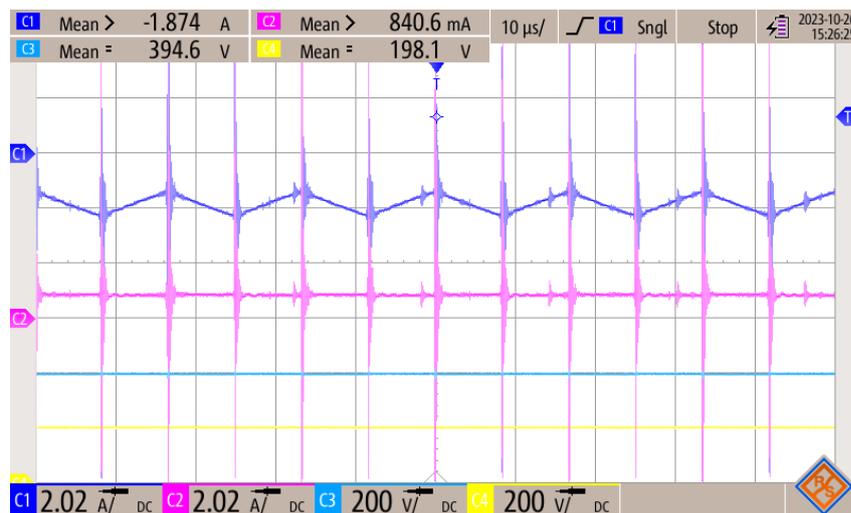
A Figura 5.19 exibe os dados referentes às correntes $I_{L_{bat}}$ (azul escuro) e I_o (rosa), bem como as tensões V_o (azul claro) e V_{bat} (amarelo). Na Figura 5.19 a), são apresentados os valores obtidos por meio de simulação. Os valores medidos na simulação são: $I_{L_{bat}}=-1,75\text{A}$, $I_o=907,10\text{mA}$, $V_o=399,10\text{V}$ e $V_{bat}=207,90\text{V}$. A Figura 5.19 b) mostra as medições realizadas

com um osciloscópio durante o ensaio do VR-BESS. Os valores práticos medidos são: $I_{L_{bat}} = -1,87\text{A}$, $I_o = 840,60\text{mA}$, $V_o = 394,60\text{V}$ e $V_{bat} = 198,10\text{V}$.

Figura 5.19 – Formas de onda das correntes $I_{L_{bat}}$ e I_o e das tensões V_o e V_{bat} e do conversor VR-BESS operando no modo 4.



(a) Simulação no *Matlab/Simulink*.



(b) Ensaio do protótipo.

Fonte: Da Autora (2023).

Com base nos valores de tensões V_{bat} e V_o , bem como nas correntes $I_{L_{bat}}$ apresentados na Figura 5.19 a), é possível calcular as potências das baterias e da carga. Substituindo esses valores nas equações 5.13 e 5.14, obtém-se P_{bat} igual a 363,83W e P_o igual a 362,02W. Nesse

modo de operação específico, a fonte de energia não fornece potência para a carga ou para a bateria, resultando em P_s igual a 0W.

$$P_{bat} = V_{bat}I_{bat} = 207,90 * (-1,75) = -363,83W \quad (5.13)$$

$$P_o = V_oI_o = 399,10 * 907,10m = 362,02W \quad (5.14)$$

Substituindo os valores calculados de potência na equação 5.15, é possível calcular um rendimento de 99,50% para a simulação do conversor no modo 4.

$$\eta = \frac{P_o}{P_{bat}} \quad (5.15)$$

Substituindo os valores de corrente e tensão apresentados na Figura 5.19 b) obtidos no ensaio prático nas equações 5.13 e 5.14, tem-se a potência das baterias (P_{bat}) igual a 370,45W e a potência na carga (P_o) igual a 331,70W. Com base nessas informações de potência, tem-se um rendimento de 89,54% para o conversor VR-BESS nesse modo de operação, conforme Equação 5.15.

A Tabela 5.5 apresenta os valores de *duty cycle* utilizados nas chaves, o carregamento da bateria na simulação, as tensões e correntes medidas, bem como as potências do sistema tanto para a simulação quanto para o ensaio do protótipo.

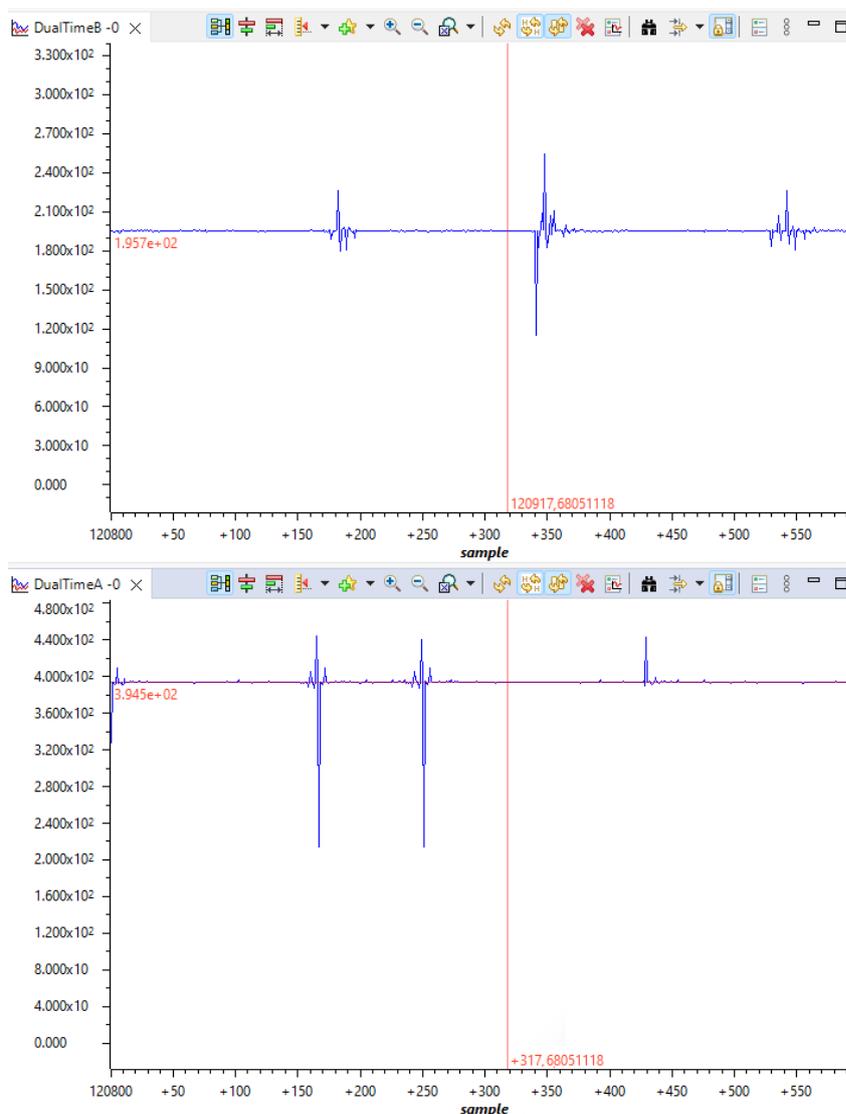
Tabela 5.5 – Características do sistema no Modo 4.

Variáveis	Valores Simulação	Valores Ensaio
Razão cíclica S_1	0,00	0,00
Razão cíclica S_2	0,48	0,50
Carregamento da bateria	100%	-
V_s	0,00V	-2,14V
V_{bat}	207,90V	198,10V
V_o	399,10V	394,60V
I_{L_s}	0,00A	24,66 μ A
$I_{L_{bat}}$	-1,75A	-1,87mA
I_o	907,10mA	840,60mA
P_s	0,00W	0,00W
P_{bat}	363,83W	370,45W
P_o	362,02W	331,70W
η	99,50%	89,54%

Fonte: Da Autora (2023).

Por fim, realiza-se a medição dos valores das tensões V_{bat} e V_o , bem como das correntes I_{L_s} , $I_{L_{bat}}$ e I_o , utilizando o condicionamento e DSP. A Figura 5.20 exibe os valores médios medidos das tensões com V_{bat} igual a 195,70V e V_o igual a 394,50V.

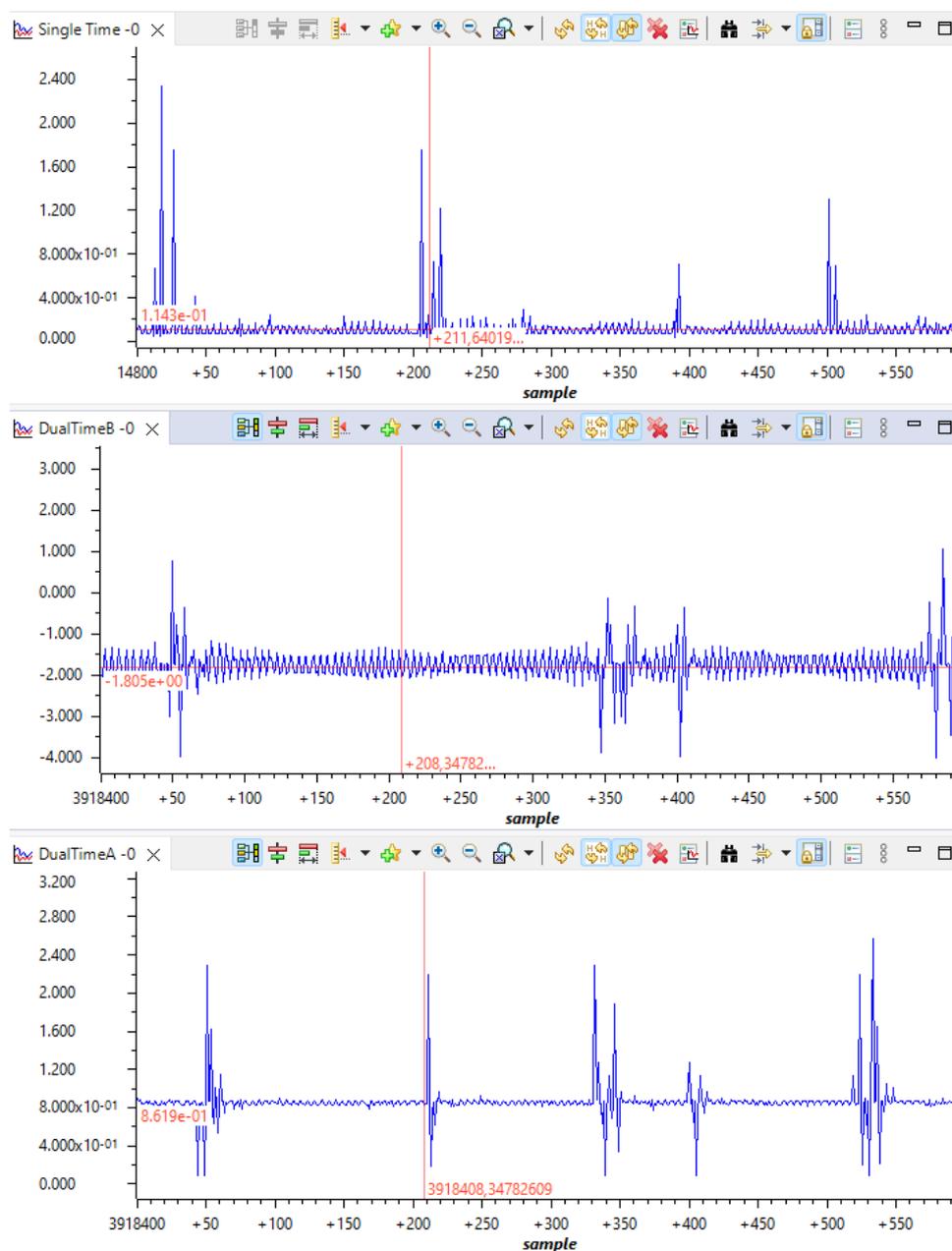
Figura 5.20 – Formas de onda das tensões V_{bat} e V_o do conversor VR-BESS operando no modo 4.



Fonte: Da Autora (2023).

Na Figura 5.21 são apresentados os valores das correntes, sendo que I_{L_s} é representado no gráfico *Single Time* com um valor de 114,30mA. Esse valor decorre do ganho calculado do sensor que é apresentado no capítulo 4.3, do erro de leitura associado a medição e, também, possível corrente reversa, visto que, neste modo de operação, o diodo D_4 está polarizado reversamente. $I_{L_{bat}}$ é representado no gráfico *DualTimeB* com um valor de -1,81A. Já I_o é mostrado no gráfico *DualTimeA* com um valor de 861,90mA.

Figura 5.21 – Formas de onda das correntes I_{L_s} , $I_{L_{bat}}$ e I_o do conversor VR-BESS operando no modo 4.



Fonte: Da Autora (2023).

Da mesma forma que nos modos de operação 1, 2 e 3 apresentados anteriormente, existe uma diferença nos valores medidos pelo condicionamento e enviadas ao DSP com os valores medidos pelo osciloscópio devido aos erros de medição associados aos equipamentos de medidas e estado de carga do banco de baterias.

6 CONCLUSÃO

Este trabalho teve como objetivo principal o desenvolvimento de um protótipo do conversor de três portas VR-BESS. Inicialmente, desenvolveu-se o projeto do módulo de potência, definindo as especificações do sistema e calculando as principais grandezas do circuito. Em seguida, projetou-se o módulo de controle, especificando os elementos necessários para o controle e funcionamento do sistema. Com base nesses projetos, desenvolveu-se a placa de circuito impresso e realizou-se sua montagem. Além disso, especificou-se as fontes de alimentação de todo o sistema, incluindo as baterias.

Para entender o funcionamento do VR-BESS, foi realizado a simulação do CTP no *software Matlab/Simulink* em malha aberta, sem a aplicação de qualquer método de controle. Essa simulação foi essencial para comparar e validar os resultados obtidos nos ensaios práticos realizados no protótipo, abrangendo os quatro modos de operação do sistema.

Durante os ensaios práticos, foi possível validar o funcionamento do conversor VR-BESS proposto por Pacheco (2003). Sua eficiência foi calculada para cada modo de operação do protótipo, obtendo 87,73%, 86,08%, 86,23%, e 89,54% para os modos 1, 2, 3 e 4, respectivamente. Observa-se que os modos de operação 2 e 4, que envolvem uma entrada e uma saída, apresentaram eficiência ligeiramente superior em comparação com os modos 1 e 3. No modo 2, as baterias estão carregadas, não absorvendo ou entregando potência ao sistema, enquanto no modo 4, a fonte não fornece energia ao sistema.

A eficiência média do protótipo do conversor VR-BESS é de 87,40%. Em comparação com os conversores apresentados no capítulo 2.1, observou-se que o VR-BESS apresentou uma eficiência menor. É importante destacar que vários fatores influenciaram na eficiência do conversor, incluindo a frequência de chaveamento e a potência do dispositivo. Além disso, as perdas associadas à resistência interna dos componentes utilizados impactaram na eficiência do sistema.

Além dos ruídos e oscilações do sistemas, uma das limitações encontradas durante o teste do protótipo está relacionada à resistência $R_{ds_{on}}$ dos MOSFETs escolhidos, resultando em aquecimento excessivo e danos nos componentes ao aumentar a corrente do sistema. Com isso, não foi possível realizar o ensaio prático para uma potência de 1200W na carga, conforme projetado inicialmente.

6.1 Trabalhos Futuros

Como sugestão para trabalhos futuros, recomenda-se a substituição dos MOSFETs por modelos de carreto de silício que apresentam uma resistência RDS significativamente mais baixa, melhorando assim a capacidade operacional do conversor em níveis mais elevados de potência. O que pode resultar, também, em uma eficiência maior do sistema.

Além disso, os ruídos presentes no protótipo do conversor VR-BESS podem ser melhorados em futuros trabalhos. Uma abordagem promissora para lidar com essa questão é otimizar o roteamento da PCB do circuito de potência, projetando trilhas de forma a minimizar interferências e maximizar a integridade do sinal. Isso pode envolver a disposição cuidadosa dos componentes e a utilização de técnicas de roteamento específicas para reduzir os ruídos entre trilhas.

Outras possíveis melhorias incluem a implementação do controle do conversor em malha fechada para operação nos quatro modos e o estudo dos transitórios na inicialização, aspectos não abordado neste trabalho. Essas sugestões visam aprimorar ainda mais o desempenho e a versatilidade do VR-BESS.

REFERÊNCIAS

- AL-SOEIDAT, M. et al. A compact three-port dc-dc converter for integrated pv-battery system. In: IEEE. **2018 IEEE International Power Electronics and Application Conference and Exposition (PEAC)**. [S.l.], 2018. p. 1–6.
- AL-SOEIDAT, M. R. et al. A reconfigurable three-port dc–dc converter for integrated pv-battery system. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, IEEE, v. 8, n. 4, p. 3423–3433, 2019.
- AL-SOEIDAT, M. R. et al. A reconfigurable three-port dc–dc converter for integrated pv-battery system. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, IEEE, v. 8, n. 4, p. 3423–3433, 2019.
- AN, L.; LU, D. D.-C. Design of a single-switch dc/dc converter for a pv-battery-powered pump system with pfm+ pwm control. **IEEE Transactions on Industrial Electronics**, IEEE, v. 62, n. 2, p. 910–921, 2014.
- AZEVEDO, L. G. S. Um olhar geopolítico sobre as fontes de energia que movem o mundo. Pontifícia Universidade Católica de Goiás, 2021.
- BHATTACHARJEE, A. K.; KUTKUT, N.; BATARSEH, I. Review of multiport converters for solar and energy storage integration. **IEEE Transactions on Power Electronics**, v. 34, n. 2, p. 1431–1445, 2019.
- BHATTACHARYA, S.; SAMANTA, S. A novel non-isolated three port dc-dc converter for photovoltaic applications. In: IEEE. **2020 IEEE International Conference on Power Electronics, Smart Grid and Renewable Energy (PESGRE2020)**. [S.l.], 2020. p. 1–6.
- BOYLESTAD, R. L.; NASCIMENTO, J. L. do. **Introdução à análise de circuitos**. [S.l.]: Pearson Educación, 2004.
- CHEN, Y. et al. A family of cost-efficient non-isolated single-inductor three-port converters for low power stand-alone renewable power applications. In: IEEE. **2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**. [S.l.], 2013. p. 1083–1088.
- DING, S. et al. Topology and control of a family of non-isolated three-port dc-dc converters with a bidirectional cell. In: IEEE. **2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**. [S.l.], 2013. p. 1089–1094.
- EPE, E. de P. E. **Plano Nacional de Energia 2050**. 2023. Acesso em: 17 de novembro de 2023. Disponível em: <<https://www.epe.gov.br/pt/publicacoes-dados-abertos/publicacoes/Plano-Nacional-de-Energia-2050>>.
- EPE, E. de P. E. **Relatório Final do Plano Nacional de Energia 2050**. 2023. Acesso em: 17 de novembro de 2023. Disponível em: <<https://www.epe.gov.br/sites-pt/publicacoes-dados-abertos/publicacoes/PublicacoesArquivos/publicacao-227/topico-563/Relatorio%20Final%20do%20PNE%202050.pdf>>.
- GAO, S. et al. Performance evaluation of a non-isolated three-port converter for pv-battery hybrid energy system. In: IEEE. **IECON 2018-44th Annual Conference of the IEEE Industrial Electronics Society**. [S.l.], 2018. p. 1394–1399.

- HAQUE, M. M.; WOLFS, P.; ALAHAKOON, S. Small signal modeling and control of isolated three port dc-dc converter for pv-battery system. In: IEEE. **2017 IEEE Region 10 Humanitarian Technology Conference (R10-HTC)**. [S.l.], 2017. p. 263–266.
- HART, D. W. **Eletrônica de potência: análise e projetos de circuitos**. [S.l.]: McGraw Hill Brasil, 2016.
- HONARJOO, B. et al. Non-isolated high step-up three-port converter with single magnetic element for photovoltaic systems. **IET Power Electronics**, IET, v. 11, n. 13, p. 2151–2160, 2018.
- INSTRUMENTS, T. **TMS320F2837xD Microcontroller Workshop**. 2018. Disponível em: <https://software-dl.ti.com/trainingTTO/trainingTTO_public_sw/c28x28379/F2837xD_Microcontroller_MDW_2-0.pdf>.
- INSTRUMENTS, T. **LAUNCHXL-F28379D Overview, SPRUI77C**. 2019. Disponível em: <https://www.ti.com/lit/ug/sprui77c/sprui77c.pdf?ts=1700502883450&ref_url=https%253A%252F%252Fwww.ti.com%252Ftool%252FLAUNCHXL-F28379D>.
- INSTRUMENTS, T. **TMS320F2837xD Dual-Core Microcontrollers - Technical Reference Manual**. 2023. Disponível em: <https://www.ti.com/lit/ug/spruhm8j/spruhm8j.pdf?ts=1700854570366&ref_url=https%253A%252F%252Fwww.google.com%252F>.
- KUMAR, P.; ROJAS-GONZALEZ, M. Novel 3-switch dual output buck voltage regulator. In: IEEE. **Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, 2006. APEC'06**. [S.l.], 2006. p. 7–pp.
- LEM TRANSDUCERS. **Current Transducer LA 25-NP**. [S.l.], 2011. Version 14.
- LEM TRANSDUCERS. **Voltage Transducer LA 25-P**. [S.l.], 2021. Version 20.
- MARCHESONI, M.; VACCA, C. New dc–dc converter for energy storage system interfacing in fuel cell hybrid electric vehicles. **IEEE Transactions on Power Electronics**, IEEE, v. 22, n. 1, p. 301–308, 2007.
- MARQUES, M. F. C. **Agenda 2030: objetivos do desenvolvimento sustentável (ODS) da ONU: desafios ao desenvolvimento tecnológico e à inovação empresarial**. Tese (Doutorado) — Instituto Superior de Engenharia de Lisboa, 2020.
- MCE Microtécnica Sistemas de Energia. **ST - Fontes de Alimentação Tripla 03 Saídas**. 2023. <https://mctecnica.com.br/informacao-produto.php?id_produto=48&nome_produto=st%20-%20fontes%20de%20alimenta%ccedilho%20tripla%20%2003%20sa%CC%ADdas>. Acessado em 07 de Abril de 2023.
- Mean Well. **50W Triple Output Switching Power Supply**. 2012. <<https://cdn.shopify.com/s/files/1/0329/1008/2181/files/NET-50-SPEC-1292098.pdf?v=1670222926>>. Acesso em: 15 de novembro de 2023.
- MEDEIROS, M. L. Análise de viabilidade de implementação de um sistema de geração de energia fotovoltaica em propriedade rural. Pontifícia Universidade Católica de Goiás, 2021.

MORADISIZKOOHI, H.; ELSAYAD, N.; MOHAMMED, O. A. A family of three-port three-level converter based on asymmetrical bidirectional half-bridge topology for fuel cell electric vehicle applications. **IEEE Transactions on Power Electronics**, IEEE, v. 34, n. 12, p. 11706–11724, 2019.

PACHECO, V. M. **Análise e Desenvolvimento de um Sistema Destinado ao Aproveitamento de Energias Alternativas e a Fontes de Alimentação Ininterrupta com Alto Fator de Potência**. Dissertação (Mestrado) — Universidade Federal de Uberlândia, 2003.

SATO, Y.; NAGATA, H.; UNO, M. Non-isolated multi-port converter integrating pwm and phase-shift converters. In: IEEE. **TENCON 2017-2017 IEEE Region 10 Conference**. [S.l.], 2017. p. 1097–1102.

SEC POWER. **Bateria Chumbo Ácido VRLA AGM – Sec Power – SP12-9 / E**. 2023. <https://secpower.com.br/produto/bateria-chumbo-acida-agm-vrla-sec-power-sp12-9e-2/>. Acessado em 12 de Novembro de 2023.

Semiconductor Components Industries. **Switchmode Power Rectifiers: MUR1520, MUR1540, MUR1560**. [S.l.], 2012. Rev 8. Disponível em: <<https://datasheet.octopart.com/MUR1560-ON-Semiconductor-datasheet-11724209.pdf>>.

SILVA, F. O.; STREIT, J. A. C. Objetivos de desenvolvimento sustentável (ods): Um estudo de caso da raízen s/ae engie brasil energia. **Revista Gestão Organizacional**, v. 16, n. 3, p. 198–215, 2023.

STMICROELECTRONICS. **High-voltage high and low side driver**. [S.l.], 2007. Rev. 1.

STMicroelectronics. **STB11NM60T4, STP11NM60**. [S.l.], 2018. Rev 7. Disponível em: <<https://www.st.com/en/power-transistors/stp11nm60.html>>.

STMICROELETRONICS. **L638xE application guide**. 2019. Acesso em: 15 de novembro de 2023. Disponível em: <https://www.st.com/resource/en/application_note/an994-l638xe-application-guide-stmicroelectronics.pdf>.

TDK. **Aluminum Electrolytic Capacitors**. 2019. <https://www.tdk-electronics.tdk.com>.

TEJA, V. R.; SRINIVAS, S.; MISHRA, M. K. A three port high gain non-isolated dc-dc converter for photovoltaic applications. In: IEEE. **2016 IEEE International Conference on Industrial Technology (ICIT)**. [S.l.], 2016. p. 251–256.

TEXAS INSTRUMENT. **Voltage Source Inverter Reference Design**. [S.l.], 2019.

Texas Instruments. **SN5407, SN5417, SN7407, SN7417 HEX BUFFERS/DRIVERS WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS**. [S.l.], 1983. Revised September 2016. Disponível em: <https://www.ti.com/lit/ds/symlink/sn7417.pdf?ts=1676999559275&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FSN7417%253FkeyMatch%253DSN7417>.

Texas Instruments. **OPAx350 High-Speed, Single-Supply, Rail-to-Rail Operational Amplifiers MicroAmplifier Series**. [S.l.], 2000. Revised December 2015. Disponível em: <https://www.ti.com/lit/ds/symlink/opa2350.pdf?ts=1676999651662&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FOPA2350%253FkeyMatch%253DOPA2350>.

- Texas Instruments. **LAUNCHXL-F28379D: C2000 Delfino microcontrollers LaunchPad Development Kit**. 2021. Disponível em: <<https://www.ti.com/tool/LAUNCHXL-F28379D>>.
- Texas Instruments. **Texas Instruments**. 2023. <<https://www.ti.com>>. Acessado em 21 de fevereiro de 2023.
- TIAN, Q. et al. Analysis, control, and modeling of the three-port converter without port voltage constraint for photovoltaic/battery system application. **International Journal of Circuit Theory and Applications**, Wiley Online Library, v. 49, n. 9, p. 2791–2811, 2021.
- TOMAS-MANEZ, K. et al. High efficiency non-isolated three port dc-dc converter for pv-battery systems. In: IEEE. **2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)**. [S.l.], 2016. p. 1806–1812.
- UNDELAND, M. N.; ROBBINS, W. P.; MOHAN, N. **Power electronics**. second. [S.l.]: John Wiley Sons Hoboken, NJ, USA, 1995.
- VALKENBURG, M. **Analog Filter Design**. New York: Oxford University Press, 1982.
- VAZQUEZ, N. et al. A three port converter for renewable energy applications. In: IEEE. **2011 IEEE International Symposium on Industrial Electronics**. [S.l.], 2011. p. 1735–1740.
- Vishay Semiconductors. **6N137, VO2601, VO2611, VO2630, VO2631, VO4661**. [S.l.], 2023. Rev 2.2. Disponível em: <<https://www.vishay.com/docs/84732/6n137.pdf>>.
- WANG, Z. et al. Topology analysis and review of three-port dc–dc converters. **IEEE Transactions on Power Electronics**, IEEE, v. 35, n. 11, p. 11783–11800, 2020.
- WEG. **BATERIAS VRLA – CHUMBOÁCIDAS SELADAS REGULADAS POR VÁLVULA**. 2021. PDF. Disponível em: <<https://static.weg.net/medias/downloadcenter/h40/hb8/WEG-baterias-vrla-catalogo-50078011-pt.pdf>>.
- WEN, G.; CHEN, Y.; KANG, Y. A family of cost-efficient integrated single-switch three-port converters. In: IEEE. **2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**. [S.l.], 2013. p. 1062–1067.
- WODSON, W. **TMS320F28379D, F28379D LaunchPad - 1 Passos iniciais**. 2020. Acessado em: 23/11/2023. Disponível em: <<https://www.youtube.com/watch?v=JDRp4eQkO3Y>>.
- WU, H. et al. Topology derivation of nonisolated three-port dc–dc converters from dic and doc. **IEEE Transactions on Power Electronics**, IEEE, v. 28, n. 7, p. 3297–3307, 2012.
- WU, H. et al. A family of non-isolated three-port converters for stand-alone renewable power system. In: IEEE. **IECON 2011-37th Annual Conference of the IEEE Industrial Electronics Society**. [S.l.], 2011. p. 1030–1035.
- WU, H.; ZHU, L.; YANG, F. Three-port-converter-based single-phase bidirectional ac–dc converter with reduced power processing stages and improved overall efficiency. **IEEE Transactions on Power Electronics**, IEEE, v. 33, n. 12, p. 10021–10026, 2018.
- ZHANG, N.; SUTANTO, D.; MUTTAQI, K. M. A review of topologies of three-port dc–dc converters for the integration of renewable energy and energy storage system. **Renewable and Sustainable Energy Reviews**, Elsevier, v. 56, p. 388–401, 2016.

ZHAO, J. et al. Design of a non-isolated single-switch three-port dc-dc converter for standalone pv-battery power system. In: IEEE. **2015 IEEE International Symposium on Circuits and Systems (ISCAS)**. [S.l.], 2015. p. 2493–2496.

ZHOU, Z. et al. A non-isolated three-port converter for stand-alone renewable power system. In: **IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society**. [S.l.: s.n.], 2012. p. 3352–3357.

ZHU, H. et al. A nonisolated three-port dc–dc converter and three-domain control method for pv-battery power systems. **IEEE Transactions on Industrial Electronics**, v. 62, n. 8, p. 4937–4947, 2015.

APÊNDICE A – Códigos Implementados no DSP

Arquivo VR_BEES.c:

```

#include "F28x_Project.h"
#include "_ADC_Setup.h"
#include "_EPWM_Setup.h"
#include "_GPIO_Setup.h"
#include <stdlib.h>
#include <stdio.h>
#include <math.h>

__interrupt void isr_cpu_timer0(void);

// VARIÁVEIS PARA PWM
int Duty1=0;
int Duty2=0;
int count = 0, index = 0;
int grafico=0, grafico2=0;
float D1=0.25,D2=0.85;

// VARIÁVEIS PARA ADC
float adc0 = 0, adc1=0, adc2=0, adc3=0, adc4=0, adc5=0;
float Vs =0, Vb=0, Vo=0, Is=0, Ib=0, Io=0;
float kadc_Vs =1, kadc_Vb =0.0727, kadc_Vo =0.107;
float kadc_Is =0.000708, kadc_Ib =0.00173, kadc_Io =0.000708;
float NivelDC_Ib = 2048;

// VARIÁVEIS PARA EXIBIR OS RESULTADOS
float plot[200], plot2[200];

int main(void)
{
    //Initialize System Control: PLL, WatchDog, enable Peripheral Clocks
    InitSysCtrl();
    EALLOW;
    CpuSysRegs.PCLKCR0.bit.CPUTIMER0 = 1;
    EDIS;

    //Initialize GPIO E PWM
    InitGpio();
    setup_GPIO();
    InitEPwmGpio();
    setup_ePWM();

    //Clear all interrupts and initialize PIE vector table
    DINT;
    InitPieCtrl();

```

```

IER = 0x0000;
IFR = 0x0000;
InitPieVectTable();

// Configure the ADC and power it up
ConfigureADC();

// Configure Interrupts
EALLOW;
    PieVectTable.TIMER0_INT = &isr_cpu_timer0;
    //PieVectTable.ADCA1_INT = &isr_adc;
EDIS;

InitCpuTimers();
ConfigCpuTimer(&CpuTimer0, 100, 25);
CpuTimer0Regs.TCR.all = 0x4000;

IER |= M_INT1;
PieCtrlRegs.PIEIER1.bit.INTx7 = 1;        //Timer 0

// Enable global Interrupts and higher priority real-time debug events
GpioDataRegs.GPASET.bit.GPIO6 = 1;
EINT;
ERTM;
}

__interrupt void isr_cpu_timer0(void){

    // LEITURA DOS CONVERSORES ADCS
    while (AdcaRegs.ADCINTFLG.bit.ADCINT1 == 0){};    // Espera o EOC

    AdcaRegs.ADCINTFLGCLR.bit.ADCINT1=1;        // Zera flag pendente
    AdcbRegs.ADCINTFLGCLR.bit.ADCINT1=1;        // Zera flag pendente
    AdccRegs.ADCINTFLGCLR.bit.ADCINT1=1;        // Zera flag pendente

    adc0=AdcaResultRegs.ADCRESULT0;            // ADCRESULT0 = ADC-A2
    adc1=AdcaResultRegs.ADCRESULT1;            // ADCRESULT0 = ADC-A3
    adc2=AdcbResultRegs.ADCRESULT0;            // ADCRESULT0 = ADC-B2
    adc3=AdcbResultRegs.ADCRESULT1;            // ADCRESULT0 = ADC-B3
    adc4=AdccResultRegs.ADCRESULT0;            // ADCRESULT0 = ADC-C2
    adc5=AdccResultRegs.ADCRESULT1;            // ADCRESULT0 = ADC-C3

    // AJUSTE DE GANHOS PARA VARI VEIS REAIS
    Vs=(adc3)*kadc_Vs;
    Vb=((adc1)*kadc_Vb)-2.2;
    Vo=((adc5)*kadc_Vo)-4.92;
    Is=((adc0)*kadc_Is)+0.0691;
    Ib=((adc4-2331)*kadc_Ib)+0.0211;
    Io=((adc2)*kadc_Io)+0.0691;
}

```

```

// EXIBICAO DE VARI VEIS
index = (index == 668) ? 0 : (index+1);

if (grafico==0)    plot[index] = Vs;
if (grafico==1)    plot[index] = Vb;
if (grafico==2)    plot[index] = Vo;
if (grafico2==0)   plot2[index] = Is;
if (grafico2==1)   plot2[index] = Ib;
if (grafico2==2)   plot2[index] = Io;

// CONFIGURACAO DO PWM
Duty1 = 417*D1;
Duty2 = 417*D2;
EPwm2Regs.CMPA.bit.CMPA = Duty1;
EPwm2Regs.CMPB.bit.CMPB = Duty2;

PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
}

```

Arquivo _GPIO_Setup.h:

```

#ifndef GPIO_SETUP_H_
#define GPIO_SETUP_H_
#include "F28x_Project.h"
#include "F2837xD_device.h"
#include "F2837xD_Examples.h"

void setup_GPIO(void) {
    EALLOW;

    //PWM 2A
    GpioCtrlRegs.GPAGMUX1.bit.GPIO2 = 0;
    GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 1;
    GpioCtrlRegs.GPAPUD .bit.GPIO2 = 1;

    //PWM 2B
    GpioCtrlRegs.GPAGMUX1.bit.GPIO3 = 0;
    GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 1;
    GpioCtrlRegs.GPAPUD .bit.GPIO3 = 1;

    EDIS;
}

#endif /* GPIO_SETUP_H_ */

```

Arquivo _EPWM_Setup.h:

```

#ifndef EPWM_SETUP_H_
#define EPWM_SETUP_H_
#include "F28x_Project.h"
#include "F2837xD_device.h"
#include "F2837xD_Examples.h"

void setup_ePWM(void) {
    EALLOW;

    CpuSysRegs.PCLKCR2.bit.EPWM2 = 1;
    CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 0;

    EPwm2Regs.TBPRD = 1666;
    EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;
    EPwm2Regs.TBCTR = 0x0000;
    EPwm2Regs.TBPHS.bit.TBPHS = 0x0000;
    EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE;

    EPwm2Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;
    EPwm2Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;
    EPwm2Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
    EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
    EPwm2Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

    EPwm2Regs.AQCTLA.bit.ZRO = AQ_CLEAR;
    EPwm2Regs.AQCTLA.bit.CAU = AQ_SET;

    EPwm2Regs.AQCTLB.bit.ZRO = AQ_CLEAR;
    EPwm2Regs.AQCTLB.bit.CBU = AQ_SET;

    CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 1;

    EDIS;
}

```

Arquivo _ADC_Setup.h:

```
#include "F28x_Project.h"
#include "F2837xD_device.h"
#include "F2837xD_Examples.h"

//void ConfigureADC(void);
void ConfigureADC(void)
{
    EALLOW;

    // AJUSTE DE CLOCK E MODO DE OPERA OD DOS ADCS A, B e C
    AdcaRegs.ADCCTL2.bit.PRESCALE = 6; //set ADCCLK divider to /4
    AdcSetMode(ADC_ADCA, ADC_RESOLUTION_12BIT, ADC_SIGNALMODE_SINGLE);
    AdcbRegs.ADCCTL2.bit.PRESCALE = 6; //set ADCCLK divider to /4
    AdcSetMode(ADC_AD CB, ADC_RESOLUTION_12BIT, ADC_SIGNALMODE_SINGLE);
    AdccRegs.ADCCTL2.bit.PRESCALE = 6; //set ADCCLK divider to /4
    AdcSetMode(ADC_ADCC, ADC_RESOLUTION_12BIT, ADC_SIGNALMODE_SINGLE);

    // CONFIGURA ES DO ADC A - SOC0 E SOC1
    //SOC0
    AdcaRegs.ADCSOC0CTL.bit.CHSEL = 2;
    AdcaRegs.ADCSOC0CTL.bit.ACQPS = 14;
    AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 1;
    //AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 0;

    //SOC1
    AdcaRegs.ADCSOC1CTL.bit.CHSEL = 3;
    AdcaRegs.ADCSOC1CTL.bit.ACQPS = 14;
    AdcaRegs.ADCSOC1CTL.bit.TRIGSEL = 1;
    //AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 0;

    // CONFIGURA ES DO ADC B - SOC0 E SOC1 (DANDO ERRO)
    // SOC0 - CANAL B
    AdcbRegs.ADCSOC0CTL.bit.CHSEL = 2;
    AdcbRegs.ADCSOC0CTL.bit.ACQPS = 14;
    AdcbRegs.ADCSOC0CTL.bit.TRIGSEL = 1;
    //AdccRegs.ADCINTSEL1N2.bit.INT1SEL = 0;

    // CONFIGURA ES DO ADC C - SOC0 E SOC1
    AdccRegs.ADCSOC0CTL.bit.CHSEL = 2;
    AdccRegs.ADCSOC0CTL.bit.ACQPS = 14;
    AdccRegs.ADCSOC0CTL.bit.TRIGSEL = 1;
    //AdccRegs.ADCINTSEL1N2.bit.INT1SEL = 0;
```

```

AdccRegs.ADCSOC1CTL.bit.CHSEL = 3;
AdccRegs.ADCSOC1CTL.bit.ACQPS = 14;
AdccRegs.ADCSOC1CTL.bit.TRIGSEL = 1;
//AdccRegs.ADCINTSEL1N2.bit.INT1SEL = 0;

// CONFIGURA ES DO EOC (END OF CONVERSION) ADCS A, B e C
AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1; // Set pulse positions to late
AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1;
// Flag gerado ao fim do SOC
// 0 ADCINT1 is disabled
// 1 ADCINT1 is enabled

AdcbRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcbRegs.ADCINTSEL1N2.bit.INT1E = 1;
AdccRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdccRegs.ADCINTSEL1N2.bit.INT1E = 1;

// ZERAR FLAG DA INTERRUP O DOS ADCS A, B e C
AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;
AdcbRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;
AdccRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;

// ENERGIZAR OS ADCS A, B e C
AdcaRegs.ADCCTL1.bit.ADCPWDNZ = 1; //power up the ADC
AdcbRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdccRegs.ADCCTL1.bit.ADCPWDNZ = 1;

DELAY_US(1000); //delay for 1ms to allow ADC time to power up

EDIS;
}

```